

ЭЛЕКТРОНИКА И СХЕМОТЕХНИКА. ОСНОВЫ ЭЛЕКТРОНИКИ

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ
УЧРЕЖДЕНИЕ ВЫСШЕГО ПРОФЕССИОНАЛЬНОГО ОБРАЗОВАНИЯ
«ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ - УЧЕБНО-НАУЧНО-
ПРОИЗВОДСТВЕННЫЙ КОМПЛЕКС»

В.Т. Еременко, А.А. Рабочий, И.И. Невров, А.П. Фисун,
А.В. Тютякин, В.М. Донцов, О.А. Воронина, А.Е. Георгиевский

**ЭЛЕКТРОНИКА И СХЕМОТЕХНИКА.
ОСНОВЫ ЭЛЕКТРОНИКИ**

Рекомендовано ФГБОУ ВПО «Госунiversитет - УНПК»
для использования в учебном процессе в качестве конспекта лекций
для высшего профессионального образования

Орел 2012

УДК 621.38
ББК 32.85/32.844
Э45

Рецензенты:

доктор технических наук, профессор кафедры
«Электроника, вычислительная техника и информационная безопасность»
Федерального государственного бюджетного образовательного
учреждения высшего профессионального образования
«Государственный университет - учебно-научно-
производственный комплекс»
А.И. Суздальцев,

доктор технических наук, профессор кафедры № 7
Академии Федеральной службы охраны Российской Федерации
Б.Р. Иванов

Э45 **Электроника и схемотехника. Основы электроники:**
конспект лекций для высшего профессионального образования
/ В.Т. Еременко, А.А. Рабочий, И.И. Невров, А.П. Фисун,
А.В. Тютякин, В.М. Донцов, О.А. Воронина, А.Е. Георгиев-
ский. – Орел: ФГБОУ ВПО «Госуниверситет - УНПК», 2012. –
290 с.

ISBN 978-5-93932-475-5

Конспект лекций содержит теоретические материалы о свойствах и характеристиках основных полупроводниковых элементов, принципах действия, способах создания и применения элементарных базовых функциональных узлов, составляющих основу современных электронных средств (устройств). Приведены также сведения о принципах действия и устройстве некоторых (наиболее распространенных) электронных средств.

Предназначен студентам, обучающимся по направлениям 211000.62 «Конструирование и технология электронных средств», 211400.62 «Радиотехника», 210700.62 «Инфокоммуникационные технологии и системы связи», изучающим дисциплины «Электроника», «Электроника и схемотехника» будет полезен также студентам, обучающимся по техническим специальностям, связанным с использованием компьютерных технологий, разработкой и эксплуатацией информационных, управляющих систем и электронных средств в различных отраслях народного хозяйства.

УДК 621.38
ББК 32.85/32.844

ISBN 978-5-93932-475-5 © ФГБОУ ВПО «Госуниверситет - УНПК», 2012

СОДЕРЖАНИЕ

Введение.....	7
Модуль 1. Основы полупроводниковой электроники.....	8
1. Физические основы работы полупроводниковых приборов	9
1.1. Электропроводность полупроводников	9
1.2. Электрические переходы	15
1.3. Смещение $p-n$ -перехода.....	19
1.4. Емкость $p-n$ -перехода	22
1.5. Пробой $p-n$ -перехода	23
1.6. Полупроводниковые диоды	25
2. Биполярные транзисторы	27
2.1. Структура и принцип действия биполярного транзистора....	27
2.2. Физическая нелинейная модель транзистора и эквивалентные схемы.....	30
2.3. Способы включения биполярных транзисторов	34
2.4. Основные режимы работы транзистора.....	35
2.5. h -параметры биполярного транзистора	36
2.6. Основные параметры биполярных транзисторов.....	38
2.7. Транзисторы с инжекционным питанием	40
3. Полевые транзисторы.....	41
3.1. Транзистор с управляющим $p-n$ -переходом.....	41
3.2. МДП (МОП)-транзисторы	45
3.3. МДП-транзисторы со встроенным каналом	49
3.4. Способы включения полевых транзисторов.....	51
3.5. Полевой транзистор как четырёхполюсник.....	51
3.6. МДП-структуры специального назначения	52
3.7. Нанотранзисторы.....	54
4. Электронные приборы с отрицательным дифференциальным сопротивлением.....	58
4.1. Туннельный и обращенный диоды.....	58
4.2. Двухбазовый диод (однопереходный транзистор).....	59
4.3. Лавинный транзистор.....	61
4.4. Динисторы и тиристоры.....	64
5. Компоненты оптоэлектроники.....	69
5.1. Излучающие диоды	71
5.2. Фоторезисторы	72
5.3. Фотодиоды	74
5.4. Фототранзисторы.....	76
5.5. Оптроны	77

6. Краткая характеристика индикаторов и лазеров	79
6.1. Вакуумные люминесцентные индикаторы	80
6.2. Электр люминесцентные индикаторы	82
6.3. Жидкокристаллические индикаторы.....	83
6.4. Полупроводниковые знакосинтезирующие индикаторы.....	84
6.5. Дисплеи	86
6.6. Лазеры	87
Модуль 2. Основы аналоговой схемотехники электронных средств.....	92
7. Электронные усилительные устройства	92
7.1. Общие сведения об усилителях электрических сигналов	92
7.2. Основные параметры и характеристики усилителей	94
7.3. Усилительные каскады на биполярных транзисторах	101
7.4 Усилительные каскады на полевых транзисторах	110
7.5. Режимы работы усилительных каскадов	115
8. Усилители мощности и усилители постоянного тока.....	117
8.1. Усилители с трансформаторным включением нагрузки	118
8.2. Безтрансформаторные двухтактные усилители	119
8.3. Усилители постоянного тока	121
8.4. Дифференциальный усилитель.....	125
8.5. Некоторые схемные решения, используемые в усилителях.....	129
9. Операционные усилители	133
9.1. Общие сведения	133
9.2. Идеальный операционный усилитель	134
9.3. Основные параметры и характеристики операционных усилителей	136
9.4. Обратные связи в усилительных устройствах.....	140
9.5. Примеры использования операционных усилителей и обратных связей в некоторых схемах	144
9.6. Области применения операционных усилителей в электронных схемах	150
10. Генераторы электрических колебаний и электронные ключи....	151
10.1. Общие сведения.....	151
10.2. Генераторы гармонических сигналов	153
10.3. Кварцевые генераторы	155
10.4. Генераторы колебаний прямоугольной формы (мультивибраторы).....	156
10.5. Импульсные сигналы	161

10.6. Электронные ключи	164
10.7. Использование МОП-ключей в электронных устройствах с переключаемыми конденсаторами.....	172
Модуль 3. Основы цифровой схемотехники электронных средств.....	179
11. Основы теории логических (переключательных) функций.....	179
11.1. Логические функции и элементы	179
11.2. Аксиомы, законы, тождества и теоремы алгебры логики (булевой алгебры).....	183
11.3. Представление и преобразование логических функций....	186
11.4. Понятие о минимизации логических функций.....	188
11.5. Структура и принцип действия логических элементов	192
11.6. Основные параметры и характеристики логических элементов	196
12. Комбинационные логические устройства.....	201
12.1. Шифраторы и дешифраторы.....	202
12.2. Мультиплексоры и демультиплексоры.....	205
12.3. Сумматоры	208
12.4. Цифровой компаратор.....	210
12.5. Преобразователи кодов	211
12.6. Арифметико-логическое устройство.....	213
13. Триггеры и цифровые автоматы	214
13.1. Триггерная схема на двух усилительных каскадах.....	215
13.2. RS-триггеры на логических элементах	217
13.3. Разновидности RS-триггеров.....	222
13.4. JK-триггеры.....	227
13.5. D-триггер и T-триггер	229
13.6. Несимметричные триггеры	233
13.7. Цифровые автоматы	236
14. Регистры и счётчики.....	240
14.1. Общие сведения о регистрах	240
14.2. Сдвиговые регистры.....	243
14.3. Синхронные сдвиговые регистры с обратными связями	246
14.4. Функциональные узлы на базе регистров сдвига.....	248
14.5. Электронные счетчики	256
15. Запоминающие электронные устройства.....	262
15.1. Основные параметры и виды запоминающих устройств...262	

15.2. Статические оперативные запоминающие устройства.....	264
15.3. Динамические оперативные запоминающие устройства...	266
15.4. Энергонезависимые оперативные запоминающие устройства	267
15.5. Основные структуры оперативных запоминающих устройств.....	269
15.6. Постоянные запоминающие устройства	272
15.7. Структурная схема РПЗУ-ЭС (EPROM)	277
15.8. Постоянные запоминающие устройства РПЗУ-УФ	278
15.9. Условные обозначения микросхем и сигналов управления запоминающими устройствами (примеры УГО ЗУ)	279
15.10. Флэш-память.....	281
16. Направления и перспективы развития электроники	284
Литература	288

ВВЕДЕНИЕ

Специалист в любой технической или научной области, тем более связанной с разработкой и применением электронных средств, должен уверенно ориентироваться в мире электроники.

Основное внимание в конспекте лекций уделено изложению принципов действия, свойств и характеристик как элементарных электронных приборов (диодов, транзисторов, микросхем и т.п.), так и электронных устройств и средств, их использующих.

Конспект лекций состоит из описания теоретического материала трёх модулей дисциплины, тематически связанных между собой.

В модуле 1 рассматриваются, в основном, принципы действия и характеристики дискретных электронных приборов, а модули 2 и 3 посвящены основам схемотехники простейших электронных средств.

МОДУЛЬ 1. ОСНОВЫ ПОЛУПРОВОДНИКОВОЙ ЭЛЕКТРОНИКИ

Электроника – отрасль науки и техники, изучающая законы взаимодействия электронов и других заряженных частиц с электромагнитными полями и разрабатывающая методы создания электронных приборов, в которых это взаимодействие используется для преобразования электромагнитной энергии с целью передачи, обработки и хранения информации, автоматизации производственных процессов, создания аппаратуры, устройств и средств контроля, измерения и управления [25].

Различают три основных направления электроники (рис. 1.1).



Рис. 1.1. Основные направления электроники

С точки зрения применения электронных приборов и устройств в настоящее время наибольшее развитие и распространение получила техническая электроника: аналоговая и цифровая (рис. 1.2).



Рис. 1.2. Основные направления технической электроники

Информационная электроника составляет основу электронно-вычислительной и информационно-измерительной техники и устройств автоматики. На базе информационной электроники разрабатываются и изготавливаются электронные устройства получения, обработки, передачи, хранения и использования информации, устройства управления различными объектами и технологическими процессами.

1. ФИЗИЧЕСКИЕ ОСНОВЫ РАБОТЫ ПОЛУПРОВОДНИКОВЫХ ПРИБОРОВ

1.1. Электропроводность полупроводников

Полупроводниками называют материалы, удельное сопротивление которых при комнатной температуре (25 – 27 °С) находится в пределах от 10^{-5} до 10^{10} Ом·см и занимающими промежуточное положение между металлами и диэлектриками (металлы ток пропускают, диэлектрики – нет) [8]. Сейчас известно множество полупроводников, их больше, чем металлов и диэлек-

триков. Наиболее известны из полупроводников Si , Ge , Se , GaS – арсенид галлия. Существенным свойством полупроводника является возможность в широких пределах изменять свою проводимость под действием температуры, облучения и введения примесей.

Удовлетворительное объяснение этому явлению дает теория электропроводности, согласно которой атом вещества состоит из ядра, окруженного облаком электронов [8]. Электроны находятся в движении на некотором расстоянии от ядра в пределах слоев (оболочек), определяемых их энергией. Каждому из этих слоев можно поставить в соответствие определенный *энергетический уровень* электрона, причем чем дальше электрон находится от ядра, тем выше его энергетический уровень. Совокупность уровней образует *энергетический спектр*. Если электрон переходит с одного энергетического уровня на другой, то происходит либо выделение, либо поглощение энергии, причем это делается порциями – *квантами*.

В структуре атомов можно выделить оболочки, которые полностью заняты электронами (внутренние оболочки) и незаполненные оболочки (внешние). Электроны внешних оболочек слабее связаны с ядром и легче вступают во взаимодействие с другими атомами. Электроны внешних оболочек называют *валентными*.

Для полупроводниковых материалов характерно кристаллическое строение, при котором между атомами возникают так называемые *ковалентные связи* за счет «присвоения» соседних валентных электронов. Это наглядно можно показать на плоской модели кристаллической решетки, например для четырехвалентного германия Ge (рис. 1.3).

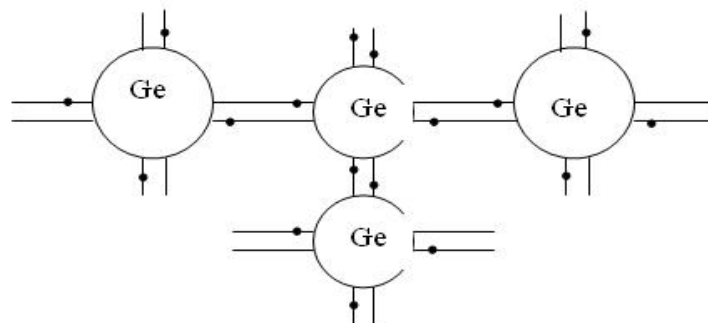


Рис. 1.3. Плоская модель кристаллической решетки Ge

Атомы связаны между собой, т.е. их электроны находятся на взаимозависимых энергетических (расщепленных) уровнях, при этом

на каждом уровне (для Ge) находится не более двух электронов. Совокупность энергетических уровней, на которых могут находиться электроны, называют *разрешенными зонами*. Между ними будут в этом случае располагаться *запрещенные зоны*, т.е. энергетические уровни, на которых электроны находиться не могут. В соответствии с зонной теорией по отношению к энергетическим состояниям (уровням) электронов различают *валентную зону*, *запрещенную зону*, *зону проводимости*. В такой интерпретации можно более определенно разделить все вещества на три большие группы: металлы, полупроводники, диэлектрики (рис. 1.4).

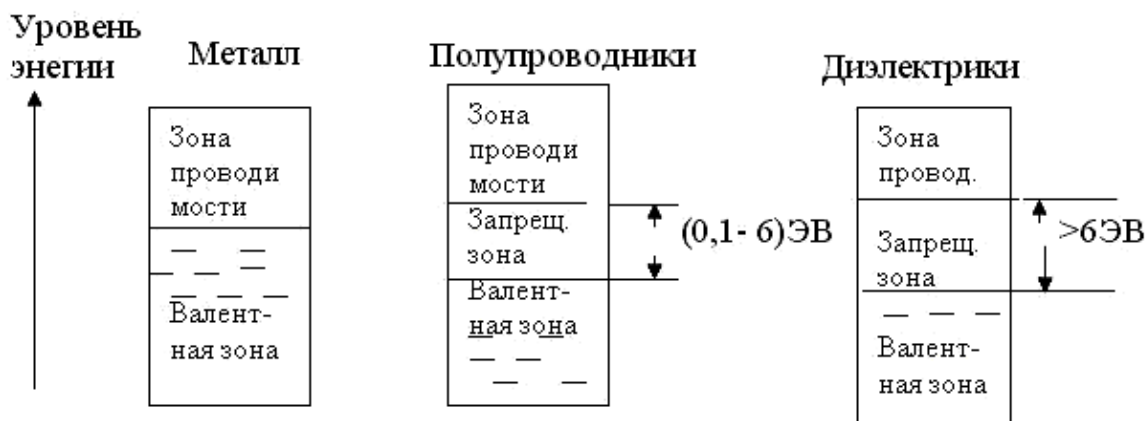


Рис. 1.4. Зонные диаграммы веществ

Зона проводимости – это совокупность расщепленных энергетических уровней, на которые может переходить электрон в процессе взаимодействия атомов или воздействия на атом, например, при нагреве, облучении и т.п.

У полупроводников при некотором значении температуры часть электронов приобретает энергию тепла и оказывается в зоне проводимости. Эти электроны «делают» полупроводник электропроводным. Если электрон «покидает» валентную зону, то образуется свободный энергетический уровень, как бы вакантное место (состояние), которое назвали «дыркой». Валентные электроны соседних атомов могут переходить на эти свободные уровни, при этом создают дырки в других атомах. Такое перемещение электронов рассматривается как движение *положительных зарядов* – «дырок». Соответственно электропроводность, обусловленная движением электронов называется *электронной*, а движением дырок – *дырочной*. У абсолютно чистого и однородного вещества свободные электроны и дырки образуются попарно.

Процесс образования положительных и отрицательных зарядов в теле полупроводника можно представить следующим образом. Например, фотон выбивает электрон с его энергетического уровня, электрон становится свободным, а атом приобретает положительный заряд (становится положительно заряженным ионом). Процесс образования пары электрон – «дырка» называют *генерацией* зарядов, обратный процесс – *рекомбинацией* (рис. 1.5).

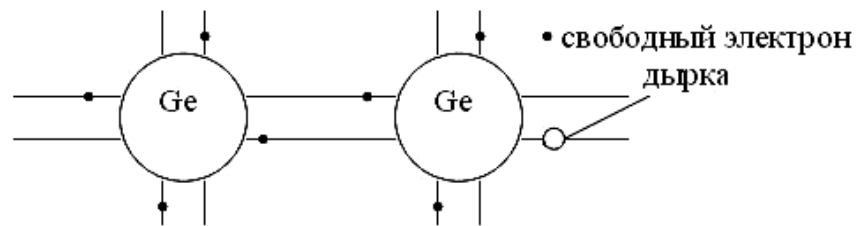


Рис. 1.5. Процессы генерации и рекомбинации

Движение зарядов, обусловленное тепловой энергией, называют *диффузией*. Средний промежуток времени между генерацией и рекомбинацией характеризует так называемое время жизни носителей заряда, а расстояние, которое успевает преодолеть заряд за это время, называется *диффузионной длиной*. Эти характеристики используются для сравнения различных полупроводниковых (ПП) веществ между собой.

Собственная электропроводность полупроводников. Приложим к образцу ПП вещества электроды источника постоянного тока, т.е. создадим в нём электрическое поле с напряженностью E . В этом случае по законам электродинамики электроны и дырки должны перемещаться. Возникнут два встречно направленных потока движения носителей зарядов, в цепи потечет ток, носящий название *ток дрейфа* (*дрейфовый ток*) (рис. 1.6).

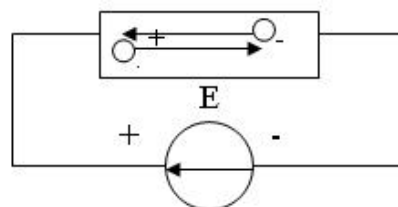


Рис. 1.6. Возникновение тока в полупроводнике

Плотности токов определяются следующим образом:

$$j_n = q_n \cdot n \cdot \mu_n \cdot E, \quad j_p = q_p \cdot p \cdot \mu_p \cdot E, \quad (1.1)$$

где j_n, j_p – плотности токов, созданных соответственно электронами и дырками;

q_n, q_p – заряды электрона и дырки; $q_n = -1,6 \cdot 10^{-19} \text{ Кл}$;

n, p – удельная концентрация зарядов (количество в единице объема);

μ_n, μ_p – подвижность зарядов, т.е. средняя скорость зарядов под действием электрического поля с напряжённостью поля $E = 1 \text{ В/см}$.

Результирующая плотность дрейфового тока:

$$j_{\text{дрейф}} = E(q_n \cdot n \cdot \mu_n + q_p \cdot p \cdot \mu_p), \quad (1.2)$$

а удельная электропроводность полупроводника:

$$\sigma = j_{\text{дрейф}} E = q_n \cdot n \cdot \mu_n + q_p \cdot p \cdot \mu_p. \quad (1.3)$$

Выражение (1.3) показывает, что удельная собственная электропроводность полупроводника зависит от концентрации зарядов и их подвижности.

Примесная электропроводность полупроводника. Известно, что электропроводность полупроводника зависит от наличия примесей, которые могут быть двух видов: акцепторные и донорные. В структуре вещества примесные атомы «замещают» основные атомы кристаллической решетки, образуя ковалентные связи. Однако, если валентности основного материала и примесного разные, то могут быть два случая (рис. 1.7).

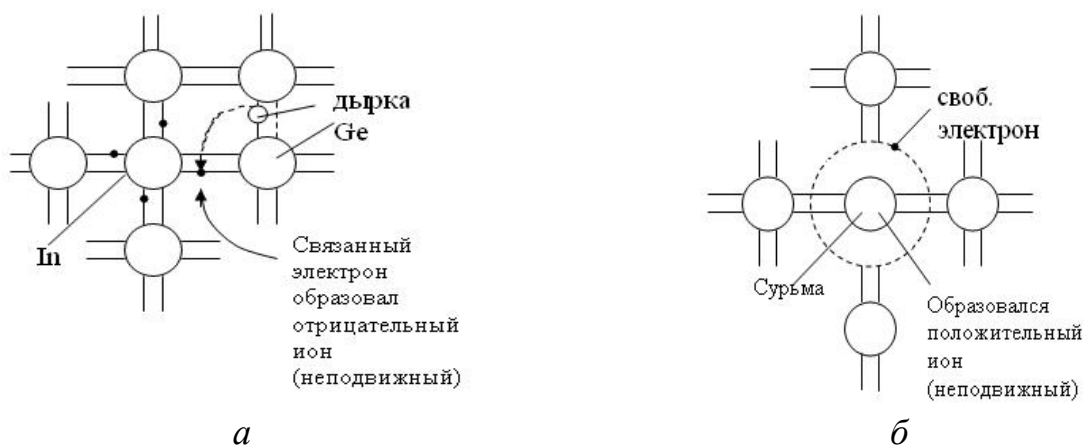


Рис. 1.7. Иллюстрация образования положительных (а) и отрицательных (б) зарядов

Первый случай – валентность примеси меньше, чем у основного материала, например Ge – четырехвалентный, а In – трехвалентный (рис. 1.7, а) В этом случае, чтобы образовать кристаллическую решетку, In «отбирает» один электрон у атома Ge, связывая его в ковалентные связи. Образуется «свободная» дырка – положительно заря-

женный атом Ge. Такой вид примеси называется *акцепторным*. В этом случае полупроводник приобретает дырочную электропроводность и его называют *полупроводник p-типа*.

Второй случай возникает, если валентность примеси больше, чем валентность основного материала (рис. 1.7, б). В этом случае оказывается «свободным» электрон, материал приобретает электронную электропроводность и его называют *полупроводник n-типа*, а примесь – *донорного типа*.

Если обозначить E_C – нижнюю границу зоны проводимости, E_V – верхнюю границу валентной зоны, то $E_C - E_V = \Delta E$ – ширина запрещенной зоны, а E_e – середина запрещенной зоны. Зонные диаграммы для рассмотренных двух случаев будут иметь вид, представленный на рис. 1.8.

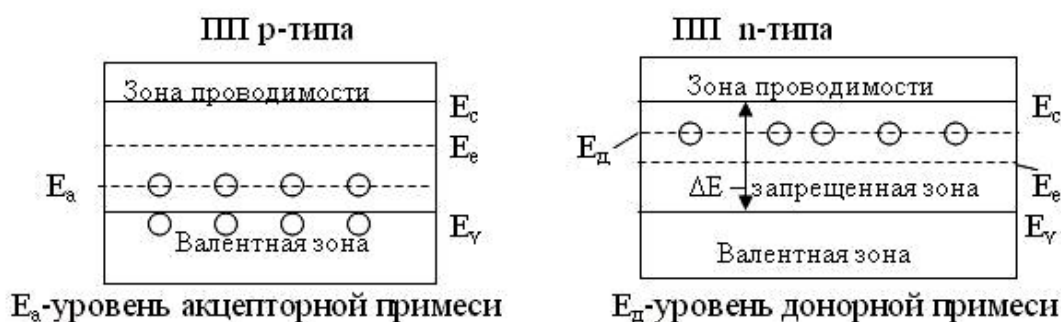


Рис. 1.8. Зонные диаграммы III для разных видов примесей

Часто в теории полупроводников взаимодействие и свойства зарядов характеризуются не самой энергией E , а потенциалом, определяемым, как отношение энергии к величине заряда электрона:

$$\varphi = E/q.$$

В расчетах используется так называемый *температурный потенциал*, который рассчитывается по формуле:

$$\varphi_T = \frac{K \cdot T}{q}, \quad (1.4)$$

где K – постоянная Больцмана, $K = 1,38 \cdot 10^{-23}$ Дж · К⁻¹,

T – абсолютная температура, °К.

Доказано [8], что

$$n \cdot p = N_c \cdot N_v \cdot e^{-\frac{\Delta E}{K \cdot T}} = \text{const}, \quad (1.5)$$

где ΔE – ширина запрещенной зоны.

Таким образом, произведение концентраций носителей зарядов есть величина постоянная при заданной температуре. Здесь N_c и N_v – эффективные плотности состояний соответственно в зоне проводимости и валентной зоне, определяемые массами зарядов и температурой.

Обычно при анализе свойств полупроводников используют *потенциал Ферми*, определяющий энергетические уровни электронов и дырок по отношению к ширине запрещенной зоны и зависящий от концентрации примесей.

$$\varphi_{Fn} = \varphi_E + \varphi_T \cdot \ln\left(\frac{N_d}{n_i}\right), \quad \varphi_{Fp} = \varphi_E - \varphi_T \cdot \ln\left(\frac{N_a}{p_i}\right), \quad (1.6)$$

где N_d, N_a – соответственно концентрации донорной и акцепторной примесей;

n_i, p_i – концентрации собственных носителей зарядов;

$\varphi_E = \frac{(E_c - E_v)}{2 \cdot q}$ – так называемый *электростатический потенциал*

(потенциал середины запрещенной зоны).

1.2. Электрические переходы

Электрический переход – это граничный слой между двумя областями материалов, физические характеристики которых различаются. Переходы могут быть: электронно-дырочные (p - n -переходы); электронно-электронные (n^+ - n -переходы); дырочно-дырочные (p^+ - p -переходы). Знак (+) показывает, что одна область перехода имеет повышенную концентрацию соответствующих носителей.

Широко используются *гетеропереходы*, в которых полупроводниковые материалы (от греч. heteros – другой) имеют различную ширину запрещенной зоны, а также (p - i , n - i , p - i - n)-переходы, в которых в одной области проводимость собственная, в другой – примесная.

Переходы металл-полупроводник. Свойства этих переходов играют важную роль в электронных приборах, так как электрические выводы от полупроводниковой части микросхем выполняют металлическими проводниками, которые должны допускать хотя бы кратковременное воздействие на них высоких температур при пайке. Электрические переходы образуются не механическим соединением,

а по специальным технологиям. Рассмотрим упрощенную картину процессов на границе металл-полупроводник p -типа. Обозначения, принятые на рис. 1.9, имеют следующий смысл: φ_{Fm} , φ_{Fr} – потенциалы Ферми для металла и полупроводника; φ_E – потенциал середины запрещенной зоны; φ_C , φ_V – соответственно потенциалы нижней границы зоны проводимости и потенциал верхней границы валентной зоны полупроводника.

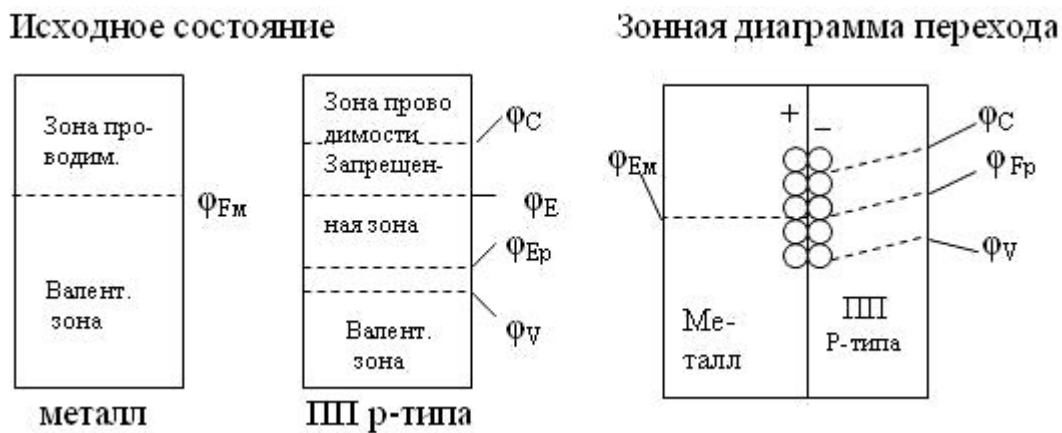


Рис. 1.9. Образование перехода металл-полупроводник

Образование перехода металл-полупроводник обусловлено следующим: $\varphi_{Fm} > \varphi_{Fr}$, поэтому электроны проникают в приграничную область полупроводника p -типа, там рекомбинируют с дырками, образуя слой отрицательно заряженных ионов и оставляя в граничном слое металла положительные ионы. В результате у границы образуется свое *внутреннее электрическое поле*, «вытягивающее» электроны из металла и не препятствующее переходу электронов из полупроводника в металл.

Процесс будет идти до тех пор, пока не станут равными потенциалы Ферми и не установится динамическое равновесие. При этом результирующий ток равен нулю, так как образовавшееся электрическое поле препятствует прохождению основных носителей зарядов, а потоки встречного движения зарядов будут одинаковы. У границ контакта образуются объемные заряды, появляется *контактная разность потенциалов*. В полупроводнике концентрация дырок в приграничном слое уменьшится [$n \cdot p = \text{Const}$, см. (1.5)], поэтому этот слой будет иметь повышенное удельное сопротивление.

Приложим к такому переходу внешнее электрическое поле: «+» источника э.д.с. E подключим к полупроводнику, а «-» к металлу. В этом случае внешнее электрическое поле будет направлено встречно внутреннему полю $E_{\text{внутр}}$, созданному зарядами в области перехода

металл-полупроводник (рис. 1.10). Сопротивление приконтактного слоя уменьшится и через переход потечёт ток.

Если сменить полярность внешнего источника, то внешнее электрическое поле еще более увеличит сопротивление приконтактного слоя.

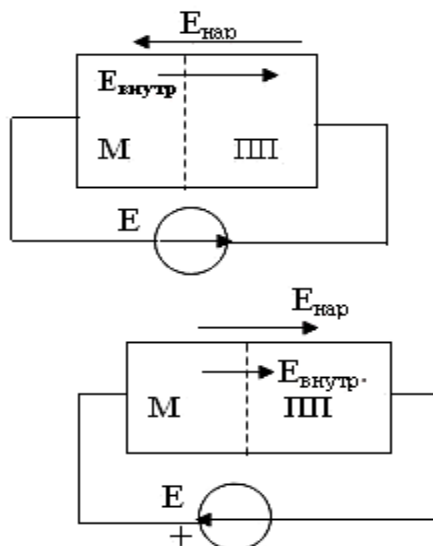


Рис. 1.10. Переход металл (М) – ПП с внешним электрическим полем

В этом случае оба поля не препятствуют прохождению через барьер неосновных носителей заряда, однако их концентрация очень мала и ток ничтожно мал. Таким образом, переход между металлом и полупроводником не одинаково пропускает ток при разной полярности приложенного напряжения. Такой переход назван *барьером Шоттки*. Его главное свойство в том, что он обладает *вентильным* свойством (*односторонней проводимостью*), т.е. пропускает ток только в одном направлении. Аналогичное явление наблюдается, если рассмотреть контакт металла с полупроводником *n*-типа, у которого уровень Ферми выше, чем у металла.

Для практики особо важен случай, когда уровень Ферми металла меньше уровня Ферми ПП *p*-типа, либо выше уровня Ферми ПП *n*-типа. В этом случае граничный слой будет обогащаться основными носителями зарядов и удельное сопротивление граничного слоя понижается. Это явление используется для обеспечения малого переходного сопротивления (омического контакта) в месте присоединения металлических выводов к кристаллу полупроводника.

p-n-переход. *p-n-переход* – это переход между двумя областями полупроводника, имеющими различный тип проводимости. Если концентрации зарядов одинаковы ($p_p \sim n_n$), то переход называется

симметричным. Обычно $n_n \gg p_p$ или $p_p \gg n_n$ (в 100 – 1000 раз) – такие переходы несимметричны.

Рассмотрим явления в $p-n$ -переходе (рис. 1.11), например, если $p_p \gg n_n$.

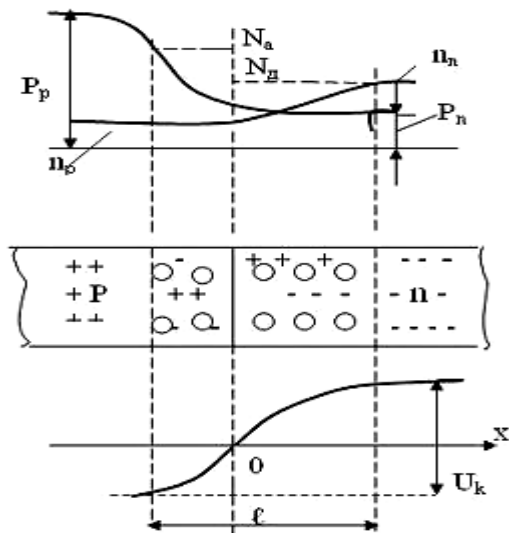


Рис. 1.11. $p-n$ -переход без внешнего электрического поля

Так как концентрация дырок p -области больше, то дырки диффундируют из p -области в n -область, рекомбинируют с электронами этой области и создают в приграничной n -области повышенную концентрацию ионов донорной примеси (положительных зарядов). Электроны из n -области перемещаются в p -область, где их концентрация мала ($n_p \ll n_n$) и рекомбинируют с дырками, создавая повышенную концентрацию отрицательных ионов акцепторной примеси в приграничной p -области. Перемещение происходит до выравнивания потенциалов (уровней) Ферми приграничных областей.

Область образовавшихся неподвижных пространственных зарядов (ионов) называется *областью $p-n$ -перехода*. В этой области концентрации основных носителей зарядов понижены, следовательно удельное сопротивление $p-n$ -перехода выше, чем вдали от перехода. За пределами $p-n$ -перехода заряды взаимно компенсируют друг друга, т.е. полупроводник в целом остается нейтральным. Поле, созданное объемными зарядами, уменьшает поток дырок из области p в область n и поток электронов из области n в область p , однако не препятствует потоку электронов из p области в n и потоку дырок из области n в область p , т.е. поле не препятствует прохождению неосновных носителей через переход. Эти носители имеют тепловое проис-

хождение. Суммарная плотность тока равна нулю, так как потоки неосновных носителей уравновешивают друг друга.

Таким образом, в зоне p – n -перехода образуется разность потенциалов, которую называют *потенциальным барьером* либо *контактной разностью потенциалов* U_k .

С некоторыми упрощениями [8] можно считать, что значение U_k зависит от концентрации зарядов:

$$U_k = \varphi_T \ln \left(N_a \cdot \frac{N_d}{n_i^2} \right), \quad (1.7)$$

где N_a и N_d – соответственно концентрации акцепторной и донорной примесей;

n_i – собственная концентрация электронов.

Принято считать, что для германия (Ge) $U_k \approx 0,3 В$, для кремния (Si) $U_k \approx 0,7 В$.

1.3. Смещение p – n -перехода

Смещением p – n -перехода называют подачу на переход напряжения постоянного тока. Если «+» источника приложить к области p , а «–» к области n (непосредственно или через другие элементы), то считается, что на переход подано *прямое смещение*. В этом случае потенциальный барьер уменьшится и станет равным $U_1 = U_k - U$ (рис. 1.12). Условный исходный размер p – n -перехода l_0 уменьшится ($l_{см}$ на рис. 1.12) вместе с уменьшением потенциального барьера ($U_1 < U_k$).

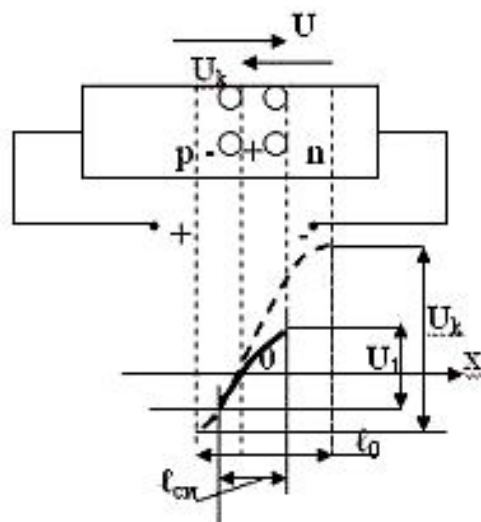


Рис. 1.12. *p-n*-переход при прямом смещении

Картина сохраняется до тех пор, пока $|U_k| > |U|$, ток будет еще мал. Расчетный (условный) размер смещенного *p-n*-перехода:

$$l_{см} = n \sqrt{\frac{2\varepsilon\varepsilon_0(U_k - U)}{qN_d}}. \quad (1.8)$$

Ток увеличится незначительно, так как обусловлен диффузионным движением носителей заряда, перемещение которых увеличивается с уменьшением размера перехода и барьера.

Если $U_k = U$, барьер исчезает, ток диффузии увеличивается, через барьер течет ток, называемый *прямым током*. Прямой ток обусловлен токами *дрейфа и диффузии*.

Ток диффузии обусловлен разностью концентраций носителей, а *ток дрейфа* – приложенным напряжением и сопротивлением *p-n*-перехода. Здесь наблюдается явление *инжекции* – введение носителей заряда через переход в ту область, где эти заряды не являются основными (электронов из *n*-области в *p*-область и дырок из *p*-области в *n*-область), из области с большей концентрацией в область с малой концентрацией. Инжекция зарядов происходит из области с малым удельным сопротивлением в область с большим удельным сопротивлением.

Инжектирующий слой с большой концентрацией зарядов (малым удельным сопротивлением) называют *эмиттером*. Слой с малой удельной концентрацией зарядов (большим удельным сопротивлением) называют *базой*.

Установлено, что прямой ток основных носителей заряда, возникающий за счет снижения потенциального барьера, связан с приложенным напряжением экспоненциальным соотношением:

$$I_t' = I_{t0} \cdot e^{\frac{u}{\Phi_T}}, \quad (1.9)$$

где I_{t0} – ток, протекающий через *p-n*-переход, находящийся в равновесном состоянии (*тепловой ток, обратный ток насыщения*).

Однако существует и ток диффузии, направленный встречно, обусловленный тепловым состоянием. Тогда можно считать, что

$$I_{np} = I_t' - I_{t0} = I_{t0} \cdot (e^{\frac{u}{\Phi_T}} - 1), \quad (1.10)$$

где I_{np} – прямой ток через барьер. Особую роль играет ток I_{t0} – обратный ток насыщения. Экспериментально доказано, что он экспоненциально зависит от температуры.

Обратное смещение p – n -перехода. Приложим «+» к n -области, а «-» к p -области полупроводника, т.е. обеспечим обратное смещение на p – n -переходе (рис. 1.13). Теперь потенциальный барьер увеличится ($U_1=U_k + U$), движение основных зарядов будет затруднено. Ток через переход будет обусловлен неосновными носителями зарядов, которые «вытягиваются» из областей полем обратной полярности. Этот процесс называется «экстракцией». В результате через обратно-смещённый переход будет протекать малый *обратный ток*.

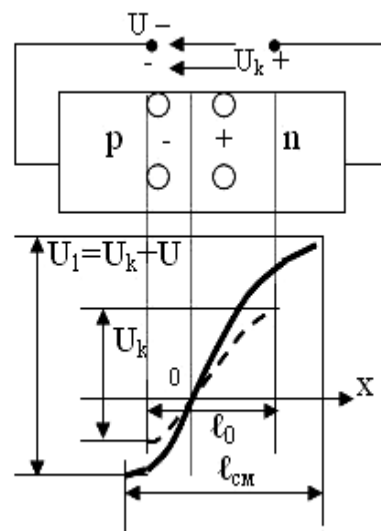


Рис. 1.13. p – n -переход при обратном смещении

Величину обратного тока через переход определим аналогично (1.10), учитывая, что приложенное напряжение значительно больше величины теплового потенциала ($U \gg \phi_t$).

Тогда обратный ток определится по формуле:

$$I_{np} = I_{t0} \cdot \left(e^{\frac{u}{\phi_t} - 1} \right) \approx -I_{t0} . \quad (1.11)$$

По выражениям 1.10, 1.11 можно сделать вывод о том, что p – n -переход обладает *вентильным* свойством, которое заключается в том, что при прямом смещении через переход протекает прямой ток, зависящий от приложенного напряжения по экспоненциальному закону, а в случае обратного смещения через p – n -переход течет ма-

лый обратный ток (тепловой ток), который практически от напряжения не зависит, но увеличивается по экспоненциальному закону с увеличением температуры.

Условный исходный размер $p-n$ -перехода l_0 при наличии обратного смещения возрастает до величины l_{cm} (рис. 1.13) вместе с увеличением потенциального барьера ($U_1 > U_k$).

Зависимость тока через $p-n$ -переход от приложенного к нему напряжения называют *вольт-амперной характеристикой (ВАХ) $p-n$ -перехода* (рис. 1.14).

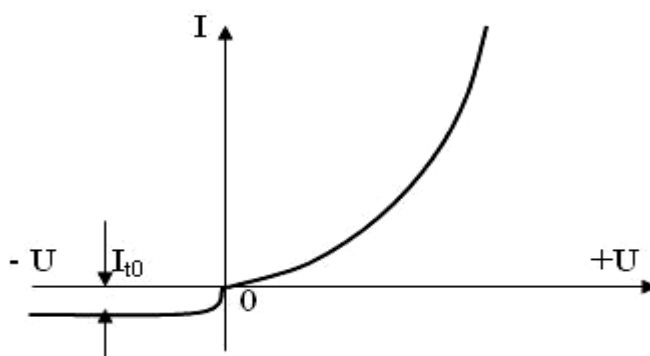


Рис. 1.14. Идеализированная ВАХ $p-n$ -перехода

1.4. Емкость $p-n$ -перехода

Рассматривая электропроводность $p-n$ -перехода при приложении к нему внешнего электрического поля, можно видеть, что толщина $p-n$ -перехода изменяется (модулируется), а по обе стороны границы перехода имеются объемные электрические заряды. Следовательно, $p-n$ -переход должен обладать определенной емкостью. Различают две составляющих емкости: *барьерную*, отражающую перераспределение зарядов в $p-n$ -переходе, и *диффузионную*, отражающую перераспределение зарядов вблизи $p-n$ -перехода. При прямом смещении проявляется в основном диффузионная емкость $C_{диф}$. При обратном смещении большую роль играет барьерная емкость $C_{бар}$ [2].

Емкость $C_{бар}$ обусловлена наличием в $p-n$ -переходе ионов донорной и акцепторной примесей, как бы образующих две обкладки конденсатора:

$$C_{бар} = \left(\varepsilon \varepsilon_0 \cdot \frac{S}{l_{cm}} \right) \cdot n \sqrt{\frac{U_k}{U_k + |U|}}, \quad (1.12)$$

где U_k — значение контактной разности потенциалов;

U – приложенное напряжение;

l_0 – толщина p – n перехода при $U = 0$;

ε – относительная диэлектрическая проницаемость материала;

ε_0 – диэлектрическая проницаемость вакуума;

S – площадь поперечного сечения p – n -перехода;

$n = 2$ для резких переходов, $n = 3$ для плавных переходов.

С увеличением приложенного обратного напряжения барьерная емкость $C_{бар}$ уменьшается из-за увеличения толщины перехода. Величина $C_{диф}$ отражает физический процесс изменения концентрации подвижных носителей заряда, накопленных вследствие изменения концентраций инжектированных носителей при изменениях приложенного напряжения. $C_{диф}$ значительно меньше $C_{бар}$ и очень слабо зависит от приложенного напряжения. Зависимость барьерной ёмкости от напряжения (рис. 1.15) ощутимее, поэтому часто используется в электронике.

$C_{диф}$ зависит от величины прямого тока, протекавшего через p – n -переход в момент начала изменения приложенного напряжения. Это имеет важное значение при изготовлении быстродействующих полупроводниковых приборов.

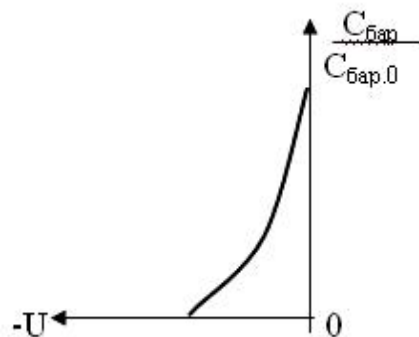


Рис. 1.15. Зависимость $C_{бар}(U)$ при обратном смещении p – n -перехода

1.5. Пробой p – n -перехода

Пробоем называется значительное уменьшение сопротивления перехода при обратном смещении, сопровождающееся возрастанием обратного тока. Различают три вида пробоя: туннельный, лавинный и тепловой.

Туннельный пробой обусловлен туннельным эффектом, т.е. прохождением электронов сквозь потенциальный барьер (из валентной зоны одного полупроводника в зону проводимости другого), высота которого больше, чем энергия носителей заряда (рис. 1.16) [9].

В этом случае энергетические зоны искривляются настолько, что $\varphi_{vp} > \varphi_{cp}$, т.е. энергия электронов валентной зоны полупроводника p -типа становится равной энергии электронов зоны проводимости полупроводника n -типа.

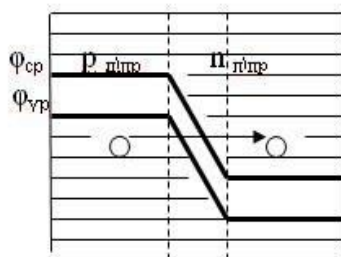


Рис. 1.16. Зонные диаграммы при туннельном пробое

Лавинный пробой вызывается ударной ионизацией, когда напряженность электрического поля при обратном смещении так велика, что неосновные носители заряда, движущиеся через p - n -переход, ускоряются настолько, что при соударении с атомами ионизируют их. Появляются пары электрон-дырка, которые ускоряются и ионизируют другие атомы. Процесс нарастает лавинообразно, при этом величина тока ограничивается только внешним сопротивлением.

Ток лавинного пробоя можно приближенно определить по формуле:

$$I_{лав} = M_l I_{обр}, \quad (1.13)$$

где M_l – коэффициент лавинного умножения.

Лавинный пробой возникает в сравнительно высокоомных ПП, (имеющих большое удельное сопротивление, т.е. малую концентрацию основных носителей) и при достаточно большой ширине p - n -перехода.

ВАХ перехода при различных видах пробоев показаны на рис. 1.17. Напряжение лавинного пробоя зависит от температуры и увеличивается с ее ростом (из-за сокращения длины свободного пробега носителей заряда).

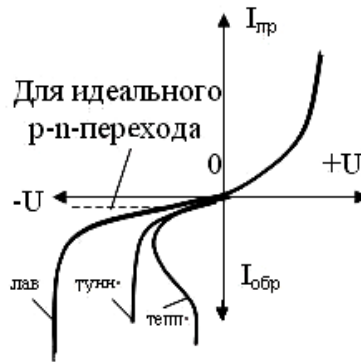


Рис. 1.17. ВАХ реального $p-n$ -перехода

Тепловой пробой возникает в результате разогрева $p-n$ -перехода, когда количество тепла, выделяемое током в $p-n$ -переходе, больше количества тепла, отводимого от него. Известно, что увеличение температуры приводит к увеличению интенсивности генерации электронно-дырочных пар, что выражается в увеличении обратного тока по экспоненциальному закону. Это в свою очередь увеличивает температуру $p-n$ -перехода, в результате чего наступает тепловой пробой. ВАХ $p-n$ -перехода при тепловом пробое отличается от ВАХ при туннельном и лавинном пробоях (с увеличением тока теплового пробоя падает напряжение, приложенное к $p-n$ -переходу).

1.6. Полупроводниковые диоды

Диод – это полупроводниковый прибор с одним $p-n$ -переходом и двумя выводами. Рассмотренные выше свойства $p-n$ -перехода дают возможность рассматривать свойства диодов путем анализа их ВАХ (рис. 1.18) Полупроводниковый диод можно получить из ПП с $p-n$ -переходом, если снабдить этот полупроводник омическими (металлическими) контактами. Наиболее распространены германиевые и кремниевые диоды.

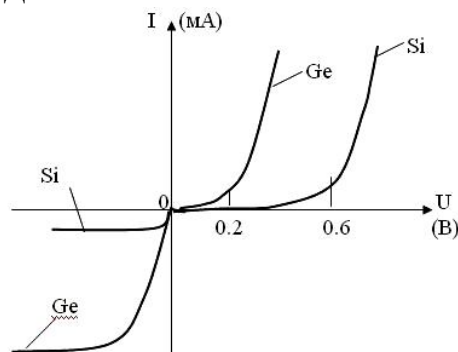


Рис. 1.18. ВАХ германиевого и кремниевого диодов

Краткая классификация диодов. Диоды, как наиболее многочисленные полупроводниковые приборы, классифицируют по различным признакам: назначению, конструкции, току и напряжению, по частоте, видам устойчивости к воздействиям внешней среды и т.д. (рис. 1.19) [13].

Назначение диодов. Различают диоды выпрямительные, импульсные, туннельные, обращенные и т.п.

Выпрямительные диоды используются для выпрямления переменного тока (преобразования переменного тока в постоянный). *Импульсные* диоды предназначены для работы в импульсных цепях, так как отличаются малой емкостью $p-n$ -перехода и другими характеристиками, обеспечивающими быстрое действие. Разновидность импульсных диодов – диоды Шоттки, выполненные на основе перехода металл-полупроводник, отличающиеся очень малыми (нА) обратными токами.



Рис. 1.19. Примерная классификация диодов

Туннельные диоды (ТД) – диоды, в которых туннельный эффект приводит к появлению на ВАХ участка с отрицательным сопротивлением (рис. 1.20). Участок 0-1 (рис. 1.20) определяется дрейфовым током. Участок 1-2 имеет отрицательное сопротивление. Участок 2-3 определяется диффузионным током. ТД используют в генераторах высокой частоты (до 1 ГГц).

Обращенный диод служит для выпрямления малых напряжений.

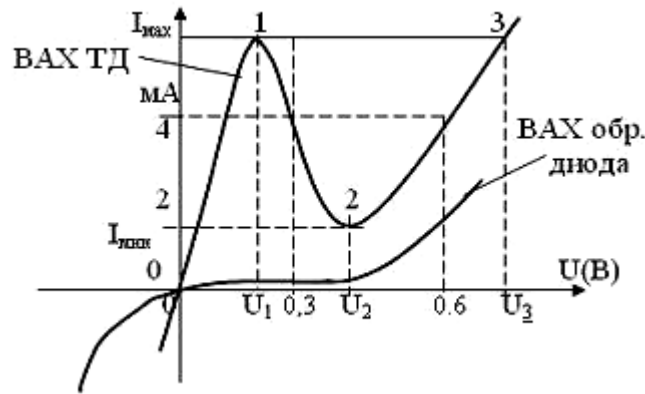


Рис. 1.20. ВАХ туннельного и обращенного диодов

Стабилитроны – полупроводниковые диоды, напряжение на которых в области электрического пробоя слабо зависит от тока. Предназначены для стабилизации напряжения.

Варикапы – полупроводниковые диоды, предназначенные для использования в качестве емкости, управляемой электрическим напряжением. Варикап работает при обратном смещении $p-n$ -перехода, его емкость определяют согласно формуле:

$$C = C_0 \cdot \left[\frac{U_k}{U_k + |U|} \right]^{\frac{1}{n}}, \quad (1.14)$$

где $n=2$ для резких и $n=3$ для плавных переходов;

U_k – значение контактной разности потенциалов;

U – приложенное обратное напряжение;

C_0 – начальная емкость $p-n$ -перехода.

Варикап, используемый в умножителях частоты, называют *варактором*.

Фотодиоды, светодиоды – диоды, использующие эффект взаимодействия оптического излучения (видимого, инфракрасного) с носителями заряда в зоне $p-n$ -перехода. В фотодиодах при облучении повышается обратный ток, в светодиодах в режиме прямого тока в зоне $p-n$ -перехода возникает видимое или инфракрасное излучение.

Имеются еще *магнитодиоды, тензодиоды*, в которых меняется электропроводность под действием магнитного поля или механических деформаций [9].

2. БИПОЛЯРНЫЕ ТРАНЗИСТОРЫ

2.1. Структура и принцип действия биполярного транзистора

Транзистор – прибор, содержащий два или более электронно-дырочных перехода, имеющий не менее трех выводов и пригодный для усиления, генерирования и преобразования электрических сигналов.

Упрощенные структурные схемы и условные обозначения транзисторов изображены на рис. 2.1.

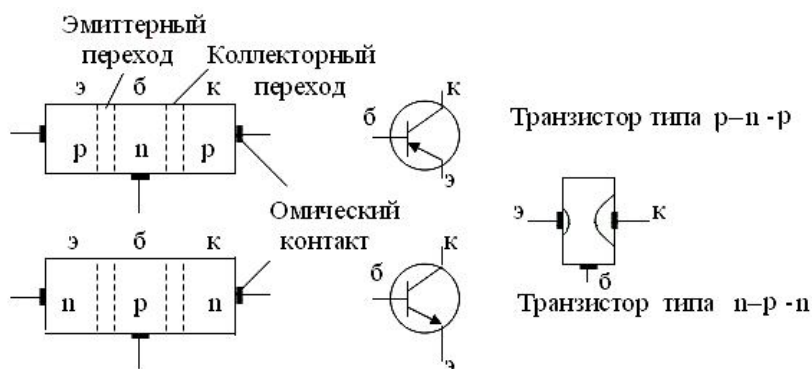


Рис. 2.1. Структурные схемы и условные графические обозначения (УГО) биполярных транзисторов

Транзистор изготавливается по специальной технологии на кристалле полупроводника путем создания трех областей с различной проводимостью. Средняя область – *база*, другие называются *эмиттер* и *коллектор*. Между областями образуется два $p-n$ -перехода, связанных между собой. Область, являющаяся источником носителей заряда при прямом смещении, называют эмиттером. Область, выполняющая функцию собирания зарядов, называют коллектором. На практике этими терминами называют выводы прибора. Соответственно $p-n$ -переходы называют эмиттерным и коллекторным. В обычном включении на эмиттер относительно базы подается напряжение, создающее прямое смещение, а на коллектор – обратное смещение. Иногда используется так называемое инверсное включение, при котором коллектор и эмиттер меняются местами. При этом можно

иметь различные способы включения транзистора: по схеме с общей базой (ОБ), общим эмиттером (ОЭ), общим коллектором (ОК). На рис. 2.2 изображены названные выше три способа включения биполярного транзистора со структурой $p-n-p$ с указанием условных входа, выхода и обозначением электродов (э – эмиттер, к – коллектор, б – база). Показаны также направления протекания токов в электродах (выводах) транзистора.

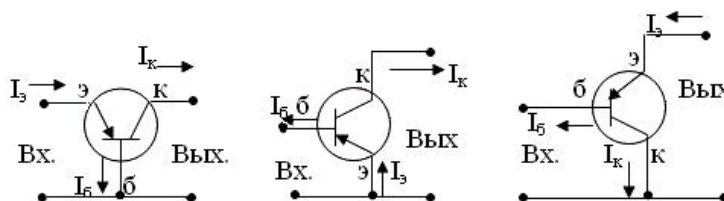


Рис. 2.2. Три схемы включения биполярного транзистора

Соединив между собой два любых электрода, можно получить различные диодные структуры.

Рассмотрим принцип действия транзистора, включив его по схеме с ОБ (рис. 2.3).

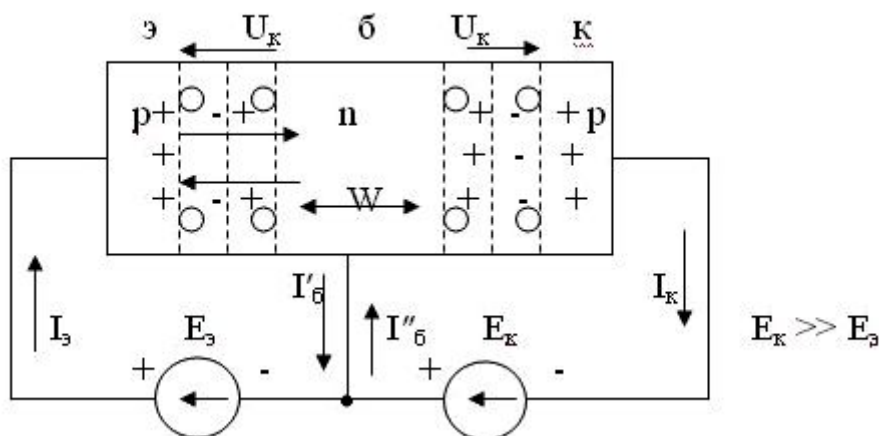


Рис. 2.3. Структурная схема включения транзистора по схеме ОБ

В структуре кристалла происходит инжекция дырок в область базы и встречное движение электронов в эмиттер, при этом

$$I_{эп} = \gamma \cdot I_э; \gamma = I_{эп} / I_э, \quad (2.1)$$

где $I_{эп}$ – ток, обусловленный движением дырок;

$I_э$ – полный ток через эмиттерный $p-n$ -переход;

γ – коэффициент инжекции.

Дырки, проникающие в базу, частично компенсируются притоком электронов от источника $E_э$, создавая ток $I_б$. Главная особенность лю-

бюго транзистора – ширина базы во много раз меньше диффузионной длины:

$$W \ll 0,2l_{\text{диф}}$$

где $l_{\text{диф}}$ – диффузионная длина (среднестатистическая величина свободного пути заряда).

По этой причине основные носители заряда из эмиттера (дырки) диффундируют в область базы и достигают второго p – n -перехода, смещённого в обратном направлении. Большинство дырок не успевают рекомбинировать с электронами и попадают вблизи коллекторного перехода в поле, втягивающее их в область коллектора (экстракция дырок). Электроны, число которых равно числу дырок, ушедших через коллекторный переход, уходят через базовый вывод, создавая составляющую тока базы I_b'' .

Относительное число *неосновных для базы* носителей заряда (дырок), достигших коллекторного перехода, характеризуется коэффициентом переноса χ , показывающим, что только часть тока $I_{\text{эп}}$ достигает коллектора – это $I_{\text{кр}}$:

$$I_{\text{кр}} = \chi \cdot I_{\text{эп}}; \chi = I_{\text{кр}} / I_{\text{эп}}; \quad (2.2)$$

где $I_{\text{кр}}$ и $I_{\text{эп}}$ – дырочные составляющие токов коллектора и эмиттера.

Учитывая, что только часть носителей достигает коллектора, можем записать

$$I_{\text{кр}} = \alpha \cdot I_{\text{эп}}, \quad (2.3)$$

где $\alpha = \gamma \cdot \chi = I_{\text{кр}} / I_{\text{эп}}$ – коэффициент передачи тока в схеме ОБ.

Известно [18], что через коллекторный p – n -переход обязательно будет течь ток *неосновных для коллектора* носителей, создающих ток $I_{\text{кбо}}$ – неуправляемый ток p – n -перехода (обратный ток). Результирующий ток в коллекторной цепи:

$$I_k = \alpha \cdot I_{\text{эп}} + I_{\text{кбо}}. \quad (2.4)$$

2.2. Физическая нелинейная модель транзистора и эквивалентные схемы

Упрощенная эквивалентная схема идеализированного транзистора, имеющего структуру $p-n-p$ [2], представлена на рис. 2.4.

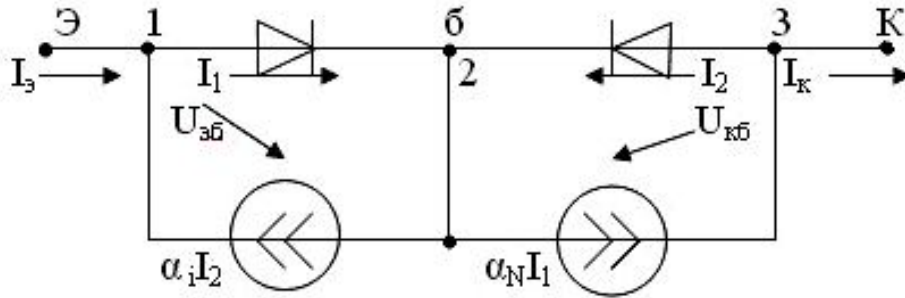


Рис. 2.4. Упрощенная эквивалентная
схема биполярного транзистора

Коэффициенты α_i , α_N – это коэффициенты передачи тока, учитывающие тот факт, что не все заряды достигают соответствующих областей через переходы при инверсном (α_i) и прямом (нормальном) (α_N) включении ($\alpha_N < 1$, $\alpha_i \ll \alpha_N$). Формально можно записать:

$$\begin{aligned} I_э &= I_1 - \alpha_i \cdot I_2, \\ I_к &= \alpha_N \cdot I_1 - I_2. \end{aligned} \quad (2.5)$$

Токи через $p-n$ -переходы можно выразить известным способом через так называемые токи насыщения:

$$\begin{aligned} I_1 &= I_{нас.э} \left(e^{\frac{U_{эб}}{\Phi_T}} - 1 \right), \text{ если } U_{кб} = 0, \text{ а } U_{эб} > 0, \\ I_2 &= I_{нас.к} \left(e^{\frac{U_{кб}}{\Phi_T}} - 1 \right), \text{ если } U_{эб} = 0, \text{ а } U_{кб} < 0. \end{aligned} \quad (2.6)$$

Токи I_1 и I_2 удобнее выразить через обратные токи переходов, учитывая, что в справочниках [15] приводятся значения именно обратных токов:

$$\begin{aligned} I_{эб о}, \text{ при } U_{кб} = 0 \text{ и } I_к = 0, U_{эб} < 0 \\ I_{кб о}, \text{ при } U_{эб} = 0 \text{ и } I_э = 0, U_{кб} < 0 \end{aligned}$$

В этом случае

$$I_{нас.к} = \frac{I_{кб\ o}}{1 - \alpha_i \cdot \alpha_N}; I_{нас.э} = \frac{I_{эб\ o}}{1 - \alpha_i \cdot \alpha_N}. \quad (2.7)$$

Возвращаясь к (2.5), с учетом (2.6, 2.7), получим:

$$I_э = \frac{I_{эб\ o}}{(1 - \alpha_i \cdot \alpha_N) \cdot \left(e^{\frac{U_{эб}}{\Phi_T}} - 1 \right)} - \frac{\alpha_i \cdot I_{кб\ o}}{(1 - \alpha_i \cdot \alpha_N) \cdot \left(e^{\frac{U_{кб}}{\Phi_T}} - 1 \right)},$$

$$I_к = \frac{\alpha_N}{(1 - \alpha_i \cdot \alpha_N) \cdot I_{эб\ o} \cdot \left(e^{\frac{U_{эб}}{\Phi_T}} - 1 \right)} - \frac{I_{кб\ o}}{(1 - \alpha_i \cdot \alpha_N) \cdot \left(e^{\frac{U_{кб}}{\Phi_T}} - 1 \right)}, \quad (2.8)$$

$$I_б = I_э - I_к.$$

Полученная система уравнений носит название уравнения Эберса – Молла. Характеристики, соответствующие этим уравнениям, приведены на рис. 2.5.

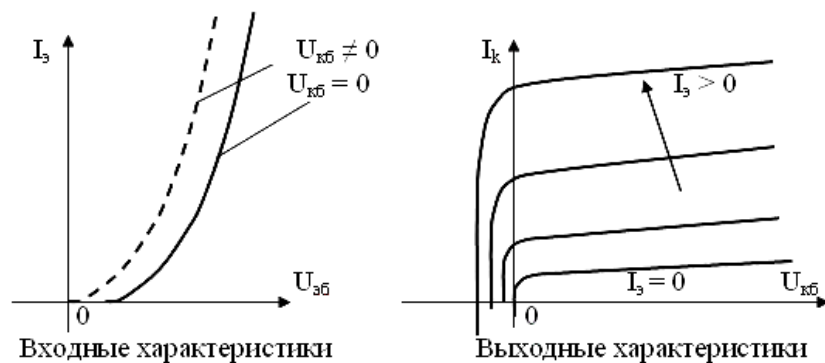


Рис. 2.5. Статические характеристики транзистора, включённого по схеме ОБ

Рассмотренная физическая модель нелинейна и применяется для анализа работы только при относительно больших изменениях напряжения и тока.

Во многих случаях на фоне сравнительно больших постоянных составляющих токов и напряжений на транзистор действуют малые переменные составляющие. В этом случае эти составляющие могут анализироваться отдельно, причем при анализе переменных составляющих используются *малосигнальные эквивалентные схемы*, состоящие из линейных элементов. Параметры линейных элементов

получают линеаризацией исходных статических характеристик транзисторов в окрестности режима работы по постоянному току.

Наиболее часто встречается Т-образная эквивалентная схема. Для транзистора, включенного по схеме ОБ, Т-образная схема имеет вид, представленный на рис. 2.6.

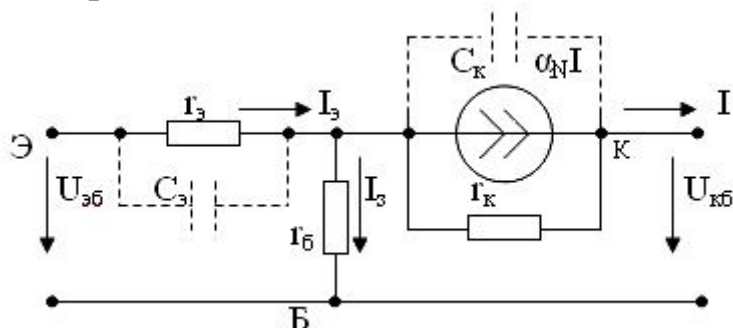


Рис. 2.6. Вариант Т-образной схемы замещения транзистора:

$r_э, r_к$ – дифференциальные сопротивления переходов;

$r_б$ – сопротивление базы; включение нормальное (неинверсное),

коэффициент передачи тока $\alpha_N = \alpha$; $C_к, C_э$ – ёмкости переходов

Т-образная схема (рис 2.6) не единственная. Наиболее распространенные варианты приводятся на рис. 2.7 и 2.8.

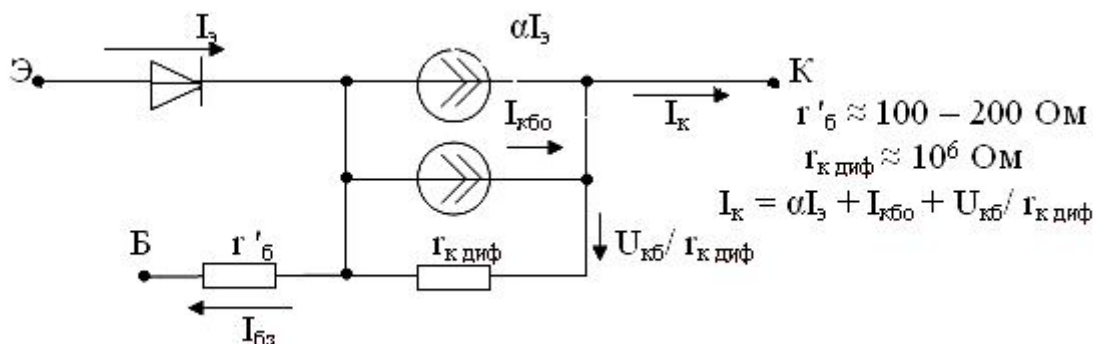


Рис. 2.7. Вариант схемы замещения транзистора, включенного по схеме ОБ

Т-образная эквивалентная схема транзистора, включенного по схеме ОЭ, представлена на рис. 2.8. В схему введен диод, отражающий наличие $p-n$ -перехода Э-Б. Ток базы $I_{бз}$ в цепи коллектора увеличивается в β раз, причем $\beta = \alpha / (1 - \alpha)$. Статические характеристики для схемы с ОЭ показаны на рис. 2.9.

В схеме замещения (рис. 2.8) отражается факт зависимости тока коллектора от тока базы и свойств транзистора, учитываемых коэффициентом β , который называется коэффициентом усиления базового тока в схеме ОЭ. Коэффициент передачи тока $\alpha < 1$, поэтому $\beta > 1$.

Анализируя выражения (2.8), можно заметить два важных обстоятельства:

1) при отсутствии тока базы (обрыв базы) обратный ток в цепи коллектор – эмиттер увеличивается многократно;

2) сопротивление коллекторного перехода $r'_{кдиф} \ll r_{кдиф}$, где $r_{кдиф}$ – сопротивление коллекторного перехода в схеме замещения ОБ (рис. 2.7).

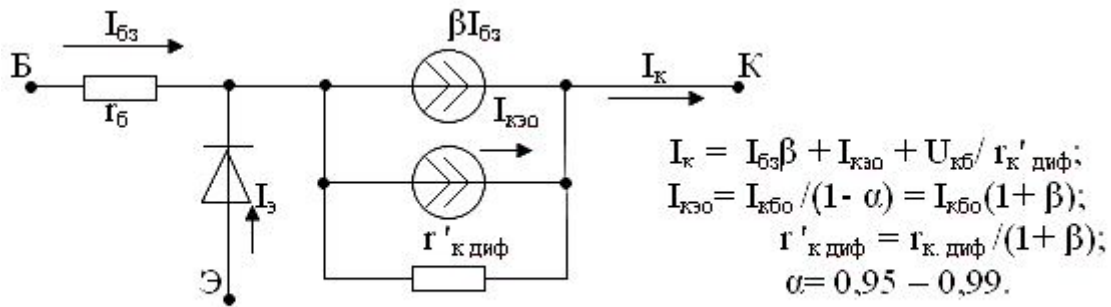


Рис. 2.8. Т-образная схема замещения транзистора, включённого по схеме ОЭ

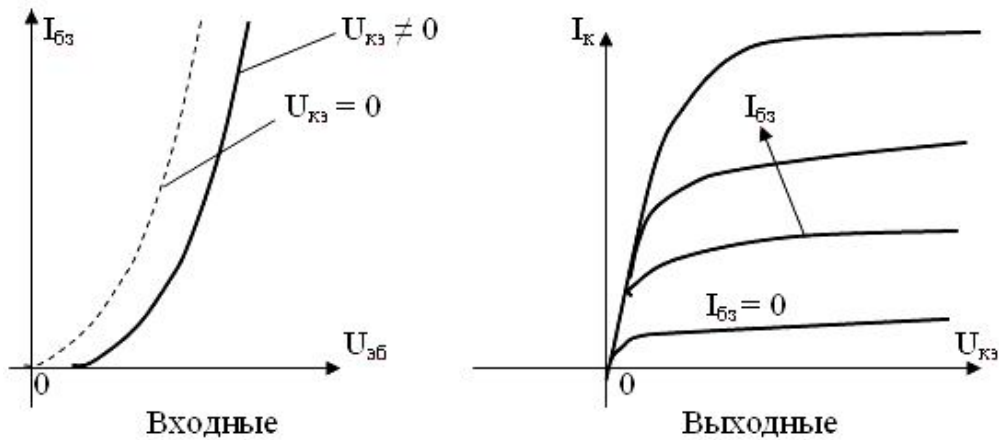


Рис. 2.9. Статические характеристики для схемы ОЭ

2.3. Способы включения биполярных транзисторов

В электрических схемах биполярные транзисторы могут включаться тремя различными способами: с общей базой (ОБ), с общим эмиттером (ОЭ), с общим коллектором (ОК) (рис. 2.2). Название способа включения происходит от названия того электрода биполярного транзистора, который в рассматриваемой схеме является общим для входного и выходного контуров электрической цепи.

Важность способа включения транзистора состоит в том, что схемы в зависимости от этого приобретают разные свойства при совершенно одинаковых параметрах транзисторов.

Примеры возможных способов включения транзисторов показаны на рис. 2.10.

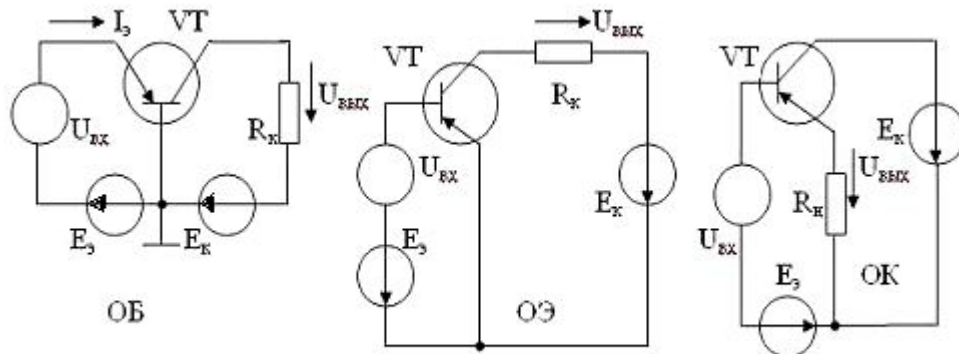


Рис. 2.10. Три способа включения биполярного транзистора в электрической схеме с источниками питания, смещения и входного сигнала:

$U_{вх}$ – входной (усиливаемый) сигнал; $E_э$, $E_к$ – источники эмиттерного и коллекторного смещений (внешние источники питания); $R_к$ – резистор для ограничения тока в цепи коллектора в схемах ОБ и ОЭ (или сопротивление нагрузки); $R_н$ – резистор (сопротивление нагрузки) в цепи эмиттера схемы ОК

Отличительным признаком схемы ОК является отсутствие ограничивающего резистора в цепи коллектора. Схему ОК часто называют *эмиттерным повторителем*.

Каждая из схем использует биполярный транзистор в качестве элемента, обеспечивающего усиление входного сигнала $U_{вх}$. Стрелки напряжения $U_{вх}$ не показаны, так как это напряжение может быть положительным, отрицательным либо переменным. Рассматриваемые схемы обладают разными свойствами при совершенно одинаковых, включенных по-разному, транзисторах.

Принцип усиления входного сигнала для схем одинаков. Он состоит в том, что входной сигнал воздействует на базовую (управляющую) цепь транзистора и вызывает изменение сопротивления основной (управляемой) цепи (коллектор – эмиттер) транзистора, вследствие чего ток в этой цепи, созданный источником питания, будет изменяться, обеспечивая изменение выходного напряжения $U_{вых}$. При этом вследствие нелинейности характеристик транзистора малые изменения $U_{вх}$ могут вызвать гораздо большие изменения выходного сигнала $U_{вых}$, создавая эффект усиления входного сигнала.

Области использования схем определяются их разными свойствами, наибольшее распространение получили схемы ОЭ и ОК.

2.4. Основные режимы работы транзистора

Различают три основных режима работы транзистора: активный, отсечки, насыщения.

Активный режим – нормальный: эмиттер смещен в прямом направлении, коллектор – в обратном. *Инверсный режим* – наоборот. В уравнениях в нормальном активном режиме $U_{эб}$ имеет знак «+», $U_{кб}$ имеет знак «-».

Режим отсечки: глубокая отсечка – оба перехода смещены в обратном направлении, причем модули этих напряжений должны быть:

$$U > (3 - 5) m \varphi_T,$$

где $m \approx (1,5 - 2)$.

В режиме отсечки $I_k = I_{кбо}$. Режим отсечки характеризует закрытое состояние транзистора (транзистор заперт), при котором его сопротивление максимально, токи – минимальны.

Режим насыщения характеризует открытое состояние транзистора, когда его сопротивление минимально, а токи определяются внешними источниками, но не должны превышать некоторых допустимых значений. В режиме насыщения оба перехода транзистора с помощью внешних напряжений смещены в прямом направлении. Напряжение транзистора $U_{кэ}$ минимально:

$$U_{кэ \text{ нас}} \approx \varphi_T (1 - \alpha_i) / \alpha_i. \quad (2.9)$$

Ток коллектора $I_k \leq I_{к \text{ max}}$.

Режим отсечки и насыщения широко используется в электронных ключах. Достигаются эти режимы различными способами, в том числе и изменением подводимых к транзистору напряжений.

2.5. h -параметры биполярного транзистора

Транзистор можно представить в расчетном отношении как активный четырехполюсник, имеющий два входных и два выходных зажима (рис. 2.11). Это представление во многих случаях существенно упрощает расчеты схем с транзисторами.

Согласно теории электрических цепей [11] связь между токами и напряжениями четырехполюсника может быть показана с помощью системы уравнений:

$$U_1 = h_{11} i_1 + h_{12} U_2, i_2 = h_{21} i_1 + h_{22} U_2. \quad (2.10)$$

Коэффициенты h , входящие в уравнения, получили название « h -параметры».

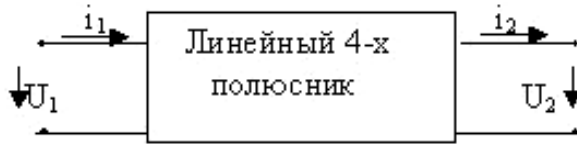


Рис. 2.11. Четырехполюсник – аналог транзистора:

i_1, i_2 – входной и выходной токи, U_1, U_2 – входное и выходное напряжения

Физический смысл этих коэффициентов выясняется, если рассматривать два характерных режима: холостой ход (ХХ) и короткое замыкание (КЗ) на входе и выходе четырехполюсника. Режим ХХ характеризуется отсутствием тока при наличии напряжения, режим КЗ – отсутствием напряжения при наличии тока. В этих случаях:

$h_{11} = U_1 / i_1 (U_2 = 0)$ – входное сопротивление при КЗ на выходе;

$h_{12} = U_1 / U_2 (i_1 = 0)$ – коэффициент передачи напряжения при ХХ на входе (коэффициент обратной связи по напряжению);

$h_{21} = i_2 / i_1 (U_2 = 0)$ – коэффициент передачи тока при КЗ на выходе;

$h_{22} = i_2 / U_2 (i_1 = 0)$ – выходная проводимость при ХХ на входе.

В усилительных устройствах с транзисторами h -параметры определяют обычно по соотношениям между приращениями токов и напряжений. Например, для схемы с общим эмиттером:

$$\begin{aligned} \Delta U_{\bar{б}э} &= h_{11э} \Delta I_{\bar{б}з} + h_{12э} \Delta U_{кэ}, \\ \Delta I_{к} &= h_{21э} \Delta I_{\bar{б}з} + h_{22э} \Delta U_{кэ}. \end{aligned} \quad (2.13)$$

Получив опытным путем входные и выходные характеристики, можно вычислить h -параметры, как частные производные в заданных точках характеристик, полагая неизменными нужные величины. Например, в схеме ОЭ:

$$\begin{aligned} h_{11э} &= \left. \frac{\Delta U_{\bar{б}э}}{\Delta I_{\bar{б}з}} \right|_{U_{кэ} = \text{Const}} \quad ; \quad h_{12э} = \left. \frac{\Delta U_{\bar{б}э}}{\Delta U_{кэ}} \right|_{I_{\bar{б}з} = \text{Const}}; \\ h_{21э} &= \left. \frac{\Delta I_{к}}{\Delta I_{\bar{б}з}} \right|_{U_{кэ} = \text{Const}} \quad ; \quad h_{22э} = \left. \frac{\Delta I_{к}}{\Delta U_{кэ}} \right|_{I_{\bar{б}з} = \text{Const}}; \end{aligned} \quad (2.14)$$

h -параметры определяются для любой из трех схем включения транзистора, чаще всего используются $h_{nnэ}$, причем система

h -параметров позволяет в расчетах использовать обобщенную схему замещения транзистора для h -параметров, показанную на рис. 2.12.

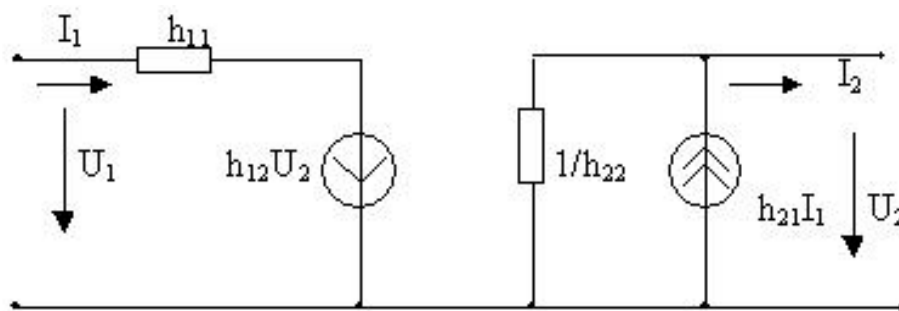


Рис. 2.12. Обобщенная схема замещения биполярного транзистора

Упрощенные (пренебрегаем h_{12}) схемы замещения транзисторов для h -параметров будут иметь вид, представленный на рис. 2.13.

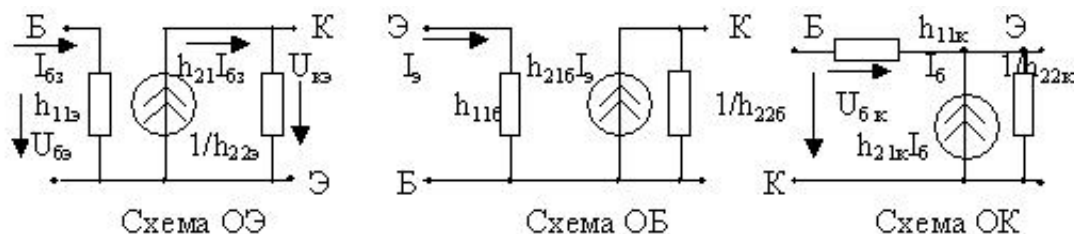


Рис. 2.13. Схемы замещения транзисторов в h -параметрах

2.6. Основные параметры биполярных транзисторов

К основным параметрам биполярных транзисторов относятся:

1. Коэффициенты $h_{21э}$, $h_{21б}$, $h_{21к}$ – это коэффициенты передачи тока (коэффициенты усиления по току) (в схеме ОЭ $h_{21э}$ – это β , в схеме ОБ $h_{21б}$ – α).

2. Граничная частота для коэффициента передачи тока – это частота, на которой $h_{21э}$ уменьшается до 1.

3. Частота усиления $f(h_{21})$ – это частота, на которой $h_{21э}$ уменьшается в $\sqrt{2}$ раз – этим значением определяется так называемая полоса пропускания частот, т.е. диапазон частот, в которых характеристики усиления удовлетворительны.

4. Дифференциальное сопротивление эмиттерного перехода в схеме ОЭ

$$h_{11э} = r_{э \text{ диф}} = \left. \frac{dU_{бэ}}{dI_{бэ}} \right|_{U_{кэ} = \text{Const}}$$

(Значения $h_{11э}$ – Омы, десятки Ом).

5. Выходная проводимость $h_{22э}$ связана с дифференциальным сопротивлением коллекторного перехода.

$$\frac{1}{h_{22э}} = r_{к \text{ диф}} = \left. \frac{dU_{кэ}}{dI_{к}} \right|_{I_{б} = \text{Const}}$$

6. Коэффициент обратной связи по напряжению:

$$h_{12э} = \left. \frac{dU_{бэ}}{dU_{кэ}} \right|_{I_{б} = \text{Const}}, \quad h_{12э} \approx 10^{-3} \cdot 10^{-4}$$

7. Объемное сопротивление базы: $r_{б}$ = (десятки – сотни Ом).

8. Емкость коллекторного перехода $C_{к}$. Это фактически барьерная емкость коллекторного перехода $C_{к} \approx (5 - 50) \text{ pF}$.

9. Максимальная частота генерации:

$$f_{\text{макс}} \approx \sqrt{\frac{f(h_{21б})}{30r_{б} C_{к}}}$$

где $f_{\text{макс}}$ – это наибольшая частота, при которой транзистор может работать (способен работать в схеме автогенератора).

10. Обратный ток коллекторного перехода при заданном обратном напряжении: $I_{кб0} = I_{к}$ при $I_{э}=0$, $U_{кб}<0$. О значении этого тока говорилось выше. Величина тока $I_{кб0}$ от μA до нескольких мА в зависимости от мощности и качества изготовления транзистора.

11. Максимально допустимый ток коллектора – $I_{к \text{ макс}}$.

12. Наибольшая допустимая мощность рассеяния коллектора:

$$P_{к \text{ макс}} = I_{к \text{ макс}} U_{кэ}.$$

13. Тепловое сопротивление между коллектором и корпусом:

$$R_{т} = \Delta T / P_{к \text{ макс}},$$

где ΔT – перепад (градиент) температур между коллектором и корпусом.

Следует помнить, что приведенные в справочных материалах параметры транзисторов определены для заданного диапазона их изменения, т.е. для определенных режимов работы и в заданном диапазоне температур. Поэтому для представления о том, как будут меняться параметры, в литературе [15, 18] приводятся обобщенные зависимости физических параметров от режима работы и от температуры. Вид этих зависимостей (например, для схемы ОЭ) представлен на рис. 2.14.

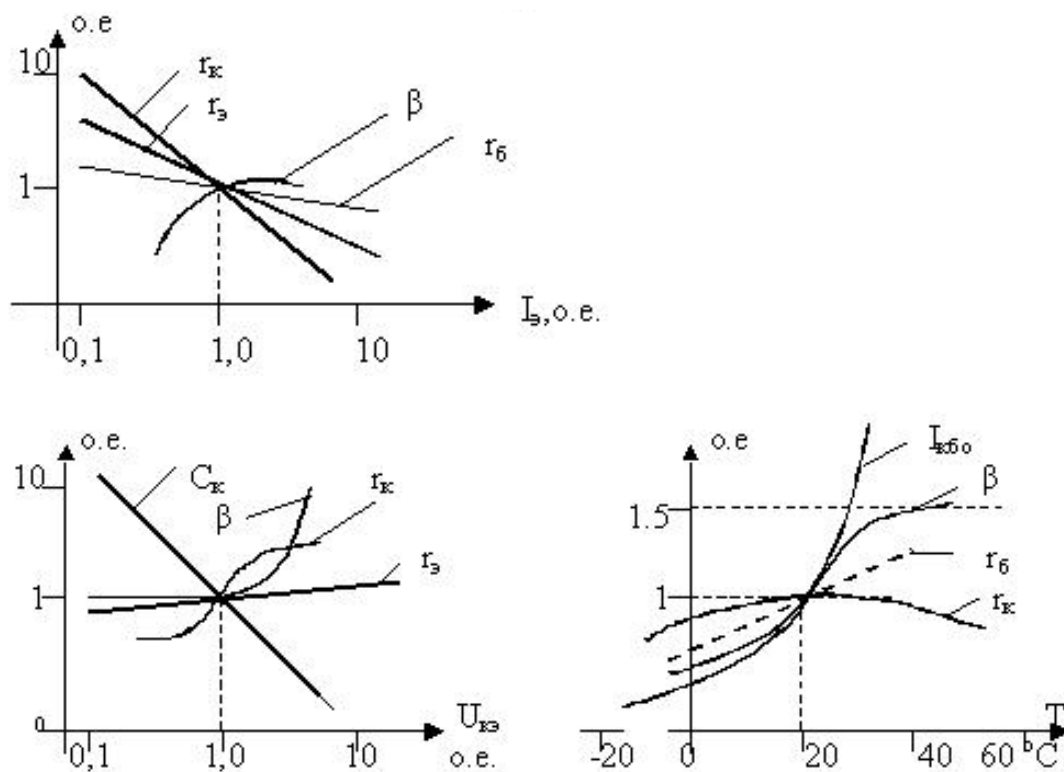


Рис. 2.14. Примерный вид обобщенных зависимостей физических параметров биполярных транзисторов от тока I_3 (а), напряжения $U_{кэ}$ (б) и температуры T (в)

Известно, что для Ge $p-n$ -переходов максимально допустимая температура $80 \div 100 \text{ }^\circ\text{C}$, для $-150 \div 200 \text{ }^\circ\text{C}$.

2.7. Транзисторы с инжекционным питанием

Интересным развитием биполярных транзисторов являются полупроводниковые приборы с инжекционным питанием (предложены в 1971 году, используются в составе микросхем) [7, 9]. Благодаря особой конструкции, эти приборы обладают весьма полезными свойствами. В составе интегральных схем (их называют И²Л – элементы)

они позволяют получить высокую степень интеграции, так как для их действия требуется очень малая энергия переключения $\mathcal{E}_n = 10^{-12}$ Дж. Хорошо работают в диапазоне температур от -60 до $+125 \text{ }^\circ\text{C}$. Особенности являются: инверсный режим (по схеме), ключевой режим (по действию), небольшой логический уровень высокого и низкого напряжений $U^1 = (0,6 - 0,7) \text{ В}$, $U^0 = (0,1 - 0,2) \text{ В}$, наличие общего для групп четвертого электрода – инжектора, высокое

быстродействие ($t_{здр} \approx 10$ нс). Упрощенная структура транзистора и УГО представлены на рис. 2.15.

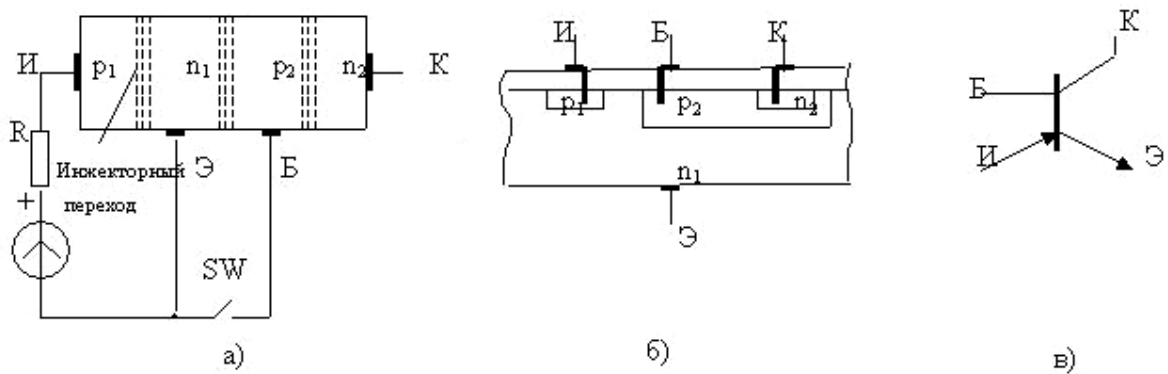


Рис. 2.15. И²Л-элемент: структуры (а), (б) и УГО (в):
И – инжектор, SW – ключ

Принцип действия И²Л-элемента: заряды инжектируются в область P_1 , область эмиттера обогащается, поэтому понижается барьер перехода n_1-p_2 , а следовательно и перехода p_2-n_2 . Между эмиттером и коллектором образуется малое сопротивление (возникает режим насыщения). Если эмиттер соединить с базой, замкнув ключ SW, то сопротивление перехода p_2-n_2 резко увеличивается (возникает режим отсечки). Роль ключа SW может выполнять такой же точно транзистор, а инжектор у них будет общим.

3. ПОЛЕВЫЕ ТРАНЗИСТОРЫ

Полевой транзистор – это полупроводниковый прибор, работа которого обусловлена током основных носителей зарядов, протекающим через проводящий канал, сопротивление которого модулируется (управляется) электрическим полем. Другое название – *униполярные* транзисторы – обусловлено тем, что ток в них создается носителями заряда одного знака (электронами или дырками). Полевые транзисторы имеют определенные преимущества перед биполярными транзисторами, такие как высокое входное сопротивление, малые мощности для управления, высокие частотные свойства, возможность работы при низких температурах, высокая технологичность изготовления.

Полевые транзисторы делятся на транзисторы с затвором в виде p – n -перехода (с управляющим p – n -переходом) и с изолированным затвором [со структурой металл – диэлектрик – полупроводник (МДП – транзисторы)], (другое название МОП-транзисторы).

3.1. Транзистор с управляющим p – n -переходом

Транзистор с управляющим p – n -переходом представляет собой пластину (участок) полупроводника p или n типа, от торцов которой сделаны отводы, называемые сток и исток, а вдоль пластины выполнен электрический переход (p – n -переход или барьер Шоттки), имеющий свой вывод, называемый затвором. На затвор подается такое по отношению к истоку напряжение, чтобы p – n -переход между затвором и кристаллом был смещен в обратном направлении (рис. 3.1).

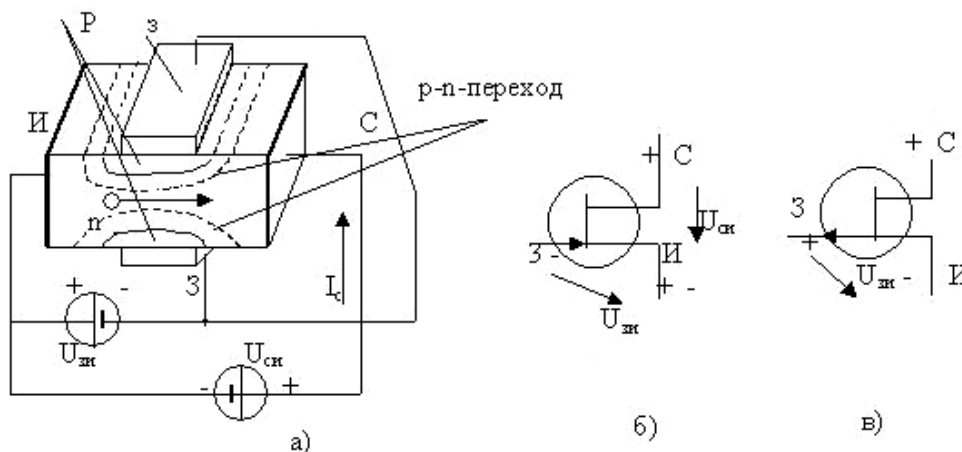


Рис. 3.1. Структура и УГО транзистора с управляющим p – n -переходом и каналом n -типа (а), (б); УГО транзистора с каналом p -типа (в)

Статические характеристики полевого транзистора с управляющим $p-n$ -переходом и каналом n -типа представлены ниже на рис. 3.2.

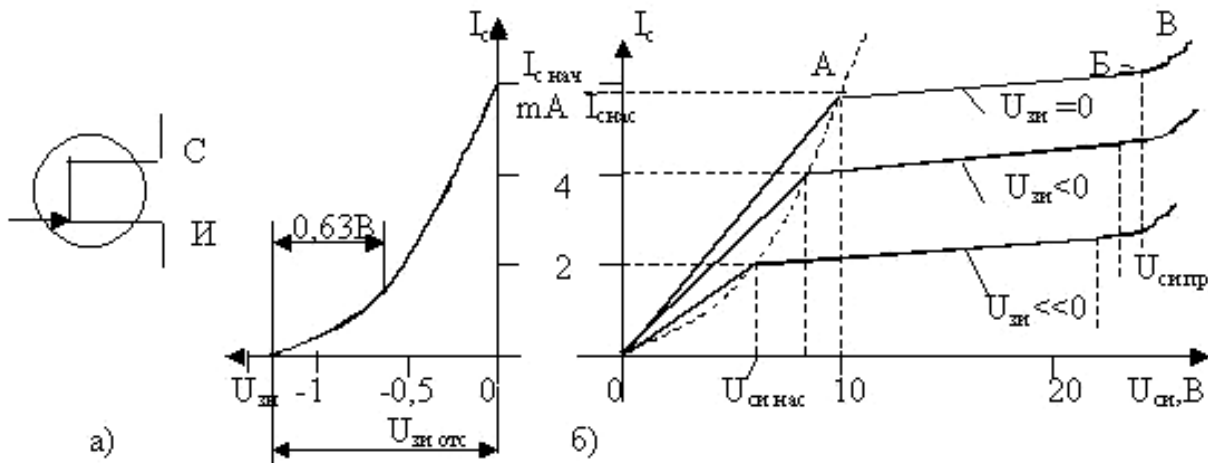


Рис. 3.2. Стоко-затворная (а) и выходные (б) статические характеристики полевого транзистора с управляющим $p-n$ -переходом и каналом n -типа

Ток стока, при котором достигается значение тока насыщения, называется *начальным током стока* (обозначено $I_{c\text{ нач}}$). Напряжение U_{cu} , при котором происходит насыщение канала, называется *напряжением насыщения* (обозначено $U_{cu\text{ нас}}$). Напряжение $U_{зи}$, при котором ток стока $I_c = 0$, называется *напряжением отсечки* (обозначено $U_{зи\text{ отс}}$). Значения токов насыщения $I_{c\text{ нас}}$ и напряжений $U_{cu\text{ нас}}$ зависят от значений $U_{зи}$, причем геометрическое место точек, соответствующих перекрытию канала и наступлению режима насыщения (пунктирная линия), образуют кривую, похожую на прямую ветвь ВАХ диода. С увеличением модуля $U_{зи}$ уменьшается пробивное напряжение между стоком и истоком $U_{cu\text{ пр}}$, так как к $p-n$ -переходу прикладывается сумма напряжений $U_{cu} + U_{зи}$.

На выходных характеристиках имеются три участка: ОА, АБ, БВ. На участке ОА зависимость $I_c = f(U_{cu})$ практически линейна и имеет большую крутизну. Участок АБ-область насыщения, участок БВ-область электрического пробоя. Участок ОА похож на ВАХ резистора, поэтому полевые транзисторы (ПТ) можно использовать как управляемое сопротивление. Участок АБ используется для усилительных режимов.

Основные параметры ПТ с управляющим $p-n$ -переходом. Основными параметрами полевого транзистора являются:

1. Ток стока I_c в области насыщения выходных характеристик при неизменном значении U_{cu} определяется по аналитическому выражению стоко-затворной характеристики (3.1):

$$I_c = I_{c \text{ нач}} (1 - U_{zu} / U_{zu \text{ отс}})^2. \quad (3.1)$$

2. Крутизна характеристики S (оценка управляющего действия затвора):

$$S = dI_c / dU_{zu} \mid U_{cu} = \text{Const}. \quad (3.2)$$

Наибольшую крутизну характеристика (3.1) имеет в области $U_{zu}=0$, причем

$$S = S_{\text{нач}} (1 - U_{zu} / U_{zu \text{ отс}})^2, \quad S_{\text{нач}} = - (2 I_{c \text{ нач}} / U_{zu \text{ отс}}), \quad (3.3)$$

где $S \approx (0,3 - 3) \text{ мА/В}$.

3. Температурные свойства ПТ характеризуются семейством стоко-затворных характеристик при разных значениях температуры окружающей среды (рис. 3.3). По характеристикам видно, что ПТ с управляющим $p-n$ -переходом имеет «термостабильную» точку T .

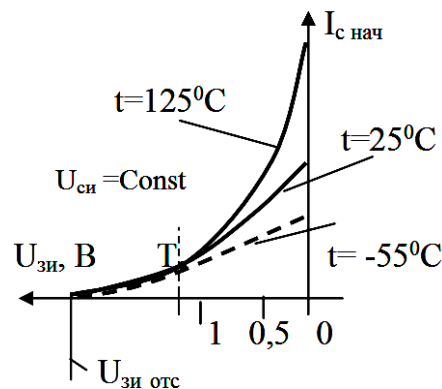


Рис. 3.3. Стоко-затворные характеристики ПТ при разных температурах

Наличие точки, в которой сходятся характеристики, снятые в широком диапазоне температур, свидетельствует о том, что параметры ПТ в этой точке мало зависят от температуры. Нужно заметить, что и крутизна характеристики в этой точке не велика.

4. Усилительные свойства ПТ помимо крутизны S характеризуются ещё коэффициентом усиления напряжения M , причем

$$M = dU_{cu} / dU_{zu} \mid I_c = \text{Const}. \quad (3.4)$$

5. Дифференциальное внутреннее сопротивление

$$R_{cu \text{ диф}} = dU_{cu} / dI_c \mid U_{zu} = \text{Const}, \quad (3.5)$$

$$R_{cu \text{ диф}} = (0,1 - 1) \text{ Мом}.$$

Учитывая (3.3), (3.4), (3.5), получим

$$M = S R_{cu \text{ диф}}. \quad (3.6)$$

6. Емкость p - n -перехода между затвором и каналом характеризуют двумя значениями: ёмкостью между затвором и истоком $C_{зи}$ и между затвором и стоком $C_{зс}$. Величина ёмкости составляет $(5 - 20) \text{ пФ}$.

7. Эквивалентные схемы ПТ с управляющим p - n -переходом разнообразны в зависимости от условий применения. Наиболее часто используются так называемые малосигнальные (для сигналов переменного тока) эквивалентные схемы, показанные на рис. 3.4.

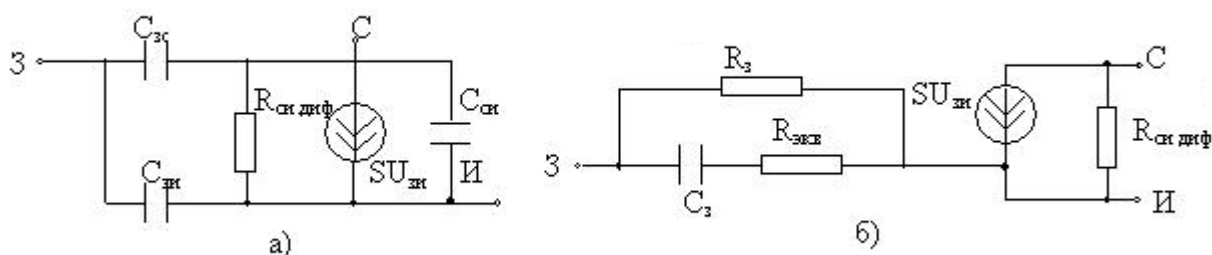


Рис. 3.4. Малосигнальные эквивалентные схемы ПТ: исходная (а), преобразованная (б); $R_з$ – омическое сопротивление затвора, $R_{экв}$ – усредненное эквивалентное сопротивление, через которое заряжается эквивалентная емкость затвора $C_з$

Ориентировочные значения для параметров ПТ с управляющим p - n -переходом [15]:

$$S = (0,3 - 3) \text{ мА/В}; \quad R_з = 10^{10} \text{ Ом}; \quad R_{cu} = (0,1 - 1) \text{ мОм}; \\ R_{экв} = (50 - 800) \text{ Ом}; \quad C_з = (0,2 - 10) \text{ пФ}.$$

Изменение параметров и характеристик ПТ с изменением температуры обусловлено изменением:

- обратного тока p - n -перехода;
- контактной разности потенциалов;
- удельного сопротивления канала.

Особое свойство ПТ с управляющим p - n -переходом – наличие термостабильной точки (рис. 3.3). Это свойство обусловлено тем, что с ростом температуры удельное сопротивление канала увеличивается, вызывая уменьшение тока стока. Это дает возможность правильным выбором режимов взаимно компенсировать изменения тока стока, вызванные изменением контактной разности потенциалов и удельного сопротивления канала. При этом можно добиться, чтобы ток I_c оставался неизменным в широком диапазоне изменения темпе-

ратур (рис. 3.3). Это объясняется тем, что контактная разность потенциалов с увеличением температуры уменьшается приблизительно на 2,2 мВ/град, что должно (при неизменном $U_{зи}$) приводить к увеличению тока стока. Увеличение удельного сопротивления канала должно приводить к уменьшению этого тока. Ориентировочное положение термостабильной точки на стоко-затворной характеристике определяется значением: $|U_{зи\text{ т}}| = |U_{зи\text{ отс}}| - 0,63$ В. Недостаток этого режима – малая крутизна характеристик.

3.2. МДП (МОП)-транзисторы

МДП-транзисторы (полевые транзисторы с изолированным затвором) могут быть двух видов:

- а) с индуцированным каналом (канал возникает под действием напряжения, приложенного к управляющим электродам);
- б) со встроенным каналом (канал создается при изготовлении).

У МДП-транзистора, в отличие от ПТ с управляющим p - n -переходом, металлический затвор изолирован от полупроводника слоем диэлектрика и имеется дополнительный вывод П (рис. 3.5) от кристалла, называемый подложкой.

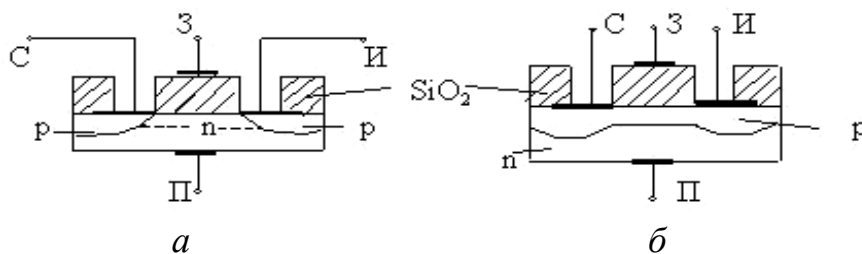


Рис. 3.5. Схематическая структура МОП транзисторов с индуцированным каналом (а) и со встроенным каналом (б), (каналы p -типа)

МДП-транзистор с индуцированным каналом p -типа устроен следующим образом. Основа – пластина слаболегированного кремния n -типа называется подложкой (вывод П на рис. 3.5). В теле подложки созданы две сильно легированные области с полупроводником p -типа. Одна из них – сток (С), другая – исток (И). Электрод затвора З изолирован от областей тонким слоем диэлектрика SiO_2 толщиной (0,2 – 0,3) мкм.

Вследствие физических явлений, возникающих на границе раздела диэлектрика SiO_2 с полупроводником n -типа, в подложке индуцируется обогащенный электронами поверхностный слой (рис. 3.6).

Между p -областями стока и истока будет располагаться слой отрицательных зарядов, образуя структуру $p-n-p$ на пути от истока к стоку.

В месте контакта двуокиси кремния и полупроводника образуется контактная разность потенциалов, достигающая значения $(1,4 - 2,4)$ В.

p -области с подложкой n -типа образуют $p-n$ -переходы. К стоку и истоку прикладываются противоположные по знаку потенциалы, поэтому при любой полярности приложенного к электродам стока и истока напряжения один из $p-n$ -переходов будет смещен в обратном направлении и препятствует протеканию тока. Следовательно, в данном приборе в исходном состоянии между стоком и истоком отсутствует тоководящий канал. Проводящий канал возникает при достижении напряжением на затворе некоторого порогового значения $U_{зи пор}$ при $U_{си} \neq 0$, $|U_{зи пор}| \approx (2 - 4)$ В.

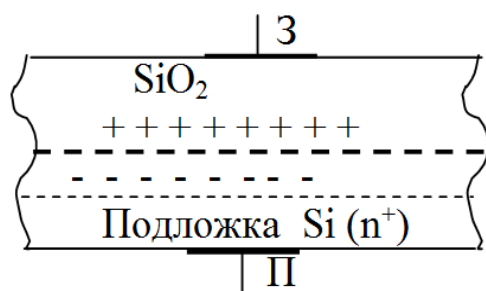


Рис. 3.6. Исходное распределение зарядов на границе раздела двуокиси кремния и полупроводника

При увеличении (в данном случае отрицательного относительно истока) напряжения на затворе выше порогового значения в подложке на границе раздела образуется слой зарядов с электропроводностью p -типа. Этот слой соединяет p -области стока и истока, образуя токопроводящий (индуцированный) канал. Чем больше значение отрицательного напряжения на затворе, тем больше толщина индуцированного канала и его проводимость. Таким образом, рассматриваемая структура обладает признаками управляемого ключевого элемента. Если на затворе установлен положительный или нулевой потенциал, ток между стоком и истоком протекать не может (цепь «разомкнута», т.е. имеет очень большое сопротивление). Если же на затворе установить отрицательный потенциал, по модулю больший $U_{зи пор}$, в цепи сток – исток может протекать ток, зависящий от управляющего напряжения $U_{зи}$ и напряжения питания $U_{си}$ (рис. 3.7, в).

Стоко-затворную характеристику часто называют характеристикой управления, так как от величины и знака напряжения на затворе относительно истока $U_{зи}$ зависит величина тока стока I_c .

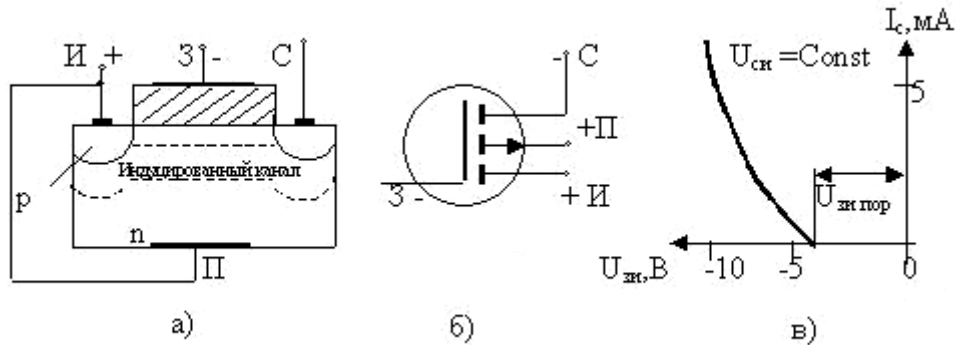


Рис. 3.7. Иллюстрация образования токопроводящего канала (а), условное графическое обозначение (б) и стоко-затворная характеристика (в) МДП-транзистора с индуцированным каналом p -типа

Статические стоковые (выходные) характеристики МДП-транзистора с индуцированным каналом p -типа (рис. 3.8) по виду похожи на таковые для транзистора с управляющим p - n -переходом и каналом n -типа (рис. 3.2, б).

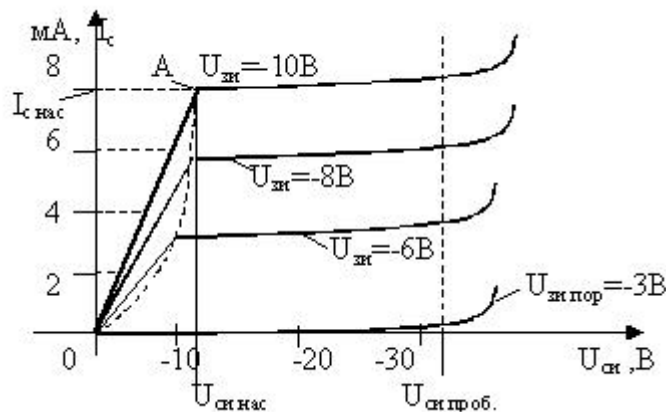


Рис. 3.8. Упрощённые стоковые характеристики МДП-транзистора с индуцированным p -каналом (электрические величины ориентировочные)

При $|U_{зи}| < |U_{зи пор}|$ ток очень мал (доли μA), поэтому до пробивного напряжения $U_{си проб}$ величина тока I_c практически незаметна. Если $|U_{зи}|$ превышает $|U_{зи пор}|$, то при малых значениях $|U_{си}|$ ток стока изменится вначале прямо пропорционально изменению $U_{си}$ (участок ОА). Затем из-за сужения канала и уменьшения его общей проводимости рост тока I_c уменьшается. В точке А ток достигает значения тока на-

сыщения, соответствующего значению $U_{зи}$ для данной характеристики. Ток стока можно представить состоящим из двух составляющих:

$$I_c = I_k + I_{c\text{ ост}},$$

где I_k – ток канала (управляемая часть);

$I_{c\text{ ост}}$ – остаточный ток стока (это ток утечки плюс обратный ток неосновных носителей), $I_{c\text{ ост}} \approx 0$.

В точке А (рис. 3.8) управляемая часть тока уже не растет (достигнут режим насыщения), поэтому при дальнейшем увеличении $U_{си}$ ток стока остается неизменным, равным насыщенному значению $I_{c\text{ нас}}$. При увеличении напряжения $U_{си}$ до значения $U_{си\text{ проб}}$ возникает электрический пробой стокового p – n -перехода, ток стока резко увеличивается, замыкаясь через цепь подложки (подложку обычно соединяют с истоком отдельным проводником). Если увеличивать значение $|U_{зи}|$ при неизменном $U_{си}$, то за счет увеличения электропроводности канала стоковая характеристика поднимется вверх, а значения $|U_{си\text{ на}}|$ и $I_{c\text{ нас}}$ станут больше.

Следует отметить, что практически пропорциональная зависимость тока стока I_c от напряжения $U_{си}$ при заданном значении управляющего напряжения $U_{зи}$ на участках ОА стоковых характеристик (рис. 3.8) позволяет построить «переменный резистор» с управляемой вольт-амперной характеристикой. Управление таким элементом может осуществляться либо простым изменением потенциала на затворе при заданном значении напряжения сток – исток, либо изменением обоих напряжений. Несмотря на малый возможный диапазон изменения этих напряжений данные свойства полевого транзистора существенно расширяют возможности их использования в различных устройствах.

В МОП-транзисторах с индуцированным каналом может также использоваться подложка p -типа, в которой будет индуцироваться канал n -типа (рис. 3.9).

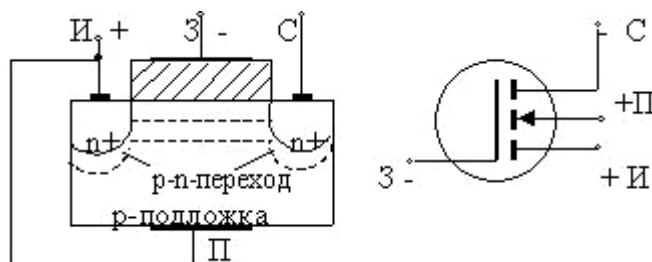


Рис. 3.9. Структура и УГО полевого транзистора с индуцируемым каналом n -типа

В исходном состоянии структуры вследствие контактных явлений на границе раздела диэлектрика SiO_2 с полупроводником подложки образуется слой зарядов с электропроводностью n -типа, т.е. высоколегированные n -области уже соединены начальным каналом n -типа, который будет обладать при $U_{зи}=0$ некоторой проводимостью. В таком канале путь для тока от истока к стоку уже открыт при $U_{зи}=0$.

Если $U_{зи}<0$, а исток соединен с подложкой, то отрицательное напряжение на затворе будет способствовать обеднению слоя, образующего проводящий канал n -типа. При некотором значении $U_{зи\text{ пор}}<0$ канал ликвидируется вовсе. Учитывая сказанное, статические характеристики МОП-транзистора с индуцируемым каналом n -типа будут отличаться от таковых для транзистора с индуцируемым каналом p -типа. Основные отличия: стоко-затворная характеристика может пересекать ось тока стока, так как ток стока имеет не нулевое значение при отсутствии управляющего напряжения $U_{зи}$; управляющее напряжение может быть отрицательным, положительным либо нулевым.

Анализируя стоко-затворные характеристики транзистора с индуцируемым каналом n -типа (рис. 3.10, а), можно видеть, что этот транзистор также обладает свойствами управляемого ключевого элемента как и транзистор с индуцируемым каналом p -типа.

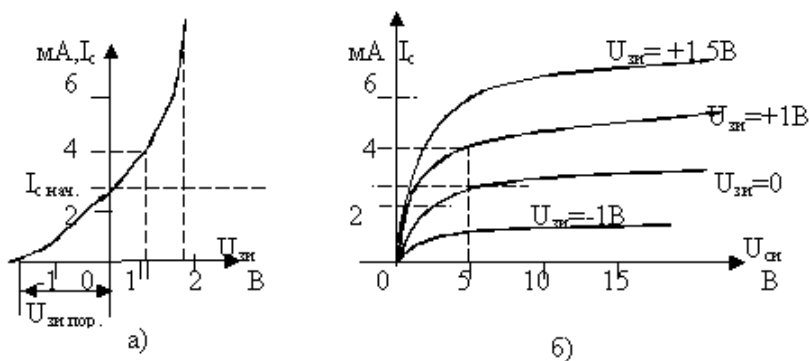


Рис. 3.10. Примерный вид характеристики управления (а) и выходных характеристик МОП-транзистора с индуцированным каналом n -типа (б)

Отмеченные выше две характерные особенности МОП-транзистора с индуцируемым каналом n -типа позволяют существенно расширить область их использования в электронных устройствах.

3.3. МДП-транзисторы со встроенным каналом

МДП-транзисторы со встроенным каналом могут быть с каналом n или p -типа. Условное изображение таких транзисторов показано на

рис. 3.11. Статические характеристики МОП-транзистора со встроенным каналом n -типа качественно не отличаются от статических характеристик МОП-транзистора с индуцируемым каналом n -типа. Это же справедливо и для МДП-транзисторов со встроенным каналом p -типа.

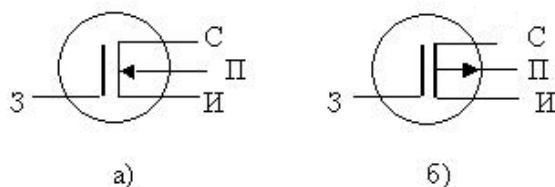


Рис. 3.11. УГО полевых транзисторов со встроенным каналом: канал n -типа (а), канал p -типа (б)

У транзисторов со встроенным каналом можно получить относительно большие токи – это их преимущество.

У всех МДП-транзисторов потенциал подложки относительно истока оказывает влияние на характеристики транзистора.

Если на подложку подается потенциал относительно истока, то напряжение между подложкой и истоком должно иметь такую полярность, чтобы p - n -переход «исток – подложка» был смещен в обратном направлении.

С увеличением напряжения между подложкой и истоком (U_{ni}) уменьшается действие управляющего напряжения $U_{зи}$, т.е. при том же $U_{зи}$ ток стока I_c становится меньше (рис. 3.12). Это отражается на положении стоко-затворной характеристики: с ростом напряжения U_{ni} она смещается влево, увеличивая пороговое напряжение открытия транзистора. Возможность изменения состояния МОП-транзистора с помощью дополнительного напряжения, подаваемого на подложку, расширяет функциональные возможности этого прибора.

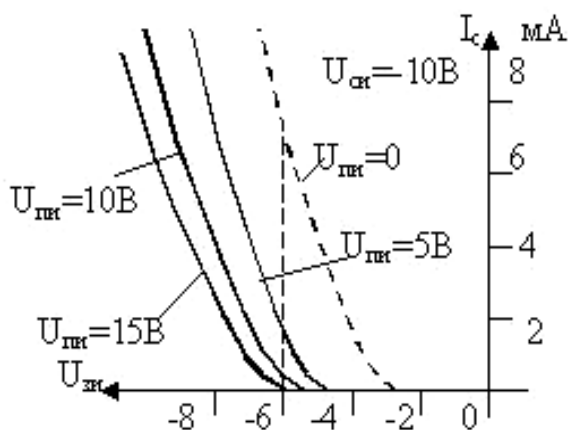


Рис. 3.12. Иллюстрация влияния напряжения U_{ni} на характеристики управления МДП-транзистора с индуцируемым каналом p -типа

3.4. Способы включения полевых транзисторов

Способы включения полевых транзисторов (ПТ) в электрическую схему на примере полевого транзистора с управляющим $p-n$ -переходом и каналом p -типа показаны на рис. 3.13.

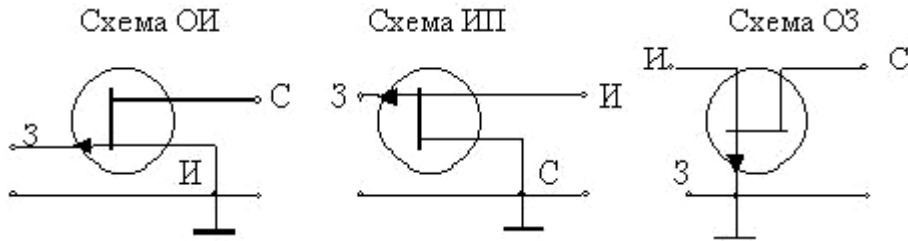


Рис. 3.13. Схемы включения полевых транзисторов: с общим истоком (ОИ), с общим стоком (ОС) – истоковый повторитель (ИП), с общим затвором (ОЗ)

3.5. Полевой транзистор как четырехполюсник

В расчетах схем с полевыми транзисторами также используют параметры четырехполюсника: при малых сигналах наиболее удобна система g -параметров (рис. 3.14).

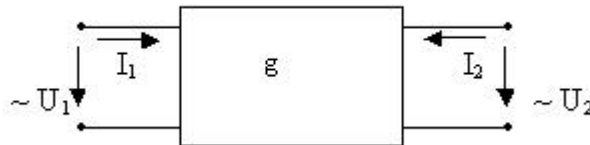


Рис. 3.14. Четырехполюсник – расчётный эквивалент полевого транзистора

Система уравнений, соответствующая четырехполюснику, имеет вид:

$$I_{1\sim} = g_{11} U_{1\sim} + g_{12} U_{2\sim}; \quad I_2 = g_{21} U_{1\sim} + g_{22} U_{2\sim}. \quad (3.7)$$

Коэффициенты данной системы имеют размерности проводимостей и являются универсальными параметрами, которые для каждой из схем включения ПТ имеют свои значения.

Для схемы ОИ:

g_{11} – входная проводимость при $U_{2\sim} = 0$;

g_{12} – проводимость обратной передачи при $U_{1\sim} = 0$;

g_{21} – проводимость прямой передачи при $U_{2\sim} = 0$;

g_{22} – выходная проводимость при $U_{1\sim} = 0$.

Следует заметить, что режимы $U_{1\sim} = 0$, $U_{2\sim} = 0$ достигаются не коротким замыканием выводов, а включением емкостей (достаточно больших), представляющих малое сопротивление для переменных составляющих. На высоких частотах g -параметры переходят в y -параметры, где $y = g + j\omega C$, а ёмкость C определяется по эквивалентной схеме.

3.6. МДП-структуры специального назначения

Структура МНОП (металл – нитрид – оксид – полупроводник) – это составная часть микросхем памяти (рис. 3.15).

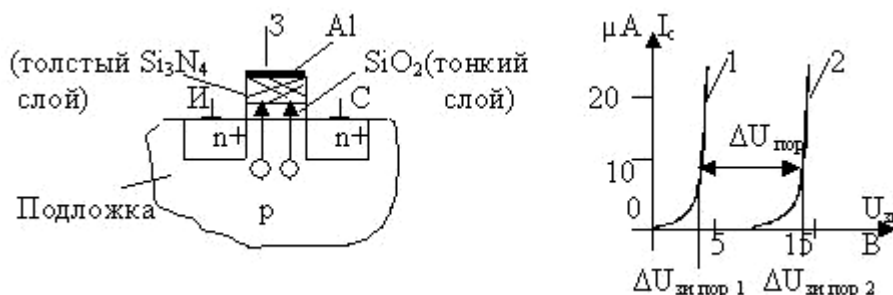


Рис. 3.15. Структура МНОП и характеристики управления до (1) и после (2) программирования ($\Delta U_{пор}$ – межпороговая зона)

В структуре МНОП диэлектрик двухслойный. Если на затвор подать $+(28 \div 30)$ В, то электроны из подложки туннелируют в толстый слой Si_3N_4 , где образуют область неподвижных отрицательных ионов. Их заряд повышает пороговое напряжение (кривая 2, рис. 3.15) и может храниться долго (несколько лет) при отключении всех напряжений.

Если подать отрицательное напряжение, заряд рассасывается, пороговое напряжение уменьшается (кривая 1, рис. 3.15). «Записывая» заряд, мы изменяем сопротивление, которое будет проявляться при пороге $U_{зи} \approx (3 \div 5)$ В. На МНОП структурах выполняют запоминающие элементы, которые будут иметь то или иное сопротивление между стоком и истоком. Другим видом структур специального назначения являются *приборы с зарядовой связью*.

Приборы с зарядовой связью (ПЗС) относятся к приборам с переносом заряда [9]. Упрощенная структура такого прибора представлена на рис. 3.16.

Конструктивно ПЗС можно представить цепочкой МОП-транзисторов на общем кристалле p -типа. Каждый транзистор – своеобразный конденсатор. Размеры электродов – 10 мкм, промежутков между ними (2 – 4) мкм, толщина диэлектрика 0,1 мкм (рис. 3.16).

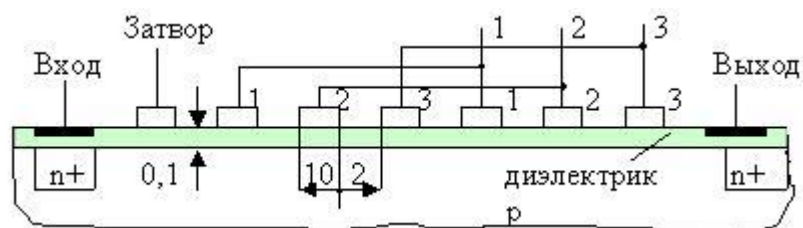


Рис. 3.16. Схематическая структура ПЗС

Характерны два режима работы:

1) хранение информации в виде заряда в одном или нескольких конденсаторах;

2) перенос заряда из одного конденсатора вдоль цепочки в следующий: (наличие заряда = «1», отсутствие = «0» в цифровой форме), изменение величины заряда – в аналоговой форме.

МОП-транзисторы с плавающим затвором (с лавинной инжекцией заряда) (ЛИЗМОП). В структуре ЛИЗМОП (рис. 3.17) при подаче напряжения на сток или исток (относительно подложки) возникает лавинный пробой p – n -перехода между p -областью и подложкой. Электроны с повышенной энергией проникают в изолирующий слой и достигают области затвора, образуя там отрицательный заряд, который может храниться несколько лет. Наличие этого заряда вызывает появление проводящего канала, соединяющего сток и исток, т.е. транзистор становится проводящим. Чтобы транзистор стал непроводящим, надо убрать заряд. Делают это путем облучения кварцевыми лампами через специальные окна из кварцевого стекла. Такая структура используется для создания запоминающих ячеек в микросхемах памяти запоминающих устройств цифровых схем. Металлический вывод от затвора в таких структурах не нужен.

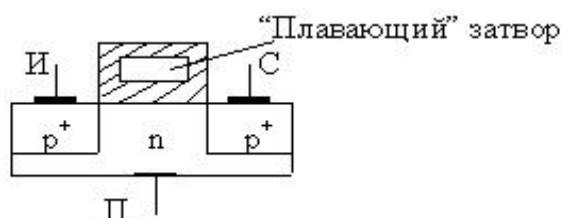


Рис. 3.17. Структура запоминающей ячейки ЛИЗМОП

Полевые транзисторы с двумя затворами (тетродные). Наличие второго затвора позволяет одновременно управлять током транзистора с помощью двух управляющих напряжений, что используется для построения различных функциональных схем, например множительных устройств (рис. 3.18).

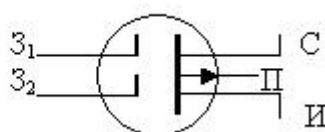


Рис. 3.18. Изображение ПТ с двумя затворами (МОП-транзистор со встроенным каналом p-типа)

Для ПТ с двумя затворами указывают крутизну характеристики по первому и второму затворам, напряжение отсечки первого и второго затвора. Остальное – как для однозатворного.

3.7. Нанотранзисторы

Проблемы микроминиатюризации. Планарная групповая технология производства ИС добилась впечатляющих успехов в миниатюризации полупроводниковых элементов, в частности транзисторов, размещенных на одном чипе.

Физические законы, лежащие в основе работы транзисторов, усугубляют свои пределы на размеры элементов, а технология требует новых подходов и процессов. Одной из основных проблем при переходе к наноразмерам транзисторов является проблема межсоединений [23]. С уменьшением геометрических параметров линий межсоединений на кристалле возрастают плотность тока и сопротивление, что вызывает разогрев этих линий, изменение их геометрии, причем при плотности тока $\sim 10^5$ А/см² и температуре 210 °С токоведущие дорожки выходят из строя. Время работы межсоединений существенно уменьшается, а надёжность работы чипа резко падает.

С увеличением частоты сигналов линии межсоединений становятся волноводными линиями. Оценки показывают, что начиная с частот 10^{11} Гц задержки сигнала, обусловленные волновыми свойствами, становятся сравнимыми со временем переключения транзисторов ($t_{II} \approx 10^{-11}$ с).

В наноструктурах используются квантовые эффекты токопереноса, не характерные для обычного токопереноса по проводным линиям, поэтому обычные металлические дорожки теряют свое предназначение, а для межсоединений должны быть разработаны нанопроводники [23].

В настоящее время элементной базой микроэлектроники являются микроэлектронные транзисторы. Основной кремниевой транзисторной структурой в микроэлектронике является кремниевая МДП-структура.

Сейчас достигнуты длина канала и затвора около 100 нм, толщина подзатворного слоя (SiO_2) составляет 0,8 нм (три атомных слоя). Это позволило увеличить быстродействие, но обостряет следующие проблемы: возрастают токи утечек, увеличиваются сопротивления областей сток-исток (увеличивается плотность выделяемой в структуре мощности, растет напряжение переключения). С увеличением напряжения возрастает опасность пробоя подзатворного слоя. Уменьшение длины канала требует увеличения степени легирования в канале до 10^{18} см^{-3} , а это приводит к снижению подвижности носителей заряда и росту порога включения транзистора [23].

Сейчас ведутся разработки транзисторных структур для субмикронной технологии: на 0,13; 0,10; 0,07 мкм, а технология нанометрового диапазона станет промышленной предположительно на ближайшие 50 лет [23].

Некоторые виды транзисторов субмикронной технологии. Проблему масштабирования параметров транзисторов пока предлагается решать в следующих направлениях [23]:

1. *КНИ-транзисторы* (кремний на изоляторе с ультратонким основанием) (UTB-Ultrathin Body):

- а) приборы с управляемой проводимостью канала;
- б) транзисторы с двойным затвором;
- в) плавникоподобный полевой транзистор (FinFET);
- г) одноэлектронные транзисторы.

КНИ транзистор имеет обедненное носителями заряда основание, поэтому в инверсионном слое электрическое поле слабее, следовательно, мощность управления требуется малая.

Фирма Intel создала транзистор TeraHertz (рис. 3.19), в котором основание обеднено полностью, толщина основания 30 нм, за счет этого достигнуто высокое быстродействие и низкая потребляемая мощность.

При напряжении 1,3 В, ток стока достигает 650 мкА, а ток утечки составляет 9 нА.

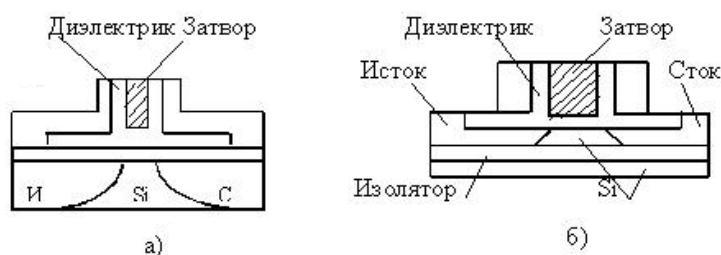


Рис. 3.19. Структуры обычного (а) и TeraHertz (б) транзисторов

Стоко-затворные характеристики КНИ-транзистора показаны на рис. 3.20.

Недостатки КНИ-структур: короткий канал трудно управляется напряжением затвора, требуется высокая степень легирования области истока. Эти недостатки можно частично устранить в транзисторах с двойным затвором.

Конструкция такого транзистора имеет вид пластины (плавника), обернутой затворной областью. Эти транзисторы получили название FinFET-транзисторы (fin – плавник).

Каналы индуцируются напряжением на затворах вдоль обеих сторон пластины.

Трехмерная структура позволяет значительно снизить потери на тепловыделение, ток увеличивается в два раза. Тело транзистора (плавник) имеет толщину 20 нм и высоту 180 нм.

Пороговое напряжение 0,15 В. Затворов может быть два или три (рис. 3.21).

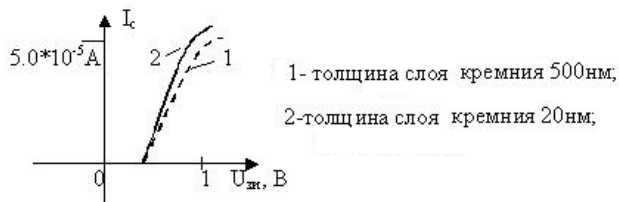


Рис. 3.20. Примерные стоко-затворные характеристики КНИ-транзистора

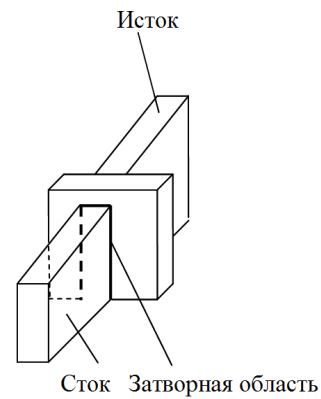


Рис. 3.21. Конструктивная схема нанотранзистора с тремя затворами

2. *Гетеротранзисторы* (HEMT-транзисторы) (High Electron Mobility Transistor) – это гетероструктурные полевые транзисторы с высокой подвижностью электронов.

Наиболее популярным активным элементом такого типа (на гетероструктурах) является *n*-канальный полевой транзистор с затвором Шоттки на арсеинд-галлиевой (GaAs) структуре (MESFET). Транзисторы этого типа имеют длину канала $\approx 0,13$ мкм и работают на частоте 50 ГГц.

На основе гетеропереходных ПТ с затвором Шоттки (ГПТШ) созданы СВЧ-транзисторы на переходах AlGaN-GaN.

Структура ГПТШ на основе GaN показана на рис. 3.22.

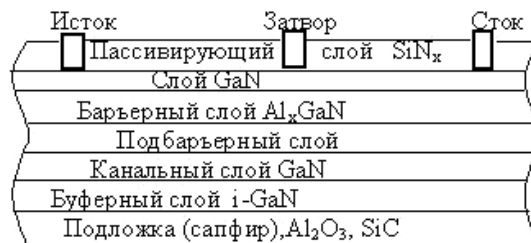


Рис. 3.22. Структура транзистора на гетеропереходах

3. *Нанотранзисторы на основе углеродных нанотрубок.* Эти транзисторы имеют меньшие размеры и меньшее потребление по сравнению с другими нанотранзисторами. Углеродная нанотрубка по диаметру меньше толщины человеческого волоса в $10^4 - 10^5$ раз.

Транзистор формируется на кремниевой подложке, покрытой слоем окисла SiO_2 (рис. 3.23, а). В Московском институте электронной техники (МИЭТ) проведены исследования макетных образцов нанотранзисторов на основе углеродных трубок [23]. Стокозатворная характеристика транзистора напоминает классическую характеристику МОП транзистора со встроенным каналом *p*-типа (рис. 3.23, б).

Отмечено, что создание нанотранзисторов на основе единичной нанотрубки является весьма трудоёмким процессом.

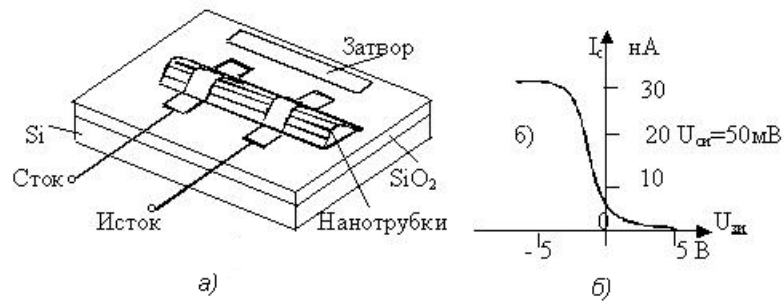


Рис. 3.23. Структурная схема нанотранзистора на углеродных нанотрубках (а) и его стоко-затворная характеристика (б)

Транзисторы на основе углеродных нанотрубок считаются перспективными для работы в условиях высоких температур.

4. ЭЛЕКТРОННЫЕ ПРИБОРЫ С ОТРИЦАТЕЛЬНЫМ ДИФФЕРЕНЦИАЛЬНЫМ СОПРОТИВЛЕНИЕМ

Приборы, имеющие на вольтамперной характеристике участок с отрицательным дифференциальным сопротивлением (ОДС), позволяют выполнить устройства, обладающие особыми свойствами и характеристиками. К таким приборам относятся: туннельные диоды, однопереходные транзисторы (двухбазовые диоды), тиристоры и диристоры.

4.1. Туннельный и обращенный диоды

Туннельный диод (ТД) – это диод, на ВАХ которого имеется участок с отрицательным дифференциальным сопротивлением. В зависимости от назначения туннельные диоды разделяют на: усилительные (ЗИ 101, ЗИ 104); генераторные (ЗИ 201, ЗИ 203); переключающие (ЗИ 306 – ЗИ 309) [13].

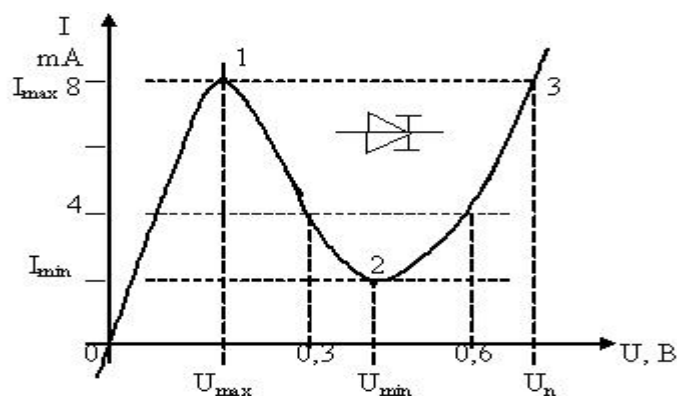


Рис. 4.1. ВАХ туннельного диода

Туннельный диод имеет один $p^+ - n^+$ -переход, но по сравнению с обычными диодами отличается высокой концентрацией примесей. Из-за этого обедненный слой, образующийся в месте $p - n$ -перехода, оказывается очень тонким. Это приводит к появлению так называемого туннельного эффекта, когда носители зарядов (электроны

и дырки), имеющие меньшую энергию, чем высота потенциального барьера, могут проникать сквозь этот барьер (туннелировать) вследствие волновых свойств частиц [25].

На участке 0 – 1 (рис. 4.1), где действует туннельный механизм переноса носителей заряда (вся область отрицательных и начальный участок положительных напряжений, приложенных к диоду), сопротивление диода мало. С увеличением положительного напряжения до значения $U_{\text{макс}}$ туннельный ток диода растет (участок 0 – 1) до значения $I_{\text{макс}}$, а затем снижается. При напряжении $U_{\text{мин}}$, соответствующем току $I_{\text{мин}}$, туннельный эффект прекращается. С дальнейшим ростом напряжения начинает проявляться инжекция носителей тока через прямо смещенный p - n -переход, потенциальный барьер перехода снижается, увеличивается прямой ток, обусловленный диффузией зарядов.

Наклон падающего участка ВАХ (участок 1 – 2 на рис. 4.1) определяет величину дифференциального отрицательного сопротивления диода: $R_{\partial} = \Delta U / \Delta I$, R_{∂} составляет (десятки – сотни) Ом.

Наличие отрицательного сопротивления позволяет использовать ТД для генерации колебаний и в переключательных схемах. Напряжение переключения $U_{\text{перекл}} = U_n - U_{\text{макс}}$, где U_n – напряжение питания.

Так как туннельный механизм переноса зарядов не связан с процессами диффузии носителей заряда, то ТД могут работать на очень высоких частотах (сотни МГц – ГГц) и в широком диапазоне температур (от 4,2 до 620 К). ТД изготавливают из Si, Ga, AsGa.

Обращенный диод является разновидностью ТД, однако в нем вместо участка с отрицательным дифференциальным сопротивлением на ВАХ имеется практически горизонтальный участок. Диод можно использовать для выпрямления малых напряжений, если использовать обратную ветвь ВАХ (рис. 4.2).

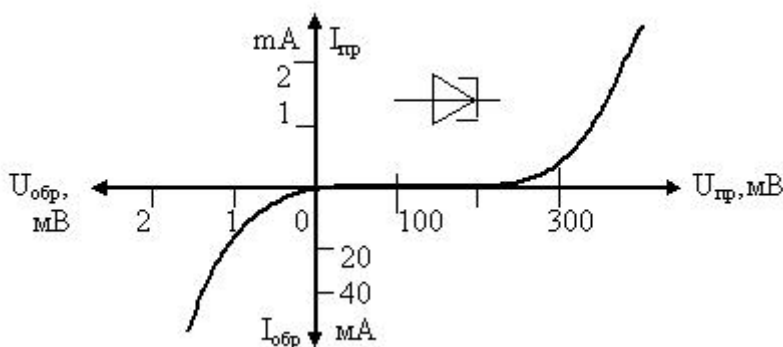


Рис. 4.2. ВАХ обращённого диода

4.2. Двухбазовый диод (однопереходный транзистор)

Двухбазовый диод – это трёхэлектродный полупроводниковый прибор, содержащий один электронно-дырочный переход (эмиттерный) и два вывода от базовой области (b_1 и b_2 рис. 4.3).

База выполнена из полупроводника одного типа проводимости, а эмиттер – из другого. При межбазовом напряжении $U_{mб} = 0$ ВАХ $i_1 = f(U_1)$ представляет собой обычную ВАХ $p-n$ -перехода. При $U_{mб} > 0$ ток i_2 создает внутри кристалла (базы) на участке Э – b_1 падение напряжения $U_{вн}$, которое является запирающим для $p-n$ -перехода. Поэтому при $U_{вн} > U_1$ переход закрыт, через него, как обычно, течет малый обратный ток ($i_1 = -I_{10}$). При $U_1 \geq U_{вн}$ (точка 1, на рис. 4.3, в) переход открывается, в базу из эмиттера инжектируются неосновные носители, сопротивление участка базы Э – b_1 резко падает.

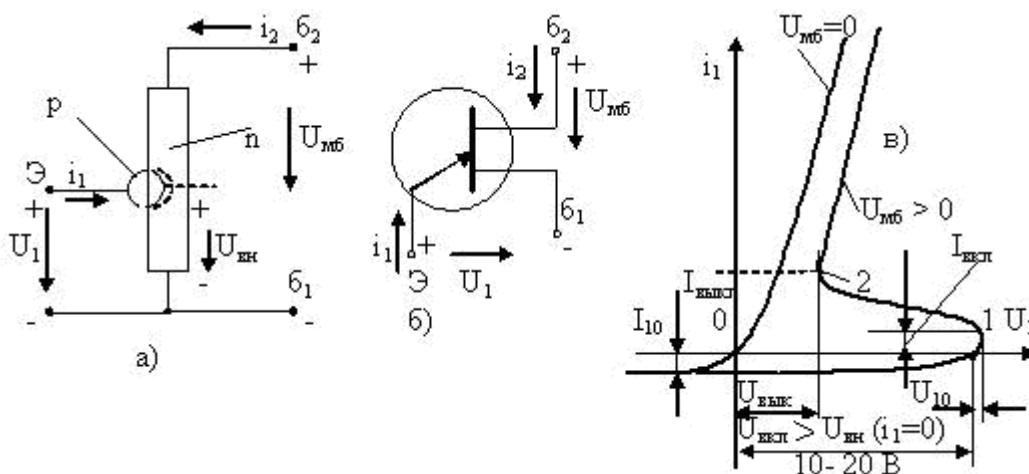


Рис. 4.3. Структура (а), УГО (б) и ВАХ (в) двухбазового диода с n -базой

С уменьшением сопротивления перехода эмиттер-база 1 уменьшается запирающее напряжение $U_{вн}$, ток i_1 увеличивается, еще более открывая $p-n$ -переход ($dU_1 / di_1 < 0$) – развивается лавинообразный процесс, заканчивающийся полным открытием перехода (точка 2), после чего ВАХ выходит на прямую ветвь характеристики $p-n$ -перехода. Напряжение включения:

$$U_{вкл} = U_{вн(i_1=0)} + U_{10} \approx U_{вн(i_1=0)} = U_{mб} (R_{b1} / R_{mб}) = U_{mб} \cdot \eta_R, \quad (4.1)$$

где $R_{мб}$, $R_{б1}$ – сопротивление кристалла соответственно между $б_1$, $б_2$ и $Э - б_1$;

U_{10} – начальное напряжение открытого перехода, $U_{10} \ll U_{вкл}$;

$\eta_R = U_{вн (i1=0)} / U_{мб} \approx R_{б1} / (R_{б1} + R_{б2})$ – внутренний параметр (коэффициент передачи напряжения).

Диоды КТ 117А-Г имеют: $\eta_R = 0,5 - 0,9$; $R_{мб} = (4 - 12)$ кОм;

$I_{вкл} \leq 20$ мкА; $I_{э макс} \leq 50$ мА; $I_{выкл} \geq 1$ мА; $U_{мб} \leq 30$ В;

$f_{ген макс} \leq 200$ кГц; $U_{остаточное э-б} \leq 5$ В.

Существуют однопереходные транзисторы (двухбазовые диоды) с базой из полупроводника p -типа и эмиттером n -типа. ВАХ такого диода аналогичны рассмотренным, но направления токов и напряжений изменяются на обратные, а стрелка на эмиттере в УГО направлена от базы. Есть безкорпусные двухбазовые диоды КТ 119 А, Б, которые используются в схемах генерации и в релейных элементах [15]. Из двух биполярных транзисторов можно создать аналог двухбазового диода, схема которого приведена на рис. 4.4.

Падение напряжения на резисторе $R_{б1}$ играет роль внутреннего напряжения. Транзисторы VT_1 и VT_2 закрыты при $U_1 < [E \cdot R_{б1} / (R_{б1} + R_{б2})] = U_{Rб1}$.

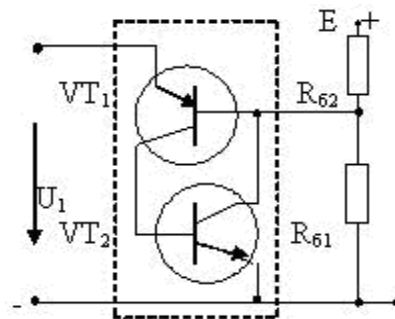


Рис. 4.4. Схема аналога двухбазового диода

Если $U_1 \geq U_{Rб1}$ транзисторы открываются, причём остаточное падение напряжения на открытых транзисторах будет значительно меньше, чем в схеме двухбазового диода.

Преимуществом аналога над оригиналом является малое остаточное напряжение на открытом выходе. Второе преимущество – изменением $R_{б1}$, $R_{б2}$ легко регулировать $U_{вкл}$ прибора.

4.3. Лавинный транзистор

Лавинными транзисторами называют транзисторы, в которых эффект ударной ионизации в $p-n$ -переходе используется для повышения коэффициента передачи тока α . По структуре и основным свойствам лавинный транзистор не отличается от обычных плоскостных транзисторов, однако он работает в такой области характеристик, которая не свойственна усилительному режиму обычного транзистора.

Интегральный коэффициент передачи эмиттерного тока в лавинном транзисторе при наличии ударной ионизации выражается формулой:

$$\alpha_m = M \cdot \alpha \approx 1,$$

где M – коэффициент ударной ионизации.

Известно, что ударная ионизация происходит, когда напряженность электрического поля, вызванная обратным смещением, достаточно велика, и неосновные носители заряда, движущиеся через $p-n$ -переход, ускоряются настолько, что при соударении с атомами в зоне $p-n$ -перехода ионизируют их [18]. В результате появляются пары электрон – дырка, которые в свою очередь ускоряются и могут вызвать ионизацию других атомов и т.д. Лавинный пробой возникает в высокоомных полупроводниках. Коэффициент ударной ионизации можно приближенно оценить по следующему эмпирическому выражению:

$$M \approx 1 / [1 - (U/U_\beta)^n], \quad (4.2)$$

где $n = 3$ для Si(p), Ge(n), $n = 5$ для Ge(p), Si(n);

$U_\beta = U_m \sqrt[n]{1 - \alpha}$ – характеристическое напряжение лавинного пробоя;

U_M – напряжение пробоя в схеме ОБ.

Включение лавинного транзистора по схеме ОЭ показано на рис. 4.5, а. Коллекторные характеристики в схеме ОЭ в области до пробоя имеют вид, показанный на рис. 4.5, б, где U_β – напряжение лавинного пробоя.

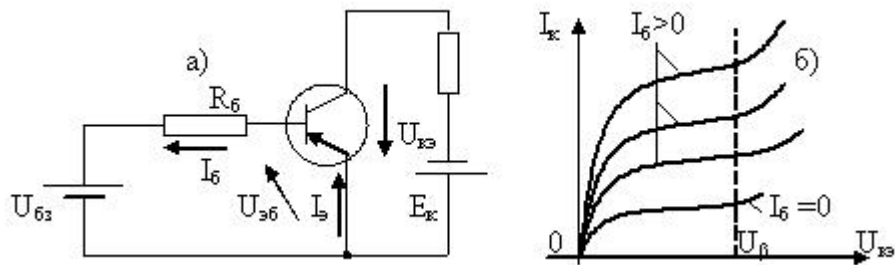


Рис. 4.5. Схема включения лавинного транзистора (а) и его коллекторные характеристики в предпробойной области (б)

Если обеспечить $I_b < 0$, то можно достичь такого положения, что при достижении U_β ток будет еще мал, однако вследствие ударной ионизации его значение будет определяться соотношением $I_b = -I_k = -M I_{к0}$. При дальнейшем увеличении $U_{кэ}$ увеличивается коэффициент M , $|U_{эб}|$ уменьшается ($U_{эб} = U_{бз} - M I_{к0} R_b$), а при $U_{эб} = 0$ переход открывается и $I_b \approx U_{бз} / R_b$. Если в обычном выражении тока коллектора транзистора $I_k = (\alpha I_э + I_{к0}) / (1 - \alpha)$ учесть коэффициент M , то получим:

$$I_k = M(\alpha I_э + I_{к0}) / (1 - M\alpha). \quad (4.3)$$

Это выражение по сути является ВАХ лавинного транзистора, если учесть, что $M = f(U)$. Коэффициент передачи тока α нелинейно зависит от значения тока эмиттера (рис. 4.6).

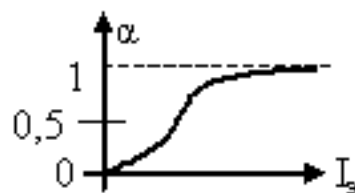


Рис. 4.6. Зависимость коэффициента α от тока эмиттера $\alpha = f(I_э)$

В лавинном транзисторе можно создать режимы, не достижимые для обычных транзисторов. В частности, можно получить выходные характеристики с участком отрицательного дифференциального сопротивления, что даёт возможность строить на лавинных транзисто-

рах управляемые импульсные устройства. Вид выходных характеристик показан на рис. 4.7.

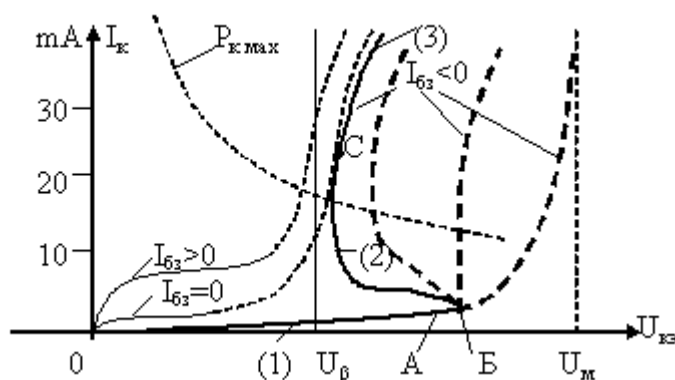


Рис. 4.7. Семейство ВАХ лавинного транзистора

На рис. 4.7 помимо выходных характеристик проведены дополнительные линии, ограничивающие область допустимых значений параметров транзистора: U_m – предельное значение напряжения $U_{кэ}$; $P_{к макс}$ – максимальная допустимая мощность рассеяния коллектора. ВАХ, имеющая явно выраженный участок с отрицательным сопротивлением, содержит три участка: (1)-0АБ, (2)-BC, (3)-СЗ (рис. 4.7), что даёт возможность выполнить анализ работы транзистора для каждого из участков отдельно.

На начальном участке (1) эмиттерный переход заперт и следовательно $\alpha \approx 0$, $U_{кэ}$ растет при слабом увеличении тока I_k . В точке А отпирается эмиттерный переход, $I_k = U_{б} / R_{б} > I_{к0} / \alpha$. Увеличение тока I_k обеспечивается (сопровождается) теперь увеличением $\alpha \cdot I_э$ согласно выражению (4.3). Дифференциальное сопротивление перехода уменьшается, а в критической точке Б оно обращается в нуль и далее становится отрицательным. На участке (2) связь напряжения и тока можно выразить соотношением:

$$U_m \sqrt[n]{1 - (\alpha I_э + I_{к0}) / I_k}, \quad (4.4)$$

где $I_э = I_k + I_{бз}$ при $I_{бз} < 0$, $\alpha = f(I_э)$.

На участке (2) увеличение I_k сопровождается снижением $U_{кэ}$. В этом можно убедиться, если взять $dU_{кэ} / dI_k$. На участке BC сопротивление перехода эмиттер-коллектор транзистора имеет отрицательное значение (увеличение тока сопровождается уменьшением напряжения). В точке С сопротивление вновь обращается в нуль и затем

принимает положительное значение (участок 3). Изменяя величину тока базы $I_{бз}$ можем получить семейство характеристик, при этом точка Б смещается незначительно, а точка С может смещаться от U_{β} до U_m . Специфика лавинного транзистора состоит в том, что он может длительно работать в рассматриваемых режимах, причем ВАХ с отрицательным участком получается при сравнительно большом коллекторном напряжении $U_{кэ} \approx (20 - 30) \text{ В}$.

Лавинные транзисторы используются в формирователях мощных импульсов тока (до десятков А) с очень малым временем нарастания (коротких импульсов с частотой до 100 мГц) и в усилителях электрических колебаний дециметрового и сантиметрового диапазонов длин волн [25].

4.4. Динисторы и тиристоры

Динисторы и тиристоры – это полупроводниковые приборы, имеющие четырёхслойную структуру, состоящую из чередующихся областей p и n -полупроводника. Динистор имеет два вывода и три p - n -перехода.

Структура динистора представлена на рис. 4.8:

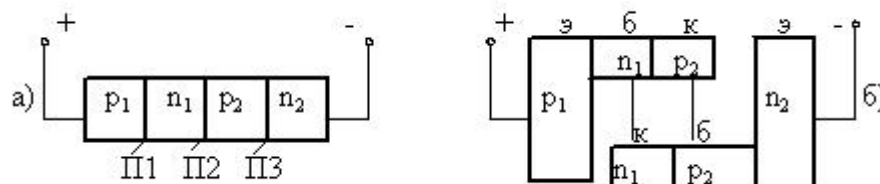


Рис. 4.8. Структура динистора (а) и её двухтранзисторное представление (б)

Если приложить к динистору внешнее напряжение («+» к области p_1 , а «-» к области n_2), то переходы Π_1 , Π_3 окажутся смещенными в прямом направлении, а переход Π_2 – в обратном. Переход Π_2 называют коллекторным. Следовательно, всё внешнее напряжение

будет приложено к коллекторному переходу, но ток в цепи не течет. Представленная выше двухтранзисторная структура динистора (рис. 4.8, б) позволяет создать схему его транзисторного аналога (рис. 4.9, а).

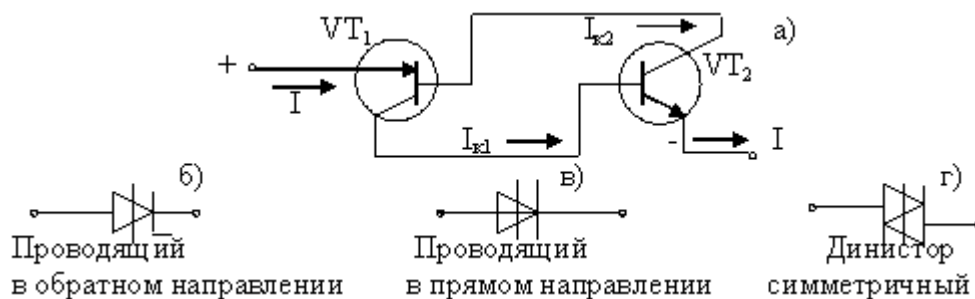


Рис. 4.9. Схема транзисторного аналога (а) и условные графические обозначения динисторов (б), (в), (г)

Транзисторный аналог динистора позволяет выяснить соотношения для токов. На схеме рис. 4.9, а видно, что $I = I_{\text{Э}1} = I_{\text{Э}2} = I_{\text{к}1} + I_{\text{к}2}$, с другой стороны $I = \alpha_1 I_{\text{Э}1} + \alpha_2 I_{\text{Э}2} + I_0 = I_0 / (1 - \alpha_1 - \alpha_2)$, где I_0 – обратный ток коллекторного перехода; α_1 , α_2 – коэффициенты передачи тока от перехода Π_1 к Π_2 и от Π_2 к Π_3 .

Пока коллекторный переход смещён в обратном направлении, практически все приложенное напряжение падает на нем. Поэтому при больших напряжениях следует учитывать ударную ионизацию в этом переходе. Если для упрощения принять один и тот же коэффициент лавинного умножения M для обратного тока и коэффициентов передачи, то выражение для тока I примет следующий вид:

$$I = \frac{M I_0}{1 - M(\alpha_1 + \alpha_2)} \quad (4.5)$$

Это похоже на выражение (4.3) для тока лавинного транзистора. ВАХ динистора имеет S-образный вид (рис. 4.10). Переключение происходит при $M(\alpha_1 + \alpha_2) = 1$, когда сопротивление структуры становится малым (дифференциальное сопротивление стремится к нулю).

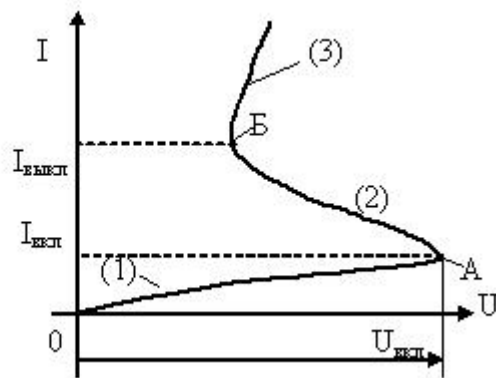


Рис. 4.10. Статическая ВАХ динистора

Принцип действия динистора можно пояснить следующим образом.

Так как переходы Π_1 и Π_3 смещены в прямом направлении, из них в области баз (n_1 и p_2) инжектируются носители заряда: дырки — из области p_1 , электроны — из области n_2 . Эти носители диффундируют в базах к коллекторному переходу и его полем перебрасываются через p - n -переход. (В обратных направлениях движутся и дырки и электроны, образуя ток I_0) При малых значениях приложенного напряжения все оно практически падает на коллекторном переходе Π_2 , к переходам Π_1 и Π_3 приложены малые значения падения напряжения, инжекция носителей невелика. Ток мал и равен обратному току перехода Π_2 и вначале меняется незначительно. С дальнейшим возрастанием напряжения, по мере увеличения ширины перехода Π_2 , все больше проявляется ударная ионизация. Когда достигается значение напряжения лавинного пробоя, развивается лавинный процесс. Ток через переход Π_2 увеличивается, но его сопротивление уменьшается значительно сильнее, и падение напряжения на нем тоже уменьшается. Это, в свою очередь, приводит к повышению напряжений, приложенных в прямом направлении к переходам Π_1 и Π_3 , и увеличению инжекции через них, что вызывает дальнейший рост коллекторного тока. Сопротивление перехода Π_2 становится малым, в цепи потечёт ток, величина которого будет ограничиваться только внешним сопротивлением (происходит переключение динистора из непроводящего состояния в проводящее). На ВАХ этому процессу соответствует участок АБ с отрицательным дифференциальным сопротивлением. Переключение происходит практически мгновенно, поэтому участок АБ — это участок неустойчивой работы прибора. Ток в цепи динистора изменяется от значения $I_{вкл}$ до значения $I_{выкл}$ (рис. 4.10). После пе-

реключения ВАХ аналогична ветви характеристики диода, смещенного в прямом направлении.

Если от одной из баз динисторной структуры сделать отвод (управляющий электрод), то получим управляемый прибор, называемый *тиристором* (тринистором).

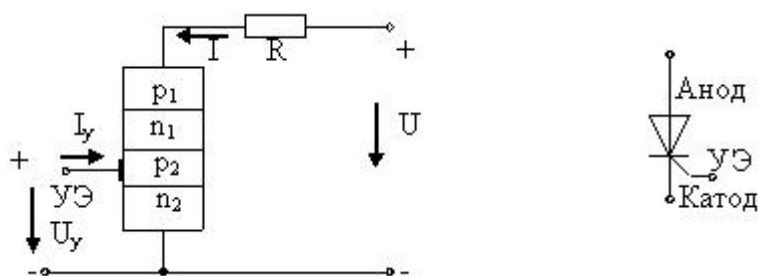


Рис. 4.11. Структурная схема и УГО тиристора с управлением по катоду

Если на переход $p_2 - n_2$ (рис. 4.11) подать внешнее смещение (напряжение U_y), то в цепи управления потечёт ток управления I_y , ток через переход $p_2 - n_2$ увеличивается, вызывая снижение потенциального барьера коллекторного перехода $n_1 - p_2$. Лавинный пробой перехода $n_1 - p_2$ произойдёт при меньшем значении внутреннего напряжения, приложенного к этому переходу. В главной цепи тиристора под действием внешнего (анодного) напряжения потечёт ток I , величина которого будет определяться сопротивлением резистора R . С некоторыми допущениями ток в главной цепи можно определить по соотношению:

$$I = M (I_0 + \alpha_2 I_y) / [1 - M(\alpha_1 + \alpha_2)], \quad (4.6)$$

где $\alpha_2 I_y$ – добавка тока управления.

Увеличение тока через переход $p_2 - n_2$ увеличивает вероятность возникновения лавинного процесса. Поэтому, изменяя ток, можно менять напряжение, при котором происходит переключение тиристора, и тем самым управлять моментом его включения. Принцип действия тиристора хорошо иллюстрируется семейством его ВАХ, построенных при разных значениях тока управления (рис. 4.12). ВАХ, соответствующая значению $I_y = 0$, является по сути ВАХ динистора и определяет предельное значение напряжения между анодом и катодом, которое может без пробоя выдержать тиристор. При отсутствии или недостаточной величине сопротивления резистора R (рис. 4.11) в случае достижения внешним напряжением предельного значения тиристор будет повреждён чрезмерно большим током.

Для рассмотрения работы тиристора в электрической цепи, содержащей источник питания с напряжением U и нагрузочный резистор R , совместим семейство ВАХ тиристора и резистора (рис. 4.12).

Линию нагрузки проводим по точкам U_1/R , U_1 . Исходная рабочая (характеристическая, изображающая) точка «а» находится на пересечении линии нагрузки с ВАХ тиристора при $I_y = 0$.

Для включения тиристора в его цепь управления подаётся ток управления $I_{y1} > 0$. Исходная рабочая точка «а» переместится в положение (a_1), которому соответствует ВАХ при токе управления I_{y1} и напряжении переключения U_n .

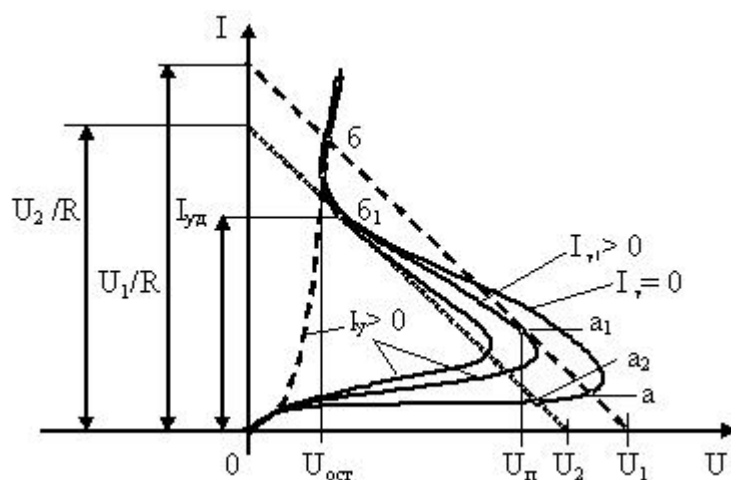


Рис. 4.12. Семейство ВАХ тиристора и резистора при изменении тока управления

Тиристор открывается, что соответствует переходу изображающей точки из положения (a_1) в положение ($б$). Напряжение на тиристоре становится малым и равным $U_{ост}$, а максимальное значение тока I ограничено сопротивлением резистора R . Чтобы выключить тиристор, нужно либо уменьшить ток в его главной цепи до значения тока удержания ($I < I_{yд}$) путем понижения напряжения U до U_2 после отключения цепи управления, либо создания в цепи УЭ управляющего тока противоположной полярности. Этот процесс на рис. 4.12 характеризует линия нагрузки, проведённая параллельно первой через точку $I_{yд}$, и отсекающая от оси токов участок U_2/R . При этом рабочая точка из положения ($б_1$) перейдет в положение (a_2), а при восстановлении напряжения – в положение (a).

В настоящее время тиристоры используются преимущественно

в силовой электронике, как мощные управляемые коммутаторы сило-

вых электрических цепей. Применяются тиристоры не только с односторонней проводимостью с управлением по катоду либо по аноду, но и симметричные (симисторы), проводящие ток в обоих направлениях [13]. УГО некоторых видов тиристоров показаны на рис. 4.13.

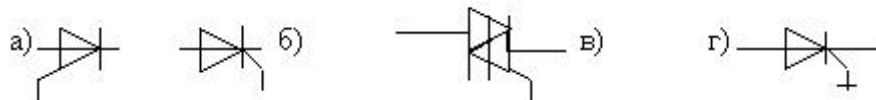


Рис. 4.13. Условные графические изображения тиристоров: управляемый по катоду (а), по аноду (б), симметричный (в), запираемый (г)

К основным параметрам тиристора относятся допустимые значения токов и напряжений, скорости их изменения, время включения – выключения.

5. КОМПОНЕНТЫ ОПТОЭЛЕКТРОНИКИ

Оптоэлектроника – раздел электроники, изучающий использование эффекта взаимодействия электромагнитных волн оптического диапазона ($3 \cdot 10^{11} - 3 \cdot 10^{17}$) Гц, (1 мм – $1 \cdot 10^{-3}$ мкм) с электронами в веществах и методы создания оптоэлектронных приборов (ОЭП) и устройств, использующих это взаимодействие для генерации, передачи, хранения, обработки и отображения информации [9]. Длина волны излучения определяется соотношением:

$$\lambda[\text{м}] = \frac{c}{f} = \frac{300 \cdot 10^6 [\text{м/с}]}{f [1/\text{с}]} \quad (5.1)$$

Время возникновения идей оптоэлектроники (ОЭЛ) – 50-е годы XX века. Как самостоятельный раздел науки и техники ОЭЛ начала

формироваться в 60-е годы (появление лазеров и излучающих диодов). С 1970-х годов возникла интегральная оптика.

Большинство современных ОЭП и устройств работает в диапазоне волн (0,5 – 1,5) мкм, ($6 \cdot 10^{14}$ – $2 \cdot 10^{14}$) Гц. Работа этих устройств основана на использовании различных видов люминесценции (холодное свечение, продолжающееся после исчезновения облучения), электро-магнито-акусто-оптических эффектов, фотоэлектрических явлений.

Достоинства и преимущества ОЭЛ по сравнению с традиционной полупроводниковой электроникой обусловлены:

- электрической нейтральностью квантов оптического излучения – фотонов;
- высокой частотой световых колебаний;
- малой расходимостью светового луча (до 1") и возможностью его фокусировки [9].

Электрическая нейтральность фотонов обеспечивает невосприимчивость оптических каналов связи к воздействиям электромагнитных полей, т.е. обеспечивает высокую помехозащищенность; полную гальваническую развязку входных и выходных цепей; двойную (пространственную и временную) модуляцию потока оптического излучения.

Высокая частота световых колебаний обеспечивает высокую информационную емкость оптических каналов связи.

Малая расходимость светового луча позволяет передать энергию оптического излучения с минимальными потерями.

Основными оптоэлектронными элементами являются:

- а) источники когерентного (связанного, при сложении усиливающегося) излучения (полупроводниковые лазеры) и некогерентного излучения [излучающие диоды (ИК, УФ, светодиоды)];
- б) оптические среды (активные, пассивные);
- в) приемники оптического излучения (фоторезисторы, фотодиоды, фототранзисторы, фототиристоры);
- г) оптические элементы (линзы, призмы, зеркала, поляризаторы):

- волоконно-оптические элементы [жгуты, фоконы (фокус, конус)],
- селфоки (self focusing);
- интегрально-оптические элементы (оптические зеркала, фильтры).

Широкое применение находят в электронно-вычислительных средствах излучающие диоды, оптоэлектронные пары, оптоэлектронные переключатели, оптроны, различные классы индикаторов.

5.1. Излучающие диоды

Излучающий диод – это диод, содержащий полупроводниковый $p-n$ -переход, в котором при прохождении электрического тока генерируется оптическое излучение в инфракрасной (ИК), видимой или ультрафиолетовой (УФ) области спектра. Распространены инфракрасные и излучающие в видимой части спектра диоды (светодиоды). Прохождение тока через $p-n$ -переход в прямом направлении в светодиодах сопровождается рекомбинацией инжектированных носителей заряда. В определенных материалах (GaAs, GaSb, InAs, InSb и т.д.) процесс рекомбинации сопровождается выделением кванта света – фотона, при этом возникает некогерентное свечение люминесценции. Цвет свечения зависит от материала примеси полупроводника: примесь ZnO – красный цвет, азот N – зеленый, (ZnO + N) – желтый, оранжевый. Основные характеристики светодиода (ВАХ и характеристика яркости) показаны на рис. 5.1.

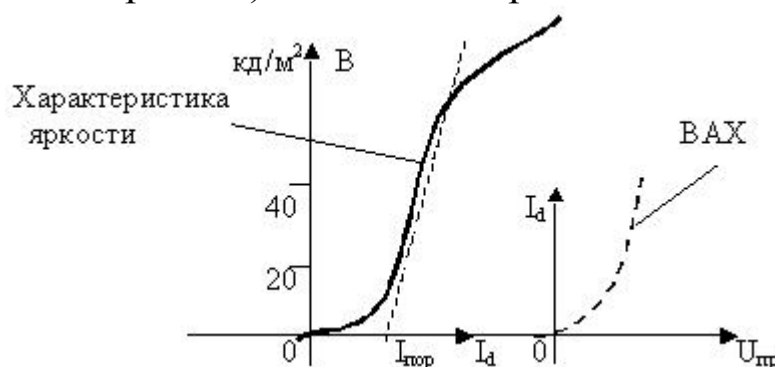


Рис. 5.1. ВАХ и характеристика яркости светодиода

Характеристика яркости имеет нелинейный начальный участок, на котором яркость мала, и линейный участок, в пределах которого яркость изменяется в десятки раз (рис. 5.1). Именно этот участок чаще всего используется. На этом участке яркость свечения:

$$B = B_0 (I_d - I_{нор}), \quad (5.2)$$

где B_0 – чувствительность по яркости;

I_d – ток светодиода;

I_{nop} – пороговый ток – ток, при котором возможна линеаризация характеристики, $I_{nop} \approx (0,1 - 2,5)$ мА.

Аналитическое выражение ВАХ:

$$I_d = I_m [(\exp (U/M\phi_m) - 1)], \quad (5.3)$$

где I_m – тепловой ток;

ϕ_m – тепловой потенциал, $M=(0,5 - 2)$.

В эквивалентной схеме (рис. 5.2, в) обозначено: R – омическое сопротивление кристалла полупроводника и контактов; R_d – сопротивление p - n -перехода, зависящее от тока; C_d – емкость p - n -перехода, зависящая от тока.



Рис. 5.2. Конструкция (а), УГО (б) и эквивалентная схема (в) светодиода

Материалы для светодиодов – арсенид галлия GaAs, фосфид галлия GaP и другие.

Основные параметры светодиодов:

1. Сила света – световой поток, приходящийся на единицу телесного угла в заданном направлении. Единица измерения – Вт/ср (ватт/стерадиан) или мКд (миликанделла), яркость измеряется в Кд/м². Для светодиодов сила света составляет (0,1 – 10) мКд.

2. Цвет свечения (длина волны излучения).

3. Постоянное прямое напряжение – падение напряжения при заданном токе, равное (2 – 4) В.

4. Угол излучения – плоский угол, в пределах которого сила света составляет не менее половины ее максимального значения.

5. Характеристики яркости, ВАХ, КПД преобразования.

5.2. Фоторезисторы

В фоторезисторах используется явление изменения сопротивления вещества под действием излучения. Под действием света в фоторезисторе возрастает концентрация подвижных носителей заряда за счет того, что кванты электромагнитного излучения возбуждают

электроны и переводят их из валентной зоны в зону проводимости. Фотопроводимость ζ_ϕ характеризуется изменением электропроводности кристалла по сравнению с его затемненным состоянием:

$$\zeta_\phi = q(\Delta n\mu_n + \Delta p\mu_p), \quad (5.4)$$

где Δn , Δp – приращения концентраций зарядов в результате облучения;

μ_n , μ_p – подвижности отрицательных и положительных зарядов.

Конструктивно фоторезистор (ФР) представляет собой пленку полупроводника, сформированную на основании и имеющую отводы, укрепленные в корпусе (рис. 5.3).



Рис. 5.3. Конструктивное представление и УГО фоторезистора

Свет может облучать поверхность либо параллельно, либо перпендикулярно токоотводящим поверхностям. Основные характеристики фоторезисторов показаны на рис. 5.4.

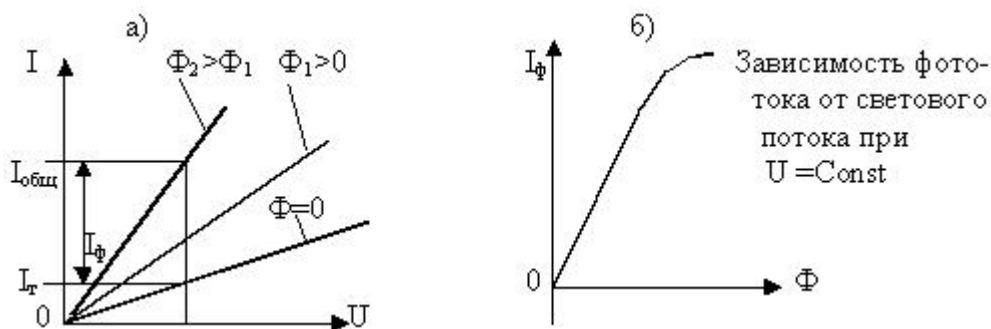


Рис. 5.4. ВАХ (а) и энергетическая характеристика (б) фоторезистора

Фоторезистор – пассивный элемент, ток в нём возникает только при подаче на него напряжения питания U , но величина тока зависит и от величины светового потока Φ , падающего на его поверхность. Ток фоторезистора $I_{общ}$ имеет две составляющих: I_ϕ – фототок, обусловленный наличием светового потока; I_m – темновой ток (при $\Phi = 0$), $I_{общ.} = I_m + I_\phi$.

Энергетическая характеристика в области малых потоков линейна, затем рост тока замедляется из-за увеличения рекомбинаций носителей заряда.

Основные параметры фоторезистора:

1. Чувствительность – это отношение выходной величины к входной. Обычно используют для ФР токовую чувствительность – отношение приращения фототока к вызвавшему его приращению величины, характеризующей излучение:

а) токовая чувствительность к световому потоку:

$$S_{\Phi \text{ диф}} = \Delta I_{\Phi} / \Delta \Phi;$$

б) токовая чувствительность к освещенности E :

$$S_{E \text{ диф}} = \Delta I_{\Phi} / \Delta E.$$

Освещенность E измеряется в Люксах ($\text{Кд}\cdot\text{ср}/\text{м}^2$). Чаще всего используют величину удельной интегральной чувствительности, которая характеризует интегральную чувствительность, когда к фоторезистору приложено напряжение 1 В.

$$S_{\text{инт.}} = I_{\Phi} / \Phi. \quad (5.5)$$

Чувствительность ФР зависит от материала, из которого они изготовлены, что отражают спектральные характеристики [абсолютная (АСХ) и относительная (ОСХ)]. АСХ – это зависимость чувствительности от частоты (длины волны) падающего излучения. ОСХ – это зависимость относительной чувствительности от частоты (длины волны):

$$S(\lambda) = S_{\text{абс}}(\lambda) / S_{\text{абс.макс}}(\lambda),$$

где $S(\lambda)$, $S_{\text{абс}}(\lambda)$, $S_{\text{абс.макс}}(\lambda)$ – соответственно относительная, абсолютная, максимальная абсолютная чувствительности.

Характеристики $S(\lambda)$ имеют чётко выраженный максимум, соответствующий определённой длине волны облучения для каждого материала (рис. 5.5).

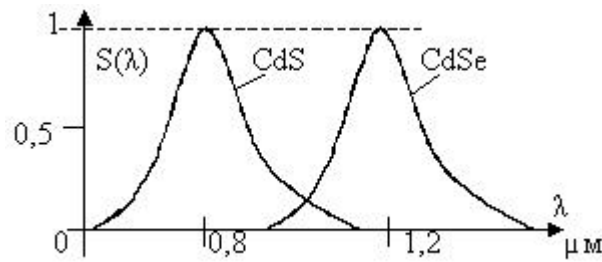


Рис. 5.5. Вид спектральных характеристик фоторезистора

2. Граничная частота $f_{гр}$ – это частота синусоидального сигнала, модулирующего световой поток, при котором чувствительность фоторезистора уменьшается в $\sqrt{2}$ раз по сравнению с чувствительностью немодулированного потока: $f_{гр} = (10^3 - 10^5)$ Гц.

3. Температурный коэффициент фототока:

$$\alpha_m = \partial I_\phi / \partial T \cdot 1 / I_\phi, \text{ при } \Phi = \text{Const}, \quad \alpha_m = (-10^{-3} - 10^{-4}) \text{ 1/град.}$$

4. Рабочее напряжение (5 – 100) В.

5. Допустимая мощность рассеяния (0,01 – 0,1) Вт.

5.3. Фотодиоды

Фотодиод (ФД) – полупроводниковый диод, обладающий свойством односторонней проводимости, возникающей при воздействии на него оптического излучения. ФД используется для преобразования оптического сигнала в электрический. Наиболее распространены $p-i-n$ -диоды, в которых толщина высокоомной i -области выбирается так, чтобы обеспечить наилучшие свойства (чувствительность и быстродействие) прибора. $p-i-n$ -структура образуется, если области p и n разделены высокоомным слоем (рис. 5.6) с собственной (i) проводимостью для снижения напряженности поля в переходе.

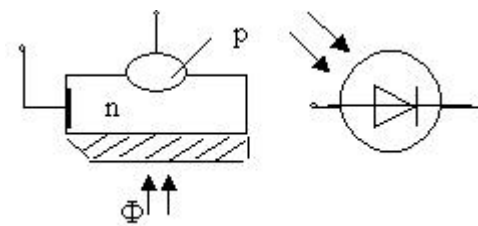


Рис. 5.6. Структура и УГО фотодиода

Действие фотодиода основано на поглощении света вблизи области $p-n$ -перехода, в результате чего генерируются новые носители заряда (электронно-дырочные пары).

Различают два режима работы ФД:

а) фотодиодный, когда имеется источник питания, создающий обратное смещение;

б) вентильный (фотогенераторный), когда такой источник отсутствует.

В фотодиодном режиме возникающие в результате фотогенерации носители зарядов приводят к возрастанию обратного тока, который зависит от интенсивности падающего излучения и практически не зависит от величины обратного напряжения (рис. 5.7).

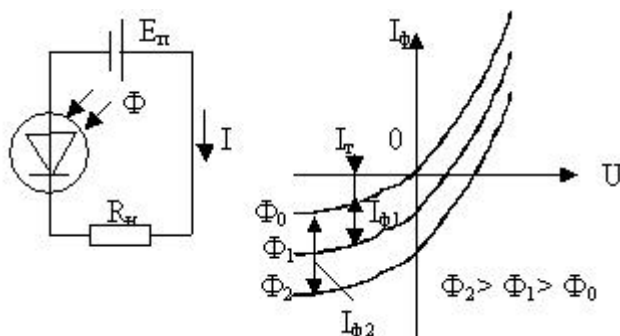


Рис. 5.7. Схема включения и ВАХ ФД в фотодиодном режиме

В вентильном (фотогенераторном) режиме ФД используется как фотогенератор (источник фотоэдс, фотоэлемент).

Фотоэдс E_ϕ зависит от светового потока и свойств полупроводника:

$$E_\phi \approx \varphi_T \ln(I_\phi / I_0) = \varphi_T \ln(S_{\text{инт}} \Phi / I_0), \quad (5.6)$$

где φ_T — тепловой потенциал;

I_ϕ — фототок;

$$I_\phi = S_{\text{инт}} \Phi;$$

$S_{\text{инт}}$ — интегральная токовая чувствительность;

I_0 — тепловой ток $p-n$ -перехода.

Основные характеристики и параметры фотодиода:

1. Энергетические характеристики $I_\phi = f(\Phi)$ – зависимости фототока от светового потока (рис. 5.8, а). При работе в генераторном режиме $I_\phi = f(\Phi)$ линейна, если $R_n = 0$ (коротко замкнутый ФД) (рис. 5.8, б). С ростом R_n характеристики искривляются.

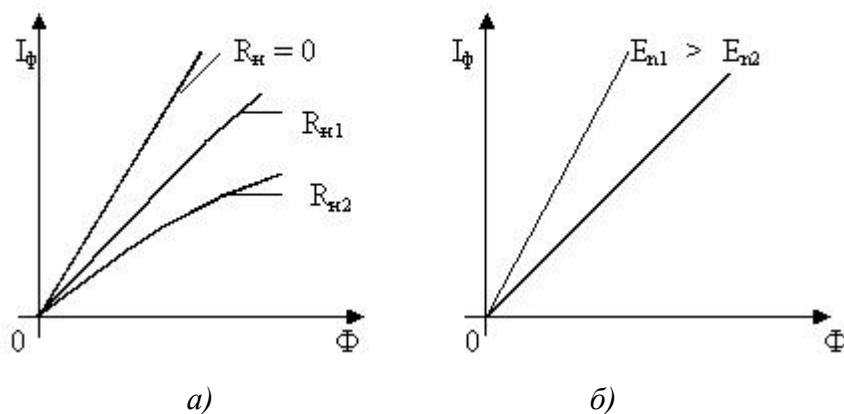


Рис. 5.8. Энергетические характеристики фотодиода:
а – фотогенераторный режим, б – фотодиодный режим

2. Спектральные характеристики фотодиода аналогичны характеристикам фоторезистора.

3. Граничная частота – частота, при которой интегральная чувствительность уменьшается в $\sqrt{2}$ раз по сравнению со статическим значением $f_{gp} \approx 10^7$ Гц = 10 МГц. У фоторезисторов $f_{gp} \approx (1 - 100)$ кГц.

Сейчас разработаны ФД на основе $p-i-n$ -структур, барьеров Шоттки, лавинные ФД, предназначенные в основном для повышения быстродействия и увеличения чувствительности.

5.4. Фототранзисторы

Фототранзистор (ФТ) – транзистор (обычно биполярный), в котором управление коллекторным током осуществляется на основе внутреннего фотоэффекта. ФТ служит для преобразования световых сигналов в электрические с одновременным усилением последних. Включение ФТ во внешнюю электрическую цепь подобно включению транзистора по схеме с общим эмиттером, обычно с нулевым током базы (вывод базы отключен от внешней цепи). Такой режим

характерен только для ФТ и носит название «режим с плавающей базой».

Фототранзистор сделан так, что излучение попадает на область базы. В результате поглощения энергии в базе генерируются электронно-дырочные пары, участвующие в создании фототока. При отсутствии облучения ($\Phi = 0$) между коллектором и эмиттером течет темновой ток, т.е. обратный ток $p-n$ -перехода. Схемы включения ФТ показаны на рис. 5.9.

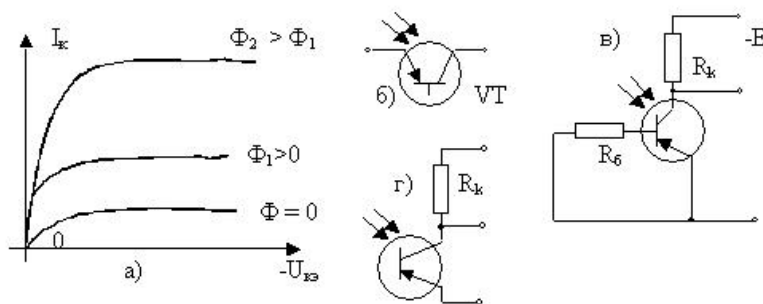


Рис. 5.9. Выходные характеристики (а), УГО (б) и схемы включения фототранзистора при наличии (в) и отсутствии (г) базового вывода

Основные характеристики и параметры фототранзистора:

1. ВАХ фототранзистора подобны ВАХ транзистора в схеме с ОЭ, но параметром служит не ток базы, а поток Φ (рис. 5.9, а).

2. Энергетические $I_\phi = f(\Phi)$ и спектральные $S(\lambda)$ характеристики подобны характеристикам ФД.

3. Коэффициент усиления по фототоку:

$$K_{y\phi} = (1 + h_{21\phi}).$$

4. Ширина полосы пропускания – $(10^4 - 10^5)$ Гц.

5. Значение темнового тока (при $\Phi = 0$).

6. Токовая чувствительность $S_{инт} = I_\phi / \Phi$.

В качестве высокочувствительных фотоприемников используются также полевые фототранзисторы, имеющие более широкую полосу пропускания $(10^6 - 10^8)$ Гц. Используются также фототиристоры.

5.5. Оптроны

Оптроны – это полупроводниковые приборы, состоящие из излучателя света и фотоприемника, взаимодействующих друг с другом и помещенных в общем корпусе. Оптроны используют для оптиче-

ской связи отдельных частей радиоэлектронных устройств. С помощью оптронов обеспечивается электрическая развязка между частями устройства (гальваническое разделение цепей).

В оптронах между источником излучения и фотоприемником имеется среда, выполняющая функции световода. Эта среда должна иметь большой коэффициент преломления для согласования с большим коэффициентом преломления материалов, служащих источниками света. Среда с большим коэффициентом преломления называется иммерсионными: это свинцовые и селеновые стёкла с коэффициентами преломления соответственно (1,7– 1,9) и (2,4 – 2,6).

Оптроны широко применяются в самых различных устройствах автоматики и электронной техники. Конструкции и параметры оптронов постоянно совершенствуются с целью уменьшения потребления энергии источниками излучения и расширения функциональных возможностей фотоприёмной части.

Структуры диодных оптронов с разными световодами приведены на рис. 5.10. Примеры обозначений оптронов показаны на рис. 5.11.

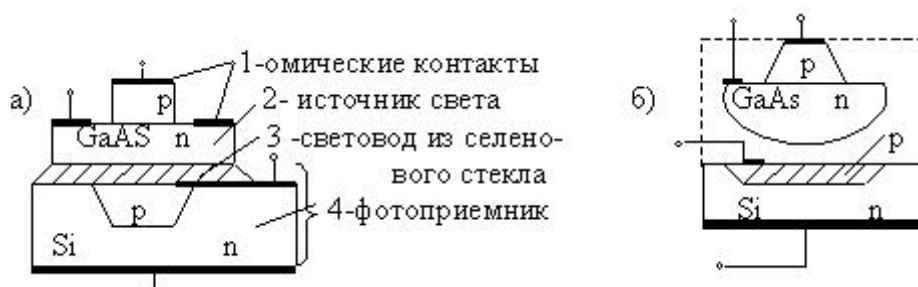


Рис. 5.10. Структура диодных оптронов со световодом из стекла (а) и вакуумным (воздушным) световодом (б):

1 – омические контакты; 2 – источник света;
3 – световод из селенового стекла; 4 – фотоприемник

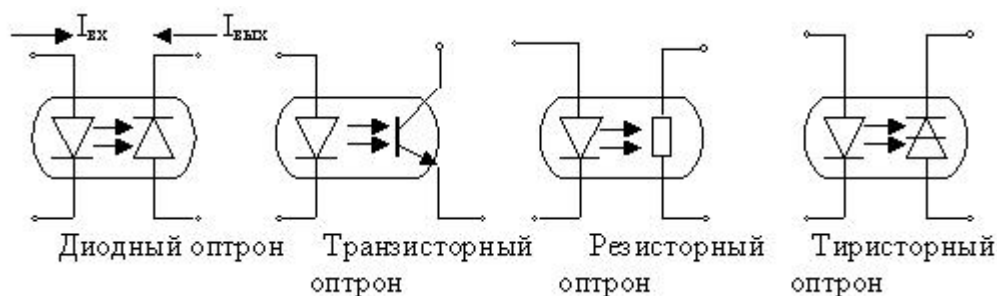


Рис. 5.11. Условные изображения оптронов разных типов

Сопротивление между входной и выходной цепями оптронов составляет ($10^{13} - 10^{15}$) Ом. Диодные, транзисторные и тиристорные оптроны используют в основном в ключевых режимах. Резисторный оптрон чаще всего применяют в усилительных устройствах. Сейчас разработаны оптроны, в которых совмещаются функции простейших оптронов и электронных преобразователей (усилителей), выполняемых на одной подложке [13]. Условное графическое изображение такого оптрона показано на рис. 5.12.

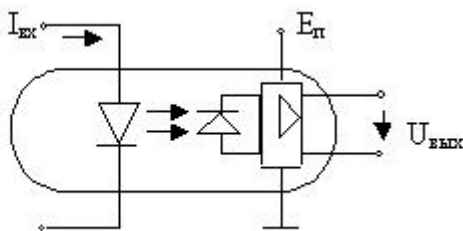


Рис. 5.12. Пример УГО оптрона с усилительным элементом на выходе

Промышленностью серийно выпускаются оптоэлектронные коммутаторы сигналов, состоящие из арсенид-галлиевого излучателя, кремниевого фотодиода и интегрального усилителя, обеспечивающего выходные уровни напряжения, достаточные для управления логическими элементами ТТЛ-серий (серии К249ЛП1, К262КП1 и др.). Входной ток оптоэлектронных коммутаторов не превышает 20 мА, ёмкость между входом и выходом – не более 5 пФ [13].

6. КРАТКАЯ ХАРАКТЕРИСТИКА ИНДИКАТОРОВ И ЛАЗЕРОВ

Там, где информацию требуется представить в форме, удобной для визуального восприятия часто применяются устройства, называемые *индикаторами*. Основные компоненты этих устройств – это приборы, обеспечивающие преобразование электрических сигналов в пространственное распределение яркости излучения или в распределение степени пропускания или поглощения светового излучения [4]. Из электрических сигналов в этих приборах получают ви-

димое изображение букв, цифр, геометрических фигур, знаков, полос, мнемосхем и пр.

Устройства отображения информации создаются на основе таких активных излучательных компонентов как:

- электронно-лучевые трубки;
- газонаполненные источники излучения;
- электролюминесцентные и накаливаемые приборы.

Широко распространены пассивные излучательные компоненты: жидкокристаллические, электрохромные, электрофоретические.

Цвет пассивных электрохромных компонентов зависит от интенсивности поля. В электрофоретических приборах под действием электрического поля перемещаются заряженные пигментные частицы.

Наиболее часто применяют знаковосинтезирующие индикаторы (ЗСИ) и электронно-лучевые трубки (ЭЛТ), дисплеи. Дисплей – это устройство отображения информации, обеспечивающее связь человека с машиной.

По виду отображаемой информации ЗСИ делятся на:

- единичные (точка, запятая, круг, квадрат);
- цифровые;
- буквенно-цифровые (и специальные математические символы);
- шкальные (информация в виде уровней или значений величин);
- мнемонические (для изображений фрагментов мнемосхем);
- графические (графики, символы, спецзнаки).

По виду элементов и способу формирования информационного поля:

- сегментные;
- матричные.

По виду питающего напряжения:

- постоянного тока;
- переменного тока;
- пульсирующего тока.

По значению питающего напряжения:

- низковольтные (менее 5 В);
- средневольтные (менее 30 В);
- высоковольтные (более 30 В).

6.1. Вакуумные люминесцентные индикаторы

Вакуумные люминесцентные индикаторы (ВЛИ) относятся к активным источникам излучения, преобразующим электрическую энергию в световую. Используются в микрокалькуляторах и ЭВМ, кассовых аппаратах, электронных часах и приборах. ВЛИ представляет собой электронную диодную или триодную систему, в которой под воздействием электронной бомбардировки высвечиваются покрытые низковольтным катодлюминофором сегменты – аноды (рис. 6.1).

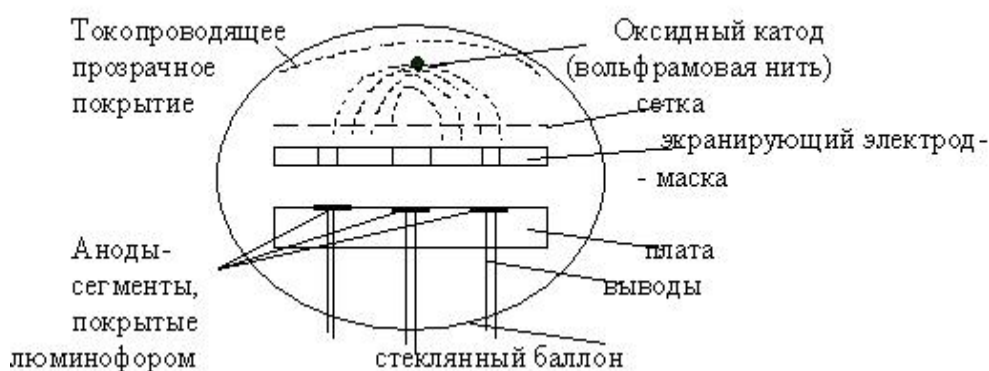


Рис. 6.1. Конструктивная схема электровакуумного люминесцентного накаливаемого индикатора (поперечный разрез)

Низковольтная вакуумная *катодная люминесценция* носит рекомбинационный характер: люминофор бомбардируется электронами, что приводит к нарушению его термодинамического равновесия. Появляются активные электроны и дырки, которые рекомбинируют между собой, излучая фотоны. Низковольтная катодлюминосценция

возникает при небольших ускоряющих напряжениях, приложенных между анодом и катодом (единицы – десятки Вольт).

ВЛИ выпускаются одноразрядные и многоразрядные, в цилиндрических и плоских баллонах, с различными размерами знаков разных типов:

– типа ИВ, ИВЛ (люминесцентные), например, ИВ27 имеет 24 вывода, яркость 500 кд/м^2 (для сравнения цветной кинескоп – 300 кд/м^2);

– шкальные – ИВЛШ;

– со встроенным управлением – ИВЛШУ;

– матричные – ИВЛМ;

– одноцветные и многоцветные индикаторы типа ИЛТ (бытовые).

Формирование изображения на информационном поле ВЛИ осуществляется статическим или мультиплексным (динамическим) способами. Статический способ – возбуждающие сигналы подаются на аноды – сегменты и изображение знака формируется одновременно. При динамическом способе возбуждающие сигналы подаются в определенной последовательности с заданной частотой, создавая эффект непрерывного свечения. Частота должна быть не ниже 50 Гц во избежание мелькания изображения.

6.2. Электролюминесцентные индикаторы

Электролюминесцентные индикаторы (ЭЛИ) предназначены для отображения различной информации в системах управления и контроля. В них также используется явление люминесценции, заключающееся в том, что некоторые вещества способны излучать свет под действием электрического поля. ЭЛИ в простейшем случае представляет собой плоский конденсатор с диэлектриком – слоем органической смолы с люминесцентным порошком на основе сульфида или селенида цинка (ZnS , ZnSe). Добавление активаторов обеспечивает цвет свечения: зеленый, голубой, желтый, красный, белый). Упрощенная структура ЭЛИ показана на рис. 6.2.



Рис. 6.2. Структура электролюминесцентного индикатора:

- 1 – стеклянная пластина; 2 – прозрачная токопроводящая пленка;
3 – слой люминофора диэлектрик; 4 – металлическая пленка

Принцип действия индикатора: переменное напряжение прикладывается к токопроводящим пластинам, под действием созданного электрического поля в слое люминофора возникает свечение. Электрод 4 (металлический) имеет форму букв или цифр, или сегментов для получения синтезируемых знаков или геометрических фигур. Электрод 2 (оксид олова) – сплошной и прозрачный. Наиболее распространены буквенно-цифровые сегментные индикаторы (для изображения цифр используются 7 – 9 сегментов, 19 сегментов используются для изображения любых букв русского и латинского алфавита).

ЭЛИ делают обычно с пластмассовым корпусом, питание осуществляется переменным напряжением частотой (400 – 1200) Гц. Линейные размеры могут быть от единиц до десятков миллиметров. Потребление – от долей мА до десятков мА. Срок службы – несколько тысяч часов. Яркость изображения – хорошая. Недостатком является сложная система управления.

6.3. Жидкокристаллические индикаторы

Жидкокристаллические индикаторы (ЖКИ) – это пассивные приборы, в основу работы которых положено свойство некоторых веществ изменять свои оптические показатели (коэффициенты отражения, преломления, поглощения) под влиянием внешнего электрического поля. При этом вследствие модуляции падающего света изменяется цвет участков, к которым приложено электрическое поле, и на поверхности вещества появляется рисунок определенной конфигурации. Жидкокристаллическим (мезаморфным) называется термодина-

мически устойчивое состояние, при котором вещество сохраняет анизотропию (неодинаковость) физических свойств, присущую твердым кристаллам, и текучесть, характерную для жидкостей (производные бензола, стероидов и других соединений). Характерной особенностью жидких кристаллов (ЖК) является то, что молекулы имеют сравнительно большую длину и относительно малую ширину. ЖК-диэлектрики, имеющие удельное сопротивление $R_{уд.} = 10^6 - 10^{10}$ Ом·см. Плотность ЖК близка к плотности воды. Конструктивная схема элемента ЖКИ показана на рис. 6.3.

В ЖК используются три основных электрооптических эффекта:

- эффект, связанный с движением молекул вещества – динамическое рассеяние (ДР);
- эффект, связанный с поворотом молекул: твист – эффект (ТЭ);
- эффект «гость – хозяин» (Г – Х).

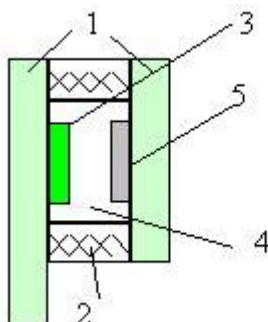


Рис. 6.3. Конструктивная схема элемента ЖКИ:

- 1 – стеклянные пластины; 2 – склеивающее соединение;
- 3 – передний прозрачный электрод (например, двуокись олова);
- 4 – ЖК; 5 – задний отражающий или прозрачный электрод

ЖКИ могут быть двух классов – работающие на просвет и работающие на отражение. Отражающие не требуют специальной подсветки. Работающие на просвет предполагают наличие дополнительного освещения.

В зависимости от вида используемого электрооптического эффекта технология изготовления ЖКИ различна. Например, в ЖКИ, работающих на эффекте ДР с отражением, на поверхности проводящих слоев наносится тонкое химически инертное прозрачное покрытие.

В ЖКИ, использующих отражение и твист-эффект (ТЭ), помимо стеклянных пластин имеются поляризаторы, внутренние поверхности пластин полируются.

В индикаторах Г – Х один слой (хозяин) взаимодействует с молекулами другого слоя (гостя). Слой ЖК-хозяина за счет поглощения световой энергии при отсутствии электрического поля приобретает окраску гостя, а под действием электрического поля – обесцвечивается. Эти цветовые различия хорошо воспринимаются в условиях высокой освещенности. ЖКИ, работающие в условиях низкой освещенности (менее 35 Кд/м²), работают с подсветкой. Для подсветки используют миниатюрные лампы накаливания.

Достоинством ЖКИ является малое потребление на:

- эффекте ДР – (5 – 10) мкВт/см²;
- эффекте ТЭ – не более 20 мкВт/см².

ЖКИ хорошо совместимы с КМОП микросхемами. Рабочие напряжения ЖКИ ДР не более 20 В, а на ТЭ – 5 В. Срок службы ЖКИ при эксплуатации достигает 40 тысяч часов (на переменном токе). Недостатком является низкое быстродействие (особенно при пониженных температурах) и зависимость параметров от температуры окружающей среды.

Управление ЖКИ обычно осуществляется сигналами переменного тока, так как долговечность ЖКИ, работающих на постоянном токе, оказывается на порядок ниже. Часто используют так называемый фазовый метод управления, при котором на общий электрод на задней поверхности и электроды на передней поверхности подаются прямоугольные импульсы, сдвинутые на 180° при возбуждении, и без сдвига – при отсутствии возбуждения.

6.4. Полупроводниковые знаковосинтезирующие индикаторы

Полупроводниковые знаковосинтезирующие индикаторы (ППЗСИ) – это низковольтные приборы, основу которых составляет полупроводниковый диод, в *p-n*-переходе которого в результате рекомбинации электронов и дырок при их инжекции генерируется световое излучение. ППЗСИ удобно совмещаются с уровнями токов микро-

схем. Приборы имеют достаточно хороший уровень яркости, однако обладают относительно высокими уровнями рабочих токов.

Основные материалы для изготовления ППЗСИ – твердые растворы GaAs (арсенид галлия) и GaP (фосфид галлия). Примером единичных ППЗСИ являются светодиоды АЛ 102, АЛ 307, структуры которых показаны на рис. 6.4.

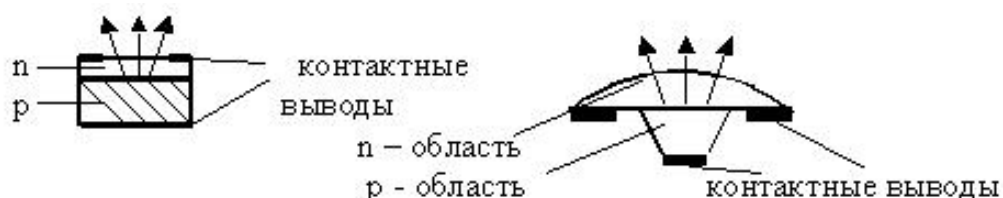


Рис. 6.4. Структурные схемы единичных ППЗСИ

Многоэлементные ППЗСИ. Выпускается несколько сотен типов ППЗСИ. Они различаются числом элементов, размерами, конфигурацией, цветом свечения, конструкцией. По числу элементов и их взаимному расположению в пределах поля одного разряда различают четыре типа знаковых индикаторов:

- 1) семисегментный – может быть цифровой, буквенно-цифровой;
- 2) девятисегментный – для изображения цифр и набора букв русского и латинского алфавита;

3) тридцати сегментный матричный – универсальный, позволяет изменять начертания отдельных символов;

4) пятисегментный – дополнение к девятисегментному, предназначен для изображения символов полярности и переполнения в цифровых устройствах. Пример цифрового индикатора, в котором каждый элемент – светодиод, показан на рис. 6.5.

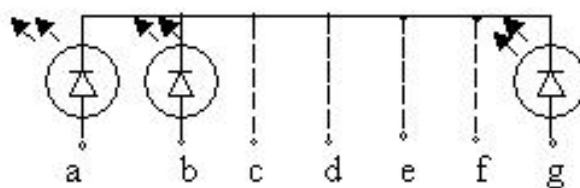
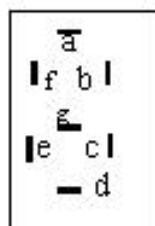


Рис. 6.5. Вид и схема одноразрядного семисегментного индикатора

6.5. Дисплеи

Дисплей – это оконечное устройство информационных систем, служащее для визуального отображения информации и связи человека с вычислительным устройством (может быть в наручных часах, калькуляторах и т.п.).

Все дисплеи можно разделить на два класса: излучающие свет и модулирующие свет. Светоизлучающий дисплей должен давать свечение достаточной яркости, особенно, если используется при дневном освещении. Важен цвет свечения: человеческий глаз наиболее чувствителен к желтому и желто-зеленому цвету. Изображение должно быть контрастным. Контраст – это отношение максимальной яркости к минимальной. Учитывая, что человеческий глаз не различает изменения, происходящие быстрее, чем за 0,1 с, от дисплеев не требуется большое быстродействие. Разрешающая способность дисплея оценивается минимальным размером наблюдаемого элемента. Это может быть квадрат со стороной не менее 50 мкм. У многих дисплеев этот элемент больше и зависит от яркости и расстояния до наблюдателя.

Многие дисплеи обладают памятью, т.е. способностью сохранять изображение после снятия питания или с малым потреблением. Основные типы светоизлучающих дисплеев:

- а) электронно-лучевые устройства, (электронно-лучевые трубки);
- б) дисплеи на (СИД) светоизлучающих диодах – обычно имеют размер несколько сантиметров и низкое напряжение питания (5 В);
- в) дисплеи на газоразрядных элементах (плазменные), имеют две взаимно-перпендикулярные системы электродов в виде проводящих полос. Между электродами расположены ячейки с инертным газом (неон, ксенон или смесь). На этом принципе делаются газоразрядные индикаторные панели (ГИП), которые могут иметь, например, 512 горизонтальных и 512 вертикальных полос. Разрешающая способность (2 – 3) линии на 1 мм. Неон дает оранжевое свечение. Используя люминофор на электродах можно получить другой цвет. Питание ГИП возможно постоянным или переменным током;

г) электролюминесцентные дисплеи – составлены из ЭЛИ.

Основные типы светомодулирующих дисплеев:

– жидкокристаллический (ЖКД) имеет малую мощность, низкую стоимость. Может быть малого (в часах) и большого (в ноутбуках) размера;

– электрохромные (ЭХД) – основаны на использовании электрохромного эффекта, состоящего в том, что некоторые вещества под действием электрического поля или при прохождении тока меняют свой цвет. Таким веществом является, например, WO_3 – триоксид вольфрама. Его пленка под напряжением приобретает синий цвет. Требуемое напряжение (0,5 – 1,5) В. При перемене полярности напряжения пленка приобретает исходный цвет. Недостаток – невысокое быстродействие, небольшой срок службы;

– электрофорезные дисплеи (ЭФД) – используют явление электрофореза: под действием электрического поля в жидкости перемещаются взвешенные частицы (пигмент в окрашенной жидкости), притягиваются к электродам, образуя знаки, по цвету резко отличающиеся от цвета жидкости. Напряжение для ЭФД составляет десятки Вольт. Срок службы – десятки тысяч часов, быстродействие – низкое.

6.6. Лазеры

Принцип действия лазера основан на использовании синхронного и синфазного излучения атомов (когерентного излучения).

Идея лазера высказана советским учёным В.А. Фабрикантом в 1939 году. Идея состоит в следующем. Вещество содержит цепочки атомов, вытянутых в одну линию. Если эти атомы находятся в возбужденном состоянии, то внешний фотон, ударив в крайний атом, вызовет излучение нового фотона, который будет вызывать излучение следующего фотона и т.д. Световой поток увеличивается во много раз, теоретически до $\approx 10^{20}$ раз. Образуется огромное количество фотонов, имеющих одинаковую энергию и одинаковое направление движения, т.е. образуется *когерентное излучение*.

В реальности не все атомы могут быть возбуждены, поэтому могут поглощать энергию фотона и уменьшать излучение света.

Если число невозбужденных атомов равно числу возбужденных, никакого усиления излучения не будет. Чтобы произошло усиление когерентного излучения, необходимо в большинстве атомов «переселить» электроны на более высокие энергетические уровни (более удаленные от ядра орбиты) и сохранять это состояние достаточное время. С этой целью к данному веществу, называемому активной средой (рабочим веществом), нужно подводить каким-то образом энергию, вызывающую возбуждение атомов. Этот процесс называется накачкой. Работу лазера (оптического квантового генератора) можно пояснить следующим образом (рис. 6.6).

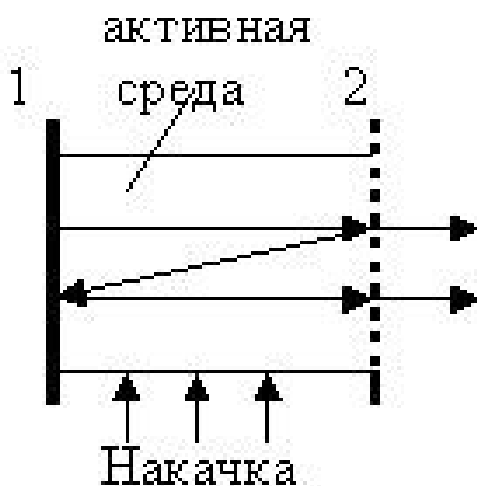


Рис. 6.6. Иллюстрация работы лазерного излучателя

В пространстве, заполненном активной средой, между двумя плоскими зеркалами (рис. 6.6), одно из которых 2 – полупрозрачное, движется поток излучаемых фотонов от зеркала 1 к зеркалу 2. Большая часть этого потока излучается через зеркало 2 во внешнюю среду в виде когерентного луча, а небольшая часть движется обратно, увеличиваясь по пути, затем отражается от зеркала 1, вновь движется к зеркалу 2, частично отражается и т.д.

Для поддержания атомов в возбужденном состоянии служит внешний источник энергии, осуществляющий накачку.

Основные свойства лазерного излучения:

1. Весьма малая расходимость луча (тысячные доли градуса), так как это поток параллельно летящих фотонов.

2. Лазерное излучение с помощью собирающих линз и зеркал можно сфокусировать в точку диаметром 0,5 мкм. (Если такой луч послать к Луне, то он осветит пятно диаметром 30 м.)

3. Высокая монохроматичность, т.е. практически излучение идет на одной единственной частоте. Полоса, которую занимает когерентное излучение лазера, составляет $\approx 10^{-3}$ Гц.

4. Можно в широких пределах управлять длительностью излучения (от длительных до сверхкоротких вспышек – 10^{-15} с). При этом мощность излучения оказывается очень большой, что приводит к тому, что вещества могут изменять свои свойства под действием лазерного излучения. Интенсивность такого излучения высока (при фокусировке – до 10^{20} Вт/см²), напряженность электрического поля в луче достигает 10^{11} В/см. Под действием такого поля многие вещества подвержены ионизации атомов и расщепляются на электроны и положительные ионы.

Типы лазеров [25]:

1) жидкостные лазеры, имеющие в качестве активной среды растворы органических красителей. Длина волны излучения $\lambda = (0,3 - 1,3)$ мкм (от ультрафиолетового до инфракрасного излучения);

2) газовые лазеры, в которых под действием накачки происходит диссоциация молекул газа и их возбуждение. Распространены СО₂-лазеры, которые могут иметь мощность до 10 кВт, $\lambda \approx 10$ мкм, $\eta \approx 40$ %. Имеется несколько разновидностей газовых лазеров:

а) фотодиссационные;

б) газоразрядные, имеющие в качестве активной среды разреженный газ, накачка в них осуществляется тлеющим разрядом (аргоновые, ионные лазеры);

в) лазеры на атомных переходах: $\lambda = (0,4 - 100)$ мкм. (Гелиево-неоновые лазеры, накачка осуществляется тлеющим разрядом переменным напряжением $U = 1000$ В);

г) молекулярные лазеры $\lambda = (0,2 - 50)$ мкм:

– разновидность – газодинамический СО₂-лазер, позволяет получить большую мощность (до 100 кВт);

– эксимерные лазеры – накачка быстрыми электронами, среда – инертный газ, $\lambda = 0,126$ мкм (наиболее короткая волна излучения);

3) химические лазеры – возбуждение за счет химических реакций;

4) полупроводниковые лазеры (твердотельные).

В твердотельных лазерах когерентное излучение получается при переходе электронов с нижнего уровня зоны проводимости на верхний уровень валентной зоны. Существует два типа таких лазеров.

Первый тип имеет пластину безпримесного полупроводника, в котором накачка производится пучком быстрых электронов с энергией (50 – 100) кЭВ, либо делается оптическая накачка. К таким полупроводникам относятся GaAs (арсенид галлия), CdS (сульфид кадмия), CdSe (селенид кадмия). Накачка электронным пучком вызывает сильный нагрев, поэтому требуется интенсивное охлаждение (до 80 °К). Накачка может быть поперечная либо продольная, последняя позволяет лучше обеспечить охлаждение кристалла полупроводника.

Второй тип – инжекционный лазер, представляющий собой кристалл с особым p – n -переходом (рис. 6.7).

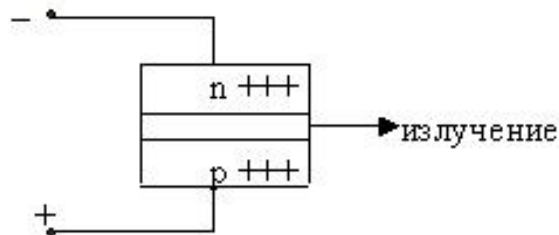


Рис. 6.7. Упрощенная структура твердотельного инжекционного лазера

Полупроводник имеет высокую концентрацию примесей ($10^{18} \div 10^{19}$)/см³ (вырожденный полупроводник). Грани, перпендикулярные плоскости p – n -перехода отполированы и служат зеркалами оптического резонатора. На переход подается прямое смещение, происходит активная рекомбинация носителей (GaAs), генерируется излучение с длиной волны $\lambda = (0,8 - 0,9)$ мкм и коэффициентом полезного действия $\eta = (50 - 60)$ %. Такой лазер размером 1 мм дает мощность излучения до 10 мВт (в импульсе до 100 Вт).

Применение лазерного излучения. В настоящее время область применения лазерного излучения стремительно расширяется. Быстро развивается нелинейная оптика – область физики, изучающая взаимодействие лазерного излучения с различными веществами.

Лазерный луч может проникать через вещества, непрозрачные для обычного света. Изменение частоты (генерация гармоник) наблюдается при прохождении лазерного луча через некоторые вещества. При этом достигается КПД около 100 %. Лазерное излучение способно управлять движением атомов. Взаимодействие лазерного луча с атомами вещества вызывает появление в спектре этого вещества новых линий, по которым можно судить о новых свойствах этого вещества (нелинейная лазерная спектроскопия).

Важнейшая область применения – связь. Высокая направленность и огромный частотный диапазон позволяют разместить в узком диапазоне большое число передач. В космосе лазерный луч позволяет осуществить связь на огромные расстояния. На земле высококачественная связь лазерным лучом осуществляется по оптоволоконным линиям (световодам). В густом тумане лазерный луч позволяет использовать связь на расстоянии нескольких сотен метров.

Лазерное излучение используется в локаторах, в геодезических измерениях, при обработке твердых материалов, в качественных видео и звукозаписях, в медицине (лазерный скальпель), в биологии – для изучения процессов фотосинтеза и т.п. Лазеры, использующие излучение СВЧ-диапазона (сантиметровые и миллиметровые волны), называют мазерами [25].

МОДУЛЬ 2. ОСНОВЫ АНАЛОГОВОЙ СХЕМОТЕХНИКИ ЭЛЕКТРОННЫХ СРЕДСТВ

7. ЭЛЕКТРОННЫЕ УСИЛИТЕЛЬНЫЕ УСТРОЙСТВА

7.1. Общие сведения об усилителях электрических сигналов

Усилителем называется устройство, способное путем затраты небольшого количества энергии управлять потоком гораздо большей энергии, получаемой от какого-либо источника [21]. Если управляющая и управляемая величины (энергия) являются электрическими, усилитель называют усилителем электрических сигналов.

Классификация усилительных устройств по двум основным признакам приведена на рис. 7.1.

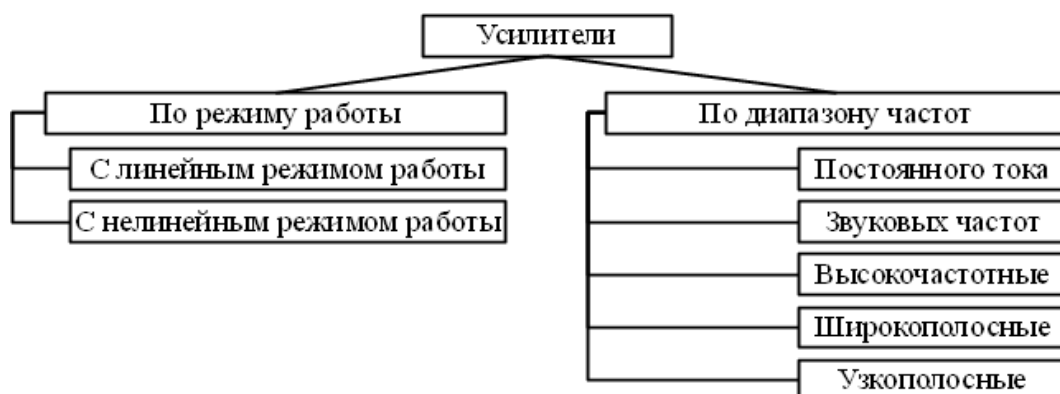


Рис. 7.1. Примерная классификация усилителей электрических сигналов

Классификация чаще всего делается по диапазону частот усиливаемых сигналов, называемому полосой пропускания. С этой точки зрения считается что, например, усилитель постоянного тока (УПТ) имеет полосу пропускания $\Delta f = (0 - 10^6)$ Гц, усилитель звуковых частот (УЗЧ) – $(20 - 20 \cdot 10^3)$ Гц, широкополосный усилитель – $(20 - 100 \cdot 10^6)$ Гц.

Усилители с линейным режимом работы предназначены для получения выходного сигнала, близкого по форме к входному, т.е. мгновенные значения выходного электрического сигнала должны быть пропорциональны мгновенным значениям входного сигнала (чаще всего это синусоидальные сигналы).

В усилителях с нелинейным режимом работы мгновенные значения входного и выходного сигналов не пропорциональны. К ним относятся усилители-ограничители, нелинейные импульсные усилители, ключевые схемы.

В зависимости от характера нагрузки и назначения различают усилители напряжения (УН), усилители тока (УТ), усилители мощности (УМ), однако в конечном итоге в усилителях преобразуется (усиливается) мощность.

Простейшую часть усилительного устройства часто называют усилительным каскадом (рис. 7.2), а цепь, в которую включен каскад, трактом (рис. 7.3).

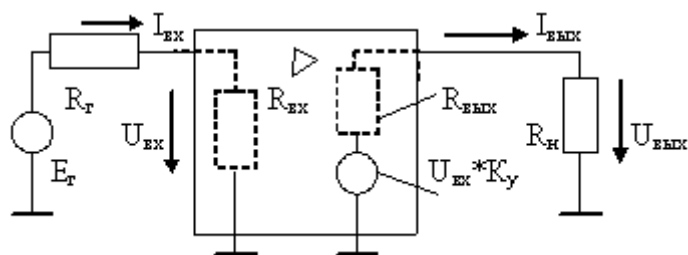


Рис. 7.2. Структурная схема включения каскада в усилительный тракт

Каждый усилительный каскад выполняет свою функцию. Различают каскады входные (предварительного усиления), промежуточные, выходные.

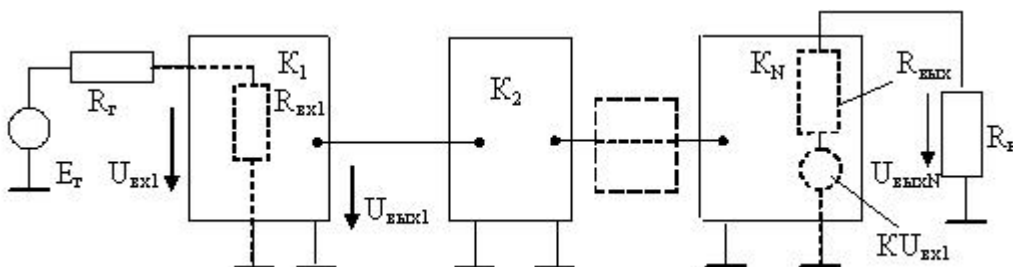


Рис. 7.3. Каскадное соединение усилительных каскадов

Первый каскад – входной, осуществляет согласование усилителя с источником входного сигнала E_T , имеющим внутреннее сопротивление R_T . Согласование – это приведение в соответствие возможностей источника и параметров нагрузки. Каскад имеет входное сопротивление R_{BX1} и коэффициент усиления K_1 . Нагрузкой первого каскада служит входное сопротивление второго каскада и т.д.

Промежуточные каскады обеспечивают усиление полезного сигнала до величины, необходимой для выходного каскада. Выходной каскад обеспечивает передачу требуемого тока, напряжения или мощности в нагрузку R_H . Если соединение каскадов осуществлено так, что пропускается и постоянная, и переменная составляющие сигнала, усилитель называется усилителем с непосредственной (гальванической) связью. Примером может быть усилитель постоянного тока (УПТ). Если связь осуществлена так, что постоянная составляющая не пропускается на выход, то такие усилители называются усилителями переменного тока. Межкаскадные связи могут быть осуществлены через RC-цепи, трансформаторы, LC-цепи.

Со стороны входных зажимов усилитель характеризуется входным сопротивлением $R_{BX} = \Delta U_{BX} / \Delta I_{BX}$.

Величина R_{BX} различна в различных режимах, поэтому для источников входного сигнала возможны следующие режимы:

а) режим холостого хода (ХХ), когда $R_{\Gamma} \ll R_{BX}$;

б) режим короткого замыкания (КЗ), когда $R_{\Gamma} \gg R_{BX}$;

в) согласованный режим, когда $R_{\Gamma} = R_{BX}$, такой режим обеспечивают в усилителях мощности, так как в этом случае происходит наибольшая передача мощности [24].

Со стороны выходных зажимов усилитель (или любой каскад) можно представить зависимым источником напряжения $E = K \cdot U_{BX}$ и выходным сопротивлением $R_{ВЫХ}$. В зависимости от соотношения выходного сопротивления и сопротивления нагрузки R_H для выходной цепи также различают три режима:

а) ХХ_{ВЫХ}, когда $R_{ВЫХ} \ll R_H$;

б) КЗ_{ВЫХ}, когда $R_{ВЫХ} \gg R_H$;

в) согласованный, когда $R_{ВЫХ} = R_H$.

7.2. Основные параметры и характеристики усилителей

Технические характеристики усилительных устройств определяют степень усиления полезных сигналов, зависимости параметров усилителя от частоты синусоидальных входных воздействий, шумовые характеристики. К основным параметрам усилителя относят следующие величины.

1. Коэффициент усиления (передачи, преобразования) по напряжению:

$$K_U = U_{ВЫХ} / U_{ВХ}, \quad (7.1)$$

где $U_{ВЫХ}$, $U_{ВХ}$ – амплитудные или действующие значения выходного и входного переменных напряжений.

Часто определяют коэффициент усиления как $K = U_{ВЫХ} / E_{\Gamma}$. При последовательном соединении каскадов (рис. 7.3) общий коэффициент усиления $K_U = U_{ВЫХN} / U_{ВХ1}$ определяется произведением коэффициентов усиления каскадов:

$$K_U = (U_{ВЫХ1} / U_{ВХ1}) \cdot (U_{ВЫХ2} / U_{ВХ2}) \cdot \dots \cdot (U_{ВЫХN} / U_{ВХN}),$$

$$K_U = K_{U1} \cdot K_{U2} \cdot \dots \cdot K_{UN}. \quad (7.2)$$

Обычно коэффициент усиления усилителя оценивается в децибелах (дБ):

$$K_{U, дБ} = 20 \lg(U_{ВЫХ} / U_{ВХ}) = 20 \lg K_U.$$

Соответствие значений коэффициентов в относительных единицах (о.е.) и в децибелах показано в табл. 7.1.

Таблица 7.1

Соответствие относительных единиц и децибел

K_U , о.е.	1,258	$2^{1/2}$	2	3,16	10	31,6	10^2	10^3	10^4	10^5
--------------	-------	-----------	---	------	----	------	--------	--------	--------	--------

K_U , дБ	2	3	6	10	20	30	40	60	80	100
------------	---	---	---	----	----	----	----	----	----	-----

Выражение K_U в децибелах позволяет определять результирующий K_U для нескольких последовательно соединенных каскадов сложением коэффициентов, а не умножением их:

$$K_{U, \text{дБ}} = K_{U1, \text{дБ}} + K_{U2, \text{дБ}} + \dots + K_{UN, \text{дБ}}.$$

2. Коэффициент усиления по току:

$$K_I = I_{\text{ВЫХ}} / I_{\text{ВХ}} \text{ или } K_{I, \text{дБ}} = 20 \lg K_I. \quad (7.3)$$

Коэффициенты усиления по току и напряжению, определяемые для гармонических входных воздействий, как правило, рассматриваются в виде комплексных величин, зависящих от частоты – $\dot{K}(j\omega)$ или $\underline{K}(\omega)$.

3. Мощность на выходе (выходная мощность) – $P_{\text{ВЫХ}}$.

4. Коэффициент усиления по мощности:

$$K_P = P_{\text{ВЫХ}} / P_{\text{ВХ}} \text{ или } K_{P, \text{дБ}} = 10 \lg(P_{\text{ВЫХ}} / P_{\text{ВХ}}) = 10 \lg K_P. \quad (7.4)$$

5. Коэффициент преобразования (передачи) – более общее понятие, частным случаем которого является коэффициент усиления, это отношение величины выходного сигнала к величине входного, например:

$S = I_{\text{ВЫХ}} / U_{\text{ВХ}}$ – коэффициент преобразования напряжения $U_{\text{ВХ}}$ в ток $I_{\text{ВЫХ}}$; $W = P_{\text{ВЫХ}} / I_{\text{ВХ}}$ – коэффициент преобразования тока в мощность.

6. Динамический диапазон усиления:

$$D = U_{\text{ВХ MAX}} / U_{\text{ВХ MIN}}; D, \text{ дБ} = 20 \lg D.$$

Это отношение наибольшего допустимого входного напряжения к его наименьшему значению: $U_{\text{ВХ MAX}}$ – ограничено сверху возникновением искажений на выходе; $U_{\text{ВХ MIN}}$ – ограничено снизу уровнем собственных шумов, когда уже невозможно различить шум и полезный сигнал.

7. Коэффициент полезного действия (КПД) – это отношение выходной мощности, отдаваемой усилителем в нагрузку, к общей мощности, потребляемой от источника питания:

$$\eta = P_{\text{ВЫХ}} / P_0.$$

КПД характеризует энергетические показатели усилителя.

8. Напряжение шумов и помех усилителя.

Наличие шумов на выходе усилителя при отсутствии входного сигнала объясняется несколькими причинами:

– тепловым шумом сопротивлений, обусловленным хаотическими движениями носителей заряда в проводнике, находящимся при температуре выше абсолютного нуля;

– шумами электронных приборов, также обусловленными тепловым действием и неоднородностями структуры;

– шумами, создаваемыми за счет пульсаций напряжения источников питания.

Шумовые свойства оценивают коэффициентом шума:

$$F = \frac{P_{ВЫХ} / P_{ШВЫХ}}{P_{ИСТ} / P_{ШИСТ}} = \frac{P_{ВЫХ}}{P_{ИСТ}} \cdot \frac{P_{ШИСТ}}{P_{ШВЫХ}}. \quad (7.5)$$

Коэффициент шума показывает во сколько раз ухудшается отношение сигнал/шум на выходе усилителя по сравнению с отношением сигнал/шум источника сигнала.

Ввиду того, что коэффициенты усиления – величины комплексные, важнейшими характеристиками усилителей являются амплитудные, амплитудно-частотные (АЧХ), фазо-частотные (ФЧХ), амплитудно-фазо-частотные (АФЧХ) характеристики.

9. Амплитудная характеристика – это зависимость амплитудного значения напряжения первой гармоники выходного напряжения от амплитуды синусоидального входного напряжения (рис. 7.4).

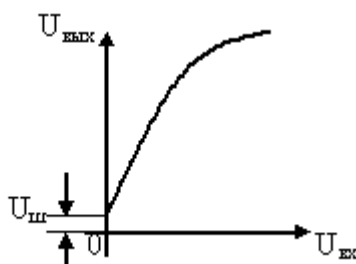


Рис. 7.4. Амплитудная характеристика усилителя ($U_{Ш}$ – напряжение шума)

10. АЧХ – это зависимость модуля комплексного коэффициента усиления $|\dot{K}(f)|$ от частоты f входного сигнала (рис. 7.5, а).

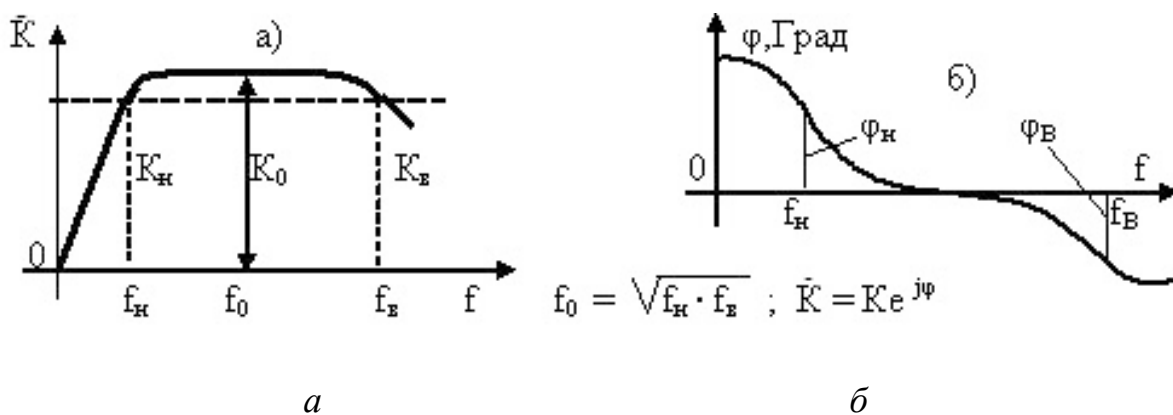


Рис. 7.5. АЧХ (а) и ФЧХ (б) усилителя переменного тока

11. ФЧХ – зависимость угла сдвига фазы φ между выходным и входным напряжениями от частоты f (рис. 7.5, б). На рис. 7.5 обозначено: K_0 – коэффициент усиления на средней частоте f_0 ; K_H , K_B – коэффициенты усиления на нижней (f_H) и верхней (f_B) границе полосы пропускания усилителя; φ_H , φ_B – фазовый сдвиг, соответственно на нижней и верхней частотной границе.

12. АФЧХ – это построенная на комплексной плоскости зависимость модуля коэффициента усиления $|\dot{K}(f)|$ и угла сдвига фазы между входным и выходным напряжениями от частоты. АФЧХ объединяет АЧХ и ФЧХ (рис. 7.6).

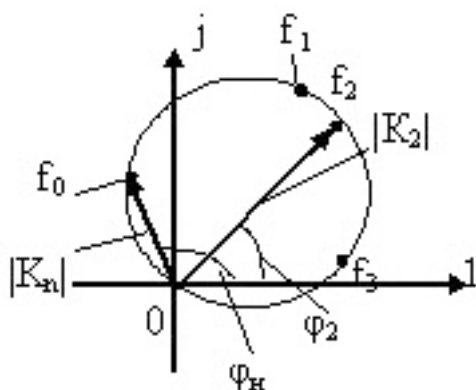


Рис. 7.6. АФЧХ усилителя переменного тока

АФЧХ представляет собой годограф вектора $\dot{K}(f)$ на комплексной плоскости, длина которого соответствует модулю коэффициента усиления на данной частоте, а угол поворота относительно оси действительных чисел соответствует сдвигу фаз между входным и выходным сигналами.

Свойства усилителей по быстродействию характеризуются переходной характеристикой (ПХ).

13. ПХ – это зависимость от времени выходного напряжения усилителя, на вход которого подан мгновенный скачок напряжения $U_{ВХ}(t)$ (рис 7.7).

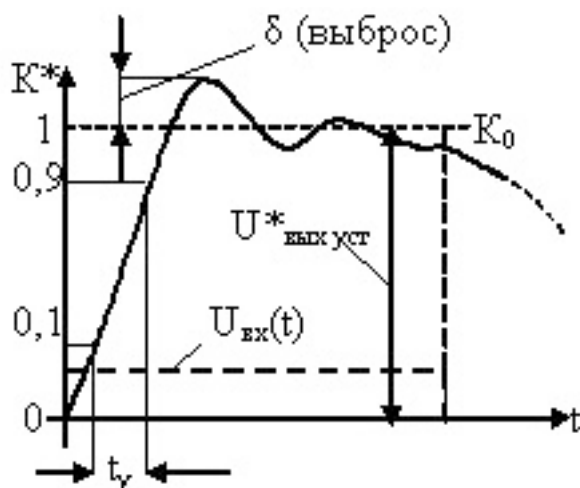


Рис. 7.7. Переходная характеристика усилителя

На рис. 7.7 обозначено: выброс δ – величина максимального превышения над установившимся значением; t_γ – время установления от уровня $0,1 U_{ВЫХ УСТ}$ до уровня $0,9 U_{ВЫХ УСТ}$; K – относительный коэффициент усиления (за 1 принята величина

$$K = U_{ВЫХ} / U_{ВЫХ УСТ}).$$

14. Рабочий диапазон частот (полоса пропускания) – полоса частот от нижней f_H до верхней f_B , в пределах которой $K(f)$ не выходит за пределы заданных допусков. Часто рабочий диапазон частот определяют на уровне, меньшем максимального на 3 дБ, при этом K_U уменьшается на границах этого диапазона в $\sqrt{2}$ раз.

15. Коэффициенты частотных искажений. Частотные искажения обусловлены отклонением частотных характеристик от идеальных и приводят к искажениям формы сигналов. Коэффициенты частотных искажений M_H, M_B показывают уменьшение модуля коэффициента усиления относительно его среднего значения в области низких и высоких частот:

$$M_H = K_0 / K_H; M_B = K_0 / K_B, \quad (7.6)$$

$$M_H, \text{ дБ} = 20 \lg(K_0 / K_H); M_B, \text{ дБ} = 20 \lg(K_0 / K_B),$$

где K_0, K_H, K_B – коэффициенты (модули) усиления на средних, низких и высоких частотах. K_0 обычно определяют для частоты $f_0 = \sqrt{f_H \cdot f_B}$.

Неравномерность АЧХ – выраженное в процентах максимальное отклонение коэффициента усиления в заданной полосе частот от заданного значения, также характеризует частотные свойства усилителя:

$$\delta(\%) = \Delta K_{MAX} / K_0 \cdot 100 \%$$

16. Фазовые искажения обусловлены отличием ФЧХ от идеальной и вызываются неодинаковым сдвигом по фазе отдельных гармонических составляющих спектра сигнала сложной формы. Фазовые искажения возникают из-за наличия в схемах усилителей реактивных (ёмкостных, индуктивных) сопротивлений элементов схемы и инерционности полупроводниковых приборов. Существуют теоретические условия усиления (передачи) сигнала без искажения его формы [21]. Пусть входной сигнал есть сумма m гармонических составляющих:

$$U_{BX} = \sum_{n=1}^m U_{n MAX} \sin(n\omega t + \varphi_n),$$

где n – номер гармоники;

$\omega = 2\pi f$ – угловая частота;

φ_n – начальный фазовый сдвиг n -й гармоники.

Если усилитель, который одинаково усиливает амплитуды гармоник с коэффициентом K , на частоте n -й гармоники вносит фазовый сдвиг, зависящий от частоты гармонической составляющей как

$\varphi_n = n\omega\tau$, где τ – время сдвига, причём $\tau = \text{Const}$, то

$$U_{ВЫХ} = K \times \sum_{n=1}^m U_{n MAX} \sin(n\omega(t + \tau) + \varphi_n). \quad (7.7)$$

Отсюда следует, что входное и выходное напряжения отличаются лишь временем сдвига τ , а форма их сохраняется неизменной.

Таким образом, форма сигнала не искажается, если фазовый сдвиг, вносимый усилителем, изменяется прямо пропорционально частоте. Идеальной ФЧХ является прямая, проходящая под углом к горизонтальной оси. Мерой фазовых искажений является разность ординат действительной и идеальной ФЧХ – $\Delta\varphi$ (рис. 7.8). Частотные и фазовые искажения относятся к линейным искажениям.

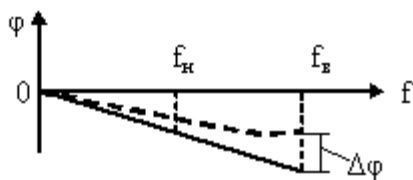


Рис. 7.8. Отклонение реальной ФЧХ (показана пунктиром) от идеальной

17. Наряду с линейными искажениями в усилительных устройствах присутствуют и нелинейные искажения, обусловленные нелинейностью амплитудной характеристики усилителя. Их оценивают либо коэффициентом нелинейных искажений $K_{НИ}$, либо коэффициентом гармоник K_G .

$$K_{НИ} = \sqrt{\frac{P_2 + P_3 + \dots + P_n}{P_1 + P_2 + P_3 + \dots + P_n}},$$

$$K_G = \sqrt{\frac{P_2 + P_3 + \dots + P_n}{P_1}}, \quad (7.8)$$

где P_1 – мощность первой гармоники выходного сигнала;

P_n – мощность n -й гармоники выходного сигнала.

В обоих случаях в числителе подкоренного выражения стоит сумма мощностей гармоник с порядком, большим единицы.

7.3. Усилительные каскады на биполярных транзисторах

Принципы построения и действия различных каскадов поясним на примере структурной схемы для усилительного каскада на каком-либо усилительном элементе (УЭ).

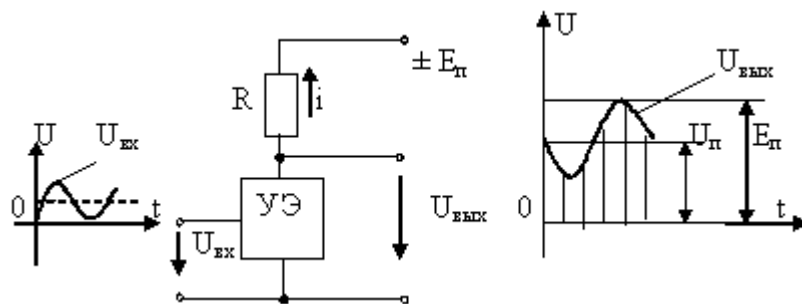


Рис. 7.9. Структурная схема усилительного каскада и осциллограммы сигналов на его входе и выходе

Основным элементом каскада (рис. 7.9) является управляемый (усилительный) элемент (УЭ) – это может быть, в частности, биполярный или полевой транзистор. Резистор R ограничивает ток источника питания $E_{П}$. Усиливаемый входной сигнал $U_{ВХ}$ подается на вход УЭ. Выходной сигнал снимается с выхода УЭ или резистора R . Выходной сигнал $U_{ВЫХ}$ создается в результате изменения сопротивления УЭ, т.е. в результате изменения тока i в выходной цепи под воздействием $U_{ВХ}$.

Процесс усиления основывается на преобразовании энергии источника постоянного напряжения $E_{П}$ в энергию переменного напряжения в выходной цепи за счет изменения внутреннего сопротивления УЭ по закону, задаваемому входным сигналом. Переменный ток и напряжение выходной цепи (пропорциональные току и напряжению входной цепи), следует рассматривать как переменные составляющие суммарного тока и напряжения, состоящего из постоянной и переменной составляющих.

Таким образом, для обеспечения работы усилительного каскада при переменном входном сигнале в его выходной цепи должны быть созданы постоянные составляющие тока $I_{П}$ и напряжения $U_{П}$. Эти составляющие определяют режим покоя усилительного каскада. Параметры покоя по входной и выходной цепи характеризуют статический режим схемы при отсутствии входного сигнала. Если усилительный элемент – транзистор, то параметры усилительного каскада зависят от способа включения транзистора, выполняющего роль управляемого элемента. Для биполярных транзисторов различают три вида каскадов: с общим эмиттером (ОЭ), общим коллектором (ОК), общей базой (ОБ).

Усилительный каскад с общим эмиттером (схема ОЭ). Упрощенная схема каскада с общим эмиттером показана на рис. 7.10.

В схеме эмиттерная цепь является общей для входного контура, образованного источником сигнала и цепью база-эмиттер транзистора, и для выходного контура, содержащего цепь коллектор-эмиттер транзистора, разделительный конденсатор C_{C2} и резистор $R_{Н}$.

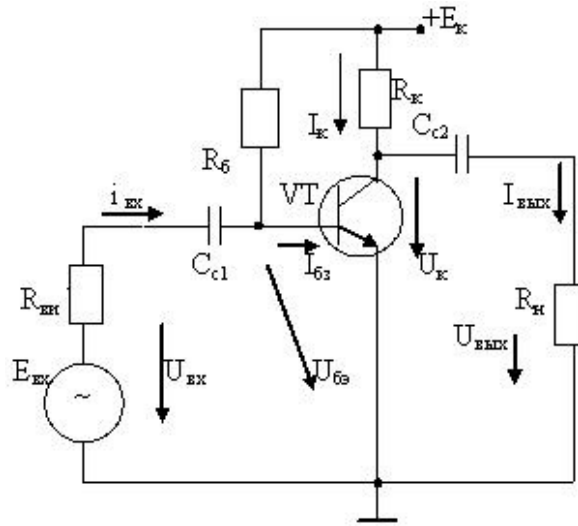


Рис. 7.10. Схема усилительного каскада с транзистором, включённым по схеме с общим эмиттером

Назначение и обозначения элементов в схеме (рис. 7.10):

E_K – ЭДС источника питания; U_K – напряжение на коллекторе;

$U_{БЭ}$ – напряжение между базой и эмиттером; $E_{ВХ}$ – ЭДС источника входного сигнала; $U_{ВХ}$,

$U_{ВЫХ}$ – входное и выходное напряжение;

$R_{ВН}$ – резистор в цепи источника сигнала; $R_Б$ – резистор для создания начального тока базы

$I_{БЗ}$; $R_К$ – резистор для ограничения тока в цепи коллектора; $R_Н$ – резистор нагрузки; C_{C1} –

разделительный конденсатор на входе; C_{C2} – разделительный конденсатор на выходе;

$i_{ВХ}$, $I_{ВЫХ}$ – входной и выходной токи; I_K – коллекторный ток. Разделительный конденсатор на входе C_{C1} исключает прохождение постоянного тока от источника питания в цепь источника входного сигнала.

Конденсатор C_{C2} обеспечивает прохождение в резистор нагрузки переменной составляющей $U_{ВЫХ}$ коллекторного напряжения U_K , не пропуская в нагрузку постоянный ток от источника питания E_K . Величина E_K обычно составляет (5 – 30) В, а токи транзисторов малой мощности обычно не превышают несколько десятков миллиампер.

Для коллекторной цепи транзистора при отсутствии входного сигнала справедливо уравнение, называемое уравнением покоя выходной цепи:

$$E_K = U_K + R_K I_K. \quad (7.9)$$

Процесс усиления входного сигнала удобно представить графо-аналитическим способом, используя ВАХ транзистора. Подробное описание и иллюстрация такого способа представлены на рис. 7.11.

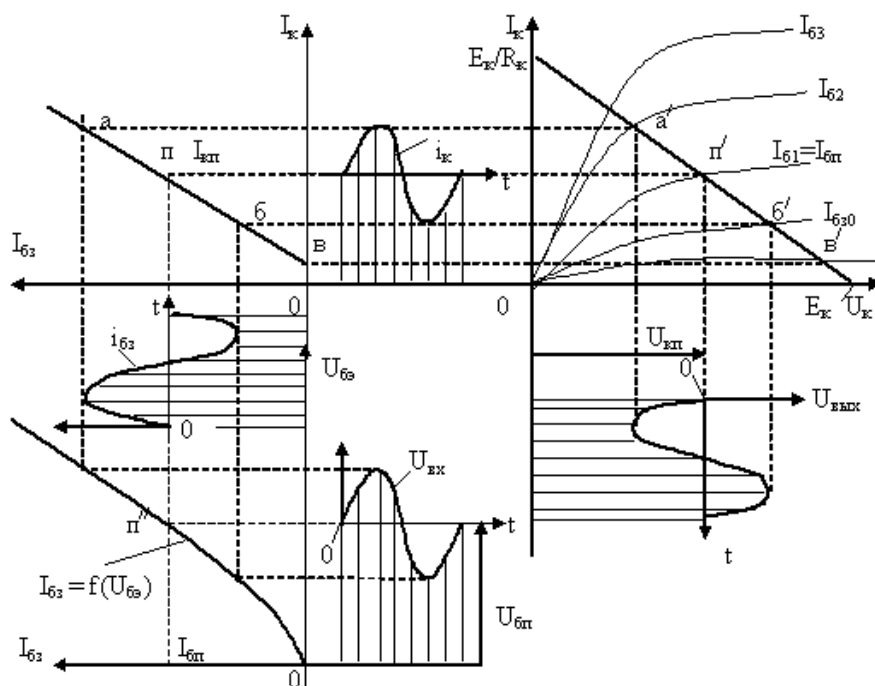


Рис. 7.11. Иллюстрация процесса усиления входного сигнала в схеме ОЭ

Для проведения анализа работы схемы, изображенной на рис. 7.10, уравнение (7.9) выходной цепи ($U_K = E_K - R_K I_K$) изобразим на плоскости выходных характеристик транзистора в виде прямой линии с координатами точек ($U_K = E_K, I_K = 0$) и ($U_K = 0, I_K = E_K / R_K$). Эта линия является вольт-амперной характеристикой (ВАХ) резистора R_K и называется линией нагрузки. Точки пересечения линии нагрузки с выходными характеристиками дают графическое решение уравнения покоя (7.9) для данного сопротивления R_K и различных значений тока базы I_{B3} .

Во втором квадранте строим характеристику $I_K = f(I_{B3})$ по точкам пересечения a', π', b' . Затем в третьем квадранте строим по току I_{B3} входную характеристику $I_{B3} = f(U_{BЭ})$, повернутую на 90° против часовой стрелки по сравнению с её обычным изображением.

Сопротивление резистора R_K выбирают, исходя из того, чтобы линия нагрузки располагалась ниже линий $I_{K\text{MAX}}, U_{K\text{MAX}}, P_{K\text{MAX}}$. В то же время участок $a'b'$ должен быть достаточно протяженным.

Резистор R_B обеспечивает режим покоя базы. С помощью этого резистора можно выбрать положение точки π'' на линейном участке входной характеристики, при этом:

$$R_B = (E_K - U_{BП}) / I_{BП}. \quad (7.10)$$

При подаче на вход каскада переменного напряжения $U_{BХ}(t)$ ток базы будет изменяться в соответствии с входной характеристикой и будет иметь постоянную и переменную составляющую. В транзисторе будут изменяться коллекторный и эмиттерный токи, а также коллекторное напряжение U_K . Переменная составляющая коллекторного напряжения $U_K(t) = U_{ВЫХ}$ будет по амплитуде значительно больше $U_{BХ}$ и противоположна по фазе (рис. 7.11).

Если $U_{BХ}(t)$ укладывается в линейный участок характеристики $I_{B3} = f(U_{BЭ})$, то искажений формы сигнала не будет. Если $U_{BХ}(t)$ больше некоторого значения, появятся искажения формы – срезы, т.е. будут возникать нелинейные искажения. Оценку диапазона изменений входных напряжений, усиливаемых без искажения (динамического диапазона), делают по

амплитудной характеристике. Диапазон работы без искажений ограничивается линейным участком амплитудной характеристики (рис. 7.12, б).

При работе усилительного каскада в режиме, соответствующем линейным участкам характеристик, т.е. при отсутствии искажений, параметры усилителя можно рассчитать аналитически по

h -параметрам транзистора. Для этого используем схему замещения транзистора, включенного по схеме ОЭ, а в схеме каскада мысленно «закорачиваем» выводы конденсаторов и источника питания. Схема замещения приобретает вид, показанный на рис. 7.12, а.

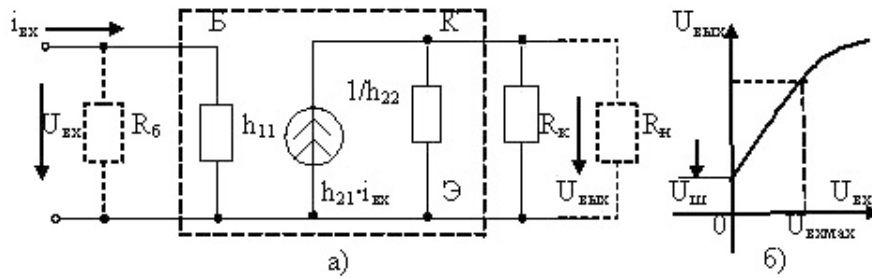


Рис. 7.12. Схема замещения каскада в h -параметрах (а) и определение диапазона неискаженной работы (б)

Система уравнений, соответствующая схеме замещения, имеет вид:

$$\begin{aligned} U_{BX} &= i_{BX} \cdot h_{11} \cdot R_B / (R_B + h_{11}); \\ U_{ВЫХ} / R_K + U_{ВЫХ} / R_H + h_{22} \cdot U_{ВЫХ} - h_{21} \cdot i_{BX} &= 0. \end{aligned} \quad (7.11)$$

Обычно $R_B \gg h_{11}$, $R_H \gg R_K$, тогда

$U_{BX} \approx i_{BX} \cdot h_{11}$; $h_{22} \cdot U_{ВЫХ} + U_{ВЫХ} / R_K \approx h_{21} \cdot i_{BX}$, откуда получим

$$U_{ВЫХ} = U_{BX} \cdot h_{21} / h_{11} \cdot 1 / (h_{22} + 1/R_K). \quad (7.12)$$

Определяем коэффициент усиления по напряжению, учитывая, что $R_K \cdot h_{22} \ll 1$. В этом случае

$$K_U = U_{ВЫХ} / U_{BX} = h_{21} / h_{11} \cdot R_K / (1 + R_K h_{22}) \approx R_K \cdot h_{21} / h_{11}; \quad (7.13)$$

$$R_{BX} = h_{11} \cdot R_B / (R_B + h_{11}) \approx h_{11}. \quad (7.14)$$

$$R_{ВЫХ} = R_K \parallel (1 / h_{22});$$

$$R_{ВЫХ} = R_K / h_{22} (R_K + 1 / h_{22}) = R_K / (1 + h_{22} R_K) \approx R_K. \quad (7.15)$$

Как правило, R_{BX} составляет сотни Ом – несколько кОм; $R_{ВЫХ}$ обычно больше R_{BX} .

Низкое входное сопротивление создает трудности в работе источника сигнала, если его внутреннее сопротивление велико. В этом случае образуется делитель напряжения входного сигнала, и лишь его малая доля попадает во входную цепь транзистора (рис. 7.10):

$$U_{BX} = e_{BX} \cdot R_{BX} / (R_{ВН} + R_{BX}) \ll e_{BX}.$$

При высоком выходном сопротивлении каскада требуется, чтобы сопротивление нагрузки R_H было еще больше, иначе существенно уменьшается коэффициент усиления по напряжению.

Если $R_H \ll R_K$, то $|K_U| = h_{21} / h_{11} \cdot (R_H \parallel R_K) \ll h_{21} / h_{11} \cdot R_K$.

Температурная стабилизация каскада ОЭ. С ростом температуры в полупроводнике увеличивается число неосновных носителей заряда, и в транзисторе увеличивается коллекторный ток I_K . С ростом I_K напряжение $U_K = E_K - R_K \cdot I_K$ уменьшается (рис. 7.13).

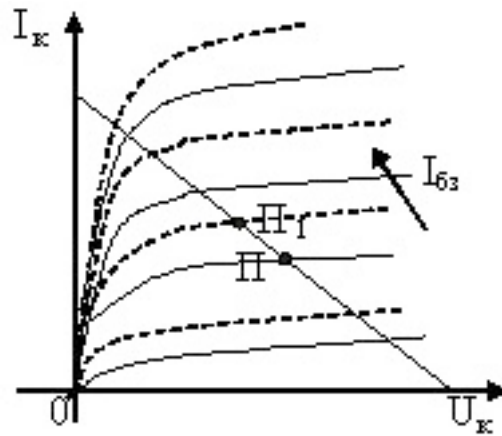


Рис. 7.13. Смещение точки покоя с ростом температуры

Со смещением точки покоя увеличивается вероятность искажений. Для уменьшения влияния температуры на характеристики каскада используют схемы температурной стабилизации (рис. 7.14).

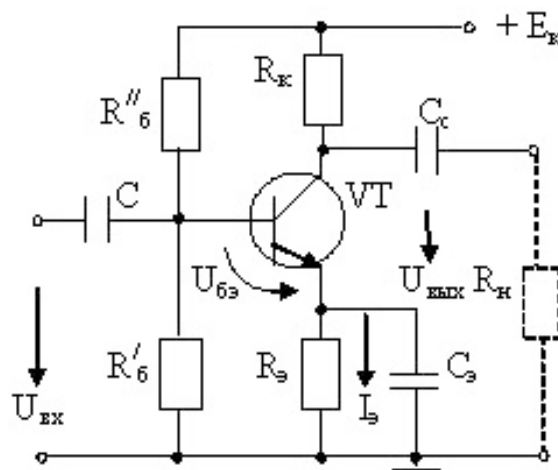


Рис. 7.14. Схема каскада ОЭ с эмиттерной термостабилизацией

Сопротивление R_3 создаёт зависимость $U_{БЭ}$ от I_3 , однако при этом часть входного сигнала теряется из-за отрицательной обратной связи по току эмиттера. Включение C_3 препятствует снижению коэффициента усиления.

Принцип температурной компенсации состоит в следующем. В режиме покоя $U_{БЭ} = E_K R'_B / (R'_B + R''_B) - R_3 I_3$. Температурное увеличение тока I_3 вызывает уменьшение управляющего транзистором напряжения $U_{БЭ}$, препятствующее этому увеличению. Исходное состояние транзистора сохраняется, однако часть коллекторного (выходного) напряжения теряется в виде падения напряжения на резисторе R_3 , что снижает коэффициент усиления схемы. При наличии входного сигнала $U_{БЭ} = U_{ВХ} - Z_3 I_3$, где Z_3 – эквивалентное сопротивление в цепи эмиттера. Если конденсатор C_3 отсутствует, то $Z_3 = R_3$ и коэффициент усиления для переменной составляющей выходного напряжения будет снижен. Если параллельно резистору R_3 подключить конденсатор C_3 , имеющий сопротивление

$X_C = 1 / \omega C_3 \ll R_3$, то $Z_3 \ll R_3$ и снижение коэффициента усиления для переменной составляющей выходного напряжения будет небольшим.

Второй способ температурной стабилизации каскада ОЭ показан на рис. 7.15. В этой схеме ток базы определяется напряжением U_K (в отличие от первой схемы, где $I_{БЗ}$ определяется E_K). Если в результате роста температуры увеличивается I_K , то U_K падает, уменьшается и ток базы, возвращая ток коллектора к исходному состоянию. Чтобы переменная составляющая U_K не попадала в базу, установлен конденсатор C_Φ , причём ёмкость C_Φ должна быть выбрана из условия $Z = 1 / 2\pi f_H C_\Phi = (R'_B + R''_B) / (10 \div 20)$, где f_H – низшая частота усиления.

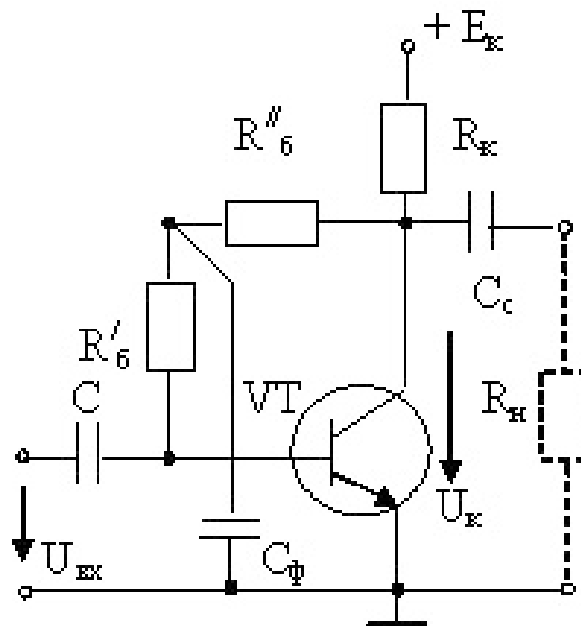


Рис. 7.15. Каскад ОЭ с коллекторной термостабилизацией

Эта схема обладает меньшей стабильностью, чем предыдущая, однако в ней отсутствует снижение $U_{ВЫХ}$ за счет потери в R_3 , что было в схеме с эмиттерной стабилизацией. Ёмкость конденсатора C_Φ в этой схеме оказывается значительно меньшей, чем в предыдущей.

Усилительный каскад с общим коллектором (эмиттерный повторитель, схема ОК). Схема каскада с общим коллектором показана на рис. 7.16. В этом усилительном каскаде основной резистор, с которого снимается $U_{ВЫХ}$, включён в эмиттерную цепь, а коллектор соединён с общей точкой схемы по переменной составляющей сигнала, так как внутреннее сопротивление источника E_K близко к нулю. В режиме покоя резистор R_B создаёт начальный ток смещения в цепи базы. Его значение выбирают так, чтобы рабочая точка в режиме покоя на входной характеристике находилась примерно в середине её линейного участка.

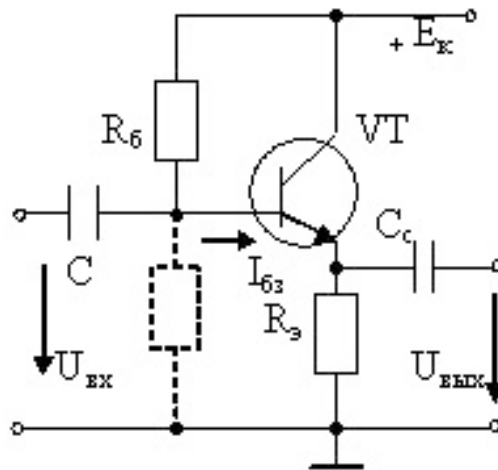


Рис. 7.16. Схема каскада с общим коллектором

Для определения основных характеристик усилительного каскада с ОК рассмотрим его схему замещения в h -параметрах (рис. 7.17). Система уравнений, описывающих схему имеет вид:

$$h_{21} i_{BX} + i_{BX} - U_{ВЫХ} / R_{Э} - U_{ВЫХ} h_{22} = 0;$$

$$U_{BX} = i_{BX} h_{11} + U_{ВЫХ}.$$

Решая систему относительно $U_{ВЫХ}$, получим:

$$U_{ВЫХ} = U_{BX} / \{1 + h_{11}(1 + h_{22}R_{Э}) / [(1 + h_{21})R_{Э}]\}.$$

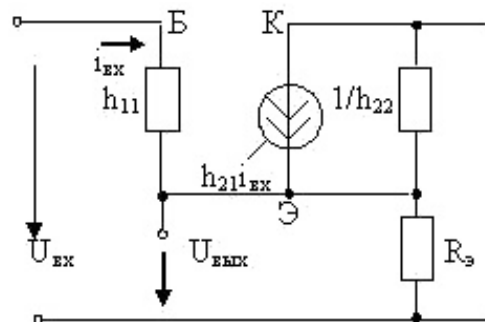


Рис. 7.17. Схема замещения эмиттерного повторителя в h -параметрах

Определяем коэффициент усиления по напряжению $K_U = U_{ВЫХ} / U_{ВХ}$.

$$K_U = 1 / \{1 + h_{11}(1 + h_{22}R_{Э}) / [(1 + h_{21})R_{Э}]\}. \quad (7.16)$$

По выражению (7.16) видно, что $K_U < 1$.

Учитывая, что обычно $R_{Э} = (10^2 - 10^4)$ Ом, а $h_{22} \cdot R_{Э} \ll 1$, выражение (7.16) можно преобразовать к виду:

$$K_U = 1 / [1 + h_{11} / (1 + h_{21}) \cdot R_{Э}]. \quad (7.17)$$

В схеме эмиттерного повторителя фазы входного и выходного сигналов совпадают, а входное и выходное напряжения близки по значению, поэтому схема и получила своё название. Определяем входное сопротивление схемы:

$$R_{BX} = U_{BX} / i_{BX} = U_{BX} / (U_{BX} - U_{BЫX}) \cdot h_{11} = h_{11} / (1 - K_U). \quad (7.18)$$

Анализ выражения (7.18) показывает, что $R_{BX} \gg h_{11}$ и может достигать несколько сотен кОм. Большое входное сопротивление – достоинство эмиттерного повторителя. Для определения выходного сопротивления используем схему замещения каскада ОК в виде, представленном на рис. 7.18.

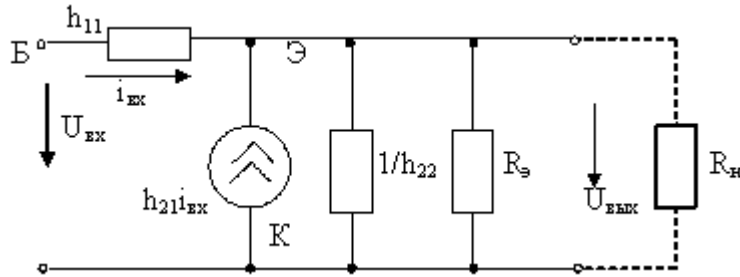


Рис. 7.18. Вариант схемы замещения эмиттерного повторителя

Выходное сопротивление, согласно [11], определяется как отношение напряжения холостого хода схемы (при отключенном сопротивлении нагрузки) к току короткого замыкания на выходе $R_{BЫX} = U_{XX} / i_{K3}$.

Уравнения, описывающие схему в режимах холостого хода (XX) и короткого замыкания (КЗ) на выходе, имеют вид:

– в режиме КЗ: $i_{K3} = i_{BX} + h_{21} \cdot i_{BX} = i_{BX} (1 + h_{21})$, или $i_{K3} = U_{BX} / h_{11} (1 + h_{21})$;

– в режиме XX: $U_{XX} = U_{BX} - i_{BX} \cdot h_{11}$.

$$R_{BЫX} = h_{11} \cdot (1 - h_{11}/R_{BX}) / (1 + h_{21}) \quad (7.19)$$

Учитывая, что $R_{BX} \gg h_{11}$, получим $R_{BЫX} \approx h_{11}/(1 + h_{21})$.

Выходное сопротивление эмиттерного повторителя имеет величину порядка десятков Ом, что также является достоинством каскада.

Таким образом, эмиттерный повторитель обладает высоким входным и малым выходным сопротивлениями. Следовательно, его коэффициент усиления по току может быть высоким. Эмиттерный повторитель обычно используют для согласования высокоомного источника усиливаемого сигнала с низкоомным нагрузочным устройством.

Температурная стабильность каскада обеспечивается основным резистором $R_э$, включенным в эмиттерную цепь, подобно тому, как это было выполнено в схеме каскада с ОЭ (по принципу эмиттерной стабилизации – рис. 7.14).

Усилительный каскад с общей базой (схема ОБ). Схема каскада с общей базой показана на рис. 7.19. В схеме ОБ для создания режима покоя, при котором работа обеспечивается на линейном участке характеристики, используются резисторы R'_B и R_B . Конденсатор C_B имеет на усиливаемой частоте сопротивление $1/2\pi f C_B \ll R_B$, поэтому падение переменной составляющей на этой параллельной цепочке мало и можно считать, что база соединена с общей точкой схемы.

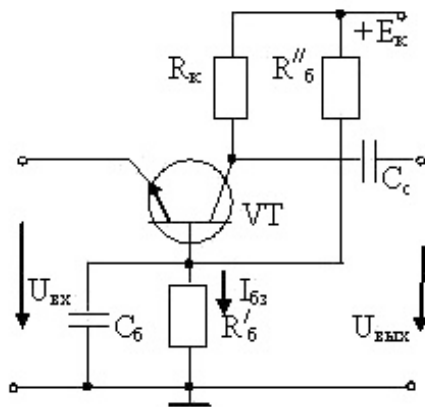


Рис. 7.19. Схема усилительного каскада с общей базой

Усиливаемый сигнал (входное напряжение $U_{ВХ}$) подается между базой и эмиттером. Через конденсатор связи C_C с коллектора снимается переменное выходное напряжение $U_{ВЫХ}$.

Каскад с общей базой имеет коэффициент усиления по напряжению примерно такой же, как в схеме с ОЭ. Однако коэффициент усиления по току гораздо ниже, так как входной ток – эмиттерный, а выходной – коллекторный. Коэффициент усиления по мощности меньше, чем в схемах ОЭ и ОК. Каскад ОБ имеет малое входное сопротивление и высокое выходное сопротивление. По указанным причинам этот каскад используется редко.

7.4. Усилительные каскады на полевых транзисторах

Каскад с общим истоком (ОИ). Схема каскада с общим истоком на полевом транзисторе с управляющим $p-n$ -переходом показана на рис. 7.20. Звено $R_{И}C_{И}$ обеспечивает отрицательное смещение на затворе $З$ относительно истока $И$. Резистор R_3 соединяет затвор с общей шиной и предназначен для стабилизации входного сопротивления каскада, причём $R_3 \approx 1$ МОм и на 1 – 2 порядка меньше входного сопротивления транзистора.

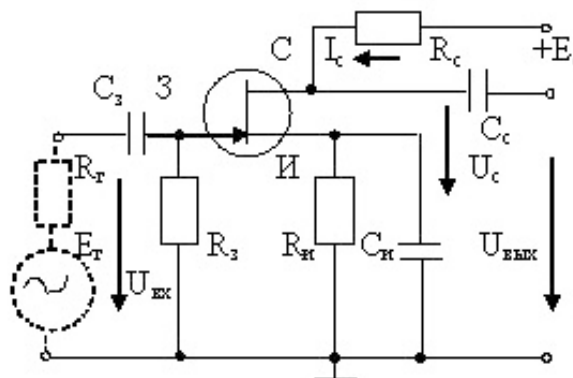


Рис. 7.20. Схема усилительного каскада ОИ на полевом транзисторе

Резистор R_C служит для ограничения тока и на нем выделяется усиленное переменное напряжение. Схема замещения усилительного каскада с ОИ для переменного тока имеет вид,

представленный на рис. 7.21. Пунктирным контуром охвачена схема замещения полевого транзистора.

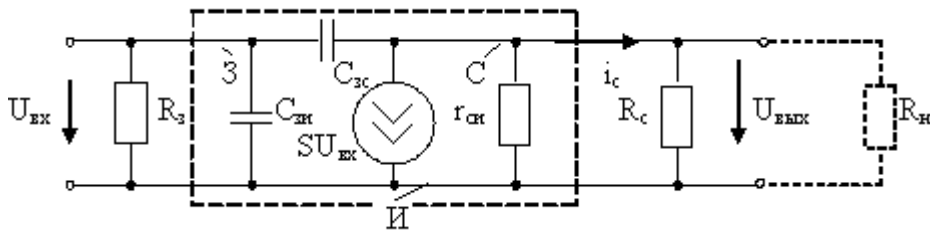


Рис. 7.21. Схема замещения каскада ОИ для переменного тока

В схеме замещения (рис. 7.21) элементы R_H и C_H , показанные в схеме на рис. 7.20, отсутствуют, так как предполагается, что емкость C_H достаточно велика и «закорачивает» цепь R_H по переменному току. $C_{ЗС}$, $C_{ЗН}$ – конденсаторы, учитывающие наличие ёмкости между затвором и стоком и между затвором и истоком.

Основными параметрами каскада являются: входное сопротивление $R_{ВХ} \approx R_З$; коэффициент усиления по напряжению $K_U = U_{ВЫХ} / U_{ВХ}$.

$$K_U = S U_{ВХ} r_{СИ} R_C / (R_C + r_{СИ}) / U_{ВХ} = S r_{СИ} R_C / (R_C + r_{СИ}), \quad (7.20)$$

где S – крутизна характеристики транзистора;

$r_{СИ}$ – внутреннее сопротивление транзистора между стоком и истоком.

Если учесть, что $R_C \ll r_{СИ}$, то

$$K_U \approx S R_C. \quad (7.21)$$

Выходное сопротивление каскада:

$$R_{ВЫХ} = R_C \parallel r_{СИ} \approx R_C. \quad (7.22)$$

Часто используют упрощенные эквивалентные схемы каскадов. Например, в приближённых расчетах применяют упрощенные эквивалентные схемы для сигналов средних и высоких частот (рис. 7.22).

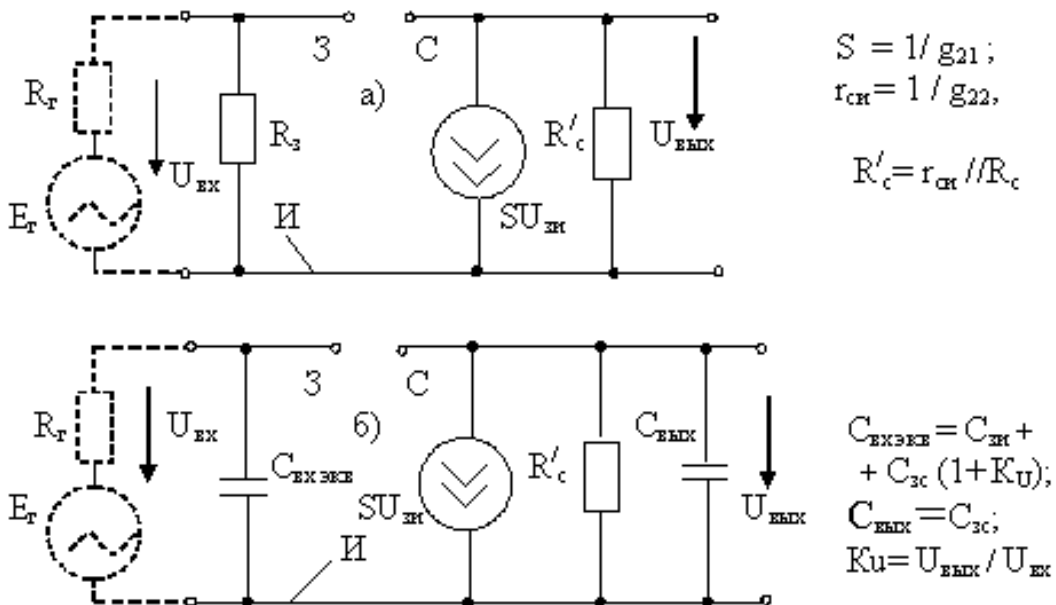


Рис. 7.22. Упрощённые схемы замещения каскада ОИ для сигналов средних (а) и высоких (б) частот

Анализ работы усилительного каскада на полевом транзисторе с общим истоком удобно провести графоаналитическим способом с помощью стоковых характеристик $I_C = f(U_C)$.

Уравнение для цепи стока и истока в режиме покоя (рис. 7.20) имеет вид: $E_C = U_C + R_C I_C$, откуда

$$I_C = (E_C - U_C) / R_C. \quad (7.23)$$

Аналогично методике, изложенной выше, в области выходных характеристик (рис. 7.23) в первом квадранте координатной плоскости проводим линию нагрузки. Стоко-затворную характеристику размещаем во втором квадранте в соответствии с положением точек пересечения нагрузочной линии с выходными характеристиками. Выбираем исходное положение характеристической (рабочей) точки (П, П' на рис. 7.23). Построение графика выходного напряжения $U_{ВЫХ}(t)$ следует начинать с построения графика входного напряжения $U_{ВХ}(t)$ в третьем квадранте рис. 7.23.

Анализ графиков изменения входного $U_{ВХ}(t)$ и выходного $U_{ВЫХ}(t)$ напряжений показывает, что направления их изменений противоположны (противофазны).

Вследствие большого разброса параметров и влияния температуры для полевых транзисторов, как и для биполярных, необходима стабилизация положения рабочей точки на характеристиках транзистора (точки П, П' на рис. 7.23).

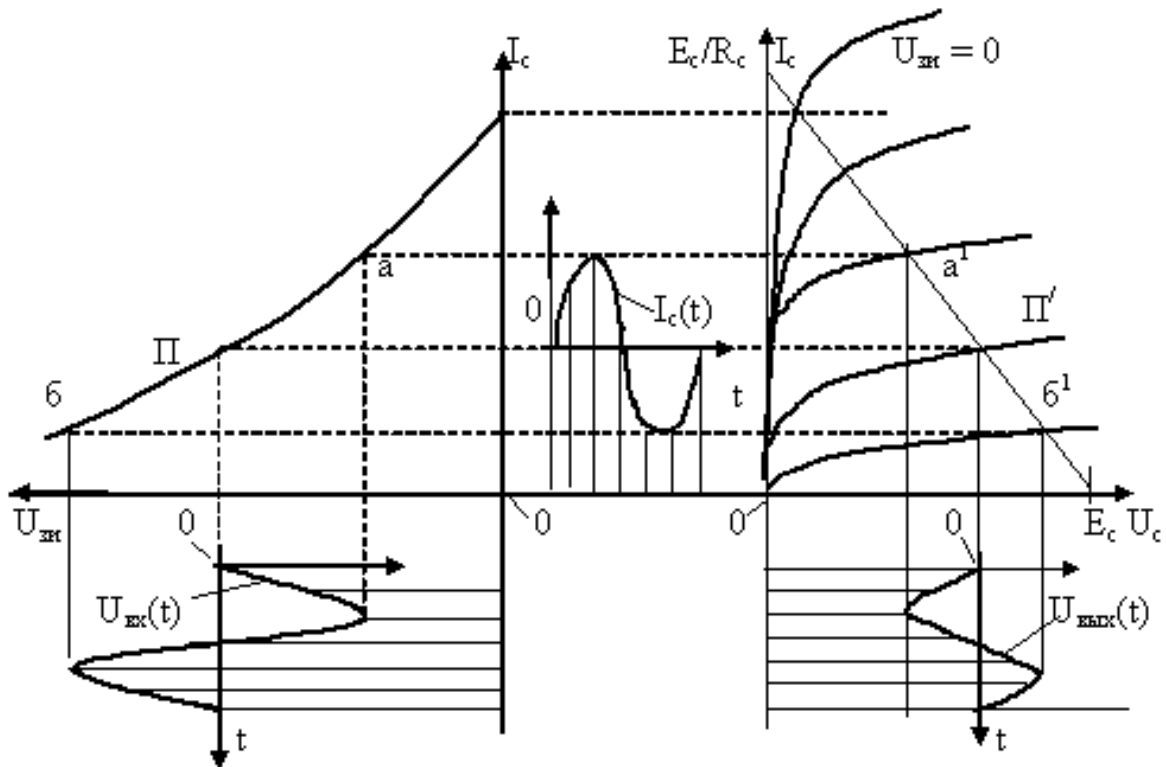


Рис. 7.23. Иллюстрация к графоаналитическому анализу работы усилительного каскада с общим истоком (ОИ)

Стабилизация достигается включением в цепь истока резистора R_H (рис. 7.20), сопротивление которого выбирается несколько большим, чем нужно для создания смещения. Для компенсации излишнего смещения на входе включают высокоомный резисторный делитель.

Истоковый повторитель (схема усилительного каскада с общим стоком). Истоковый повторитель аналогичен эмиттерному повторителю, собранному на биполярном транзисторе. Схемы каскадов с общим стоком показаны на рис. 7.24.

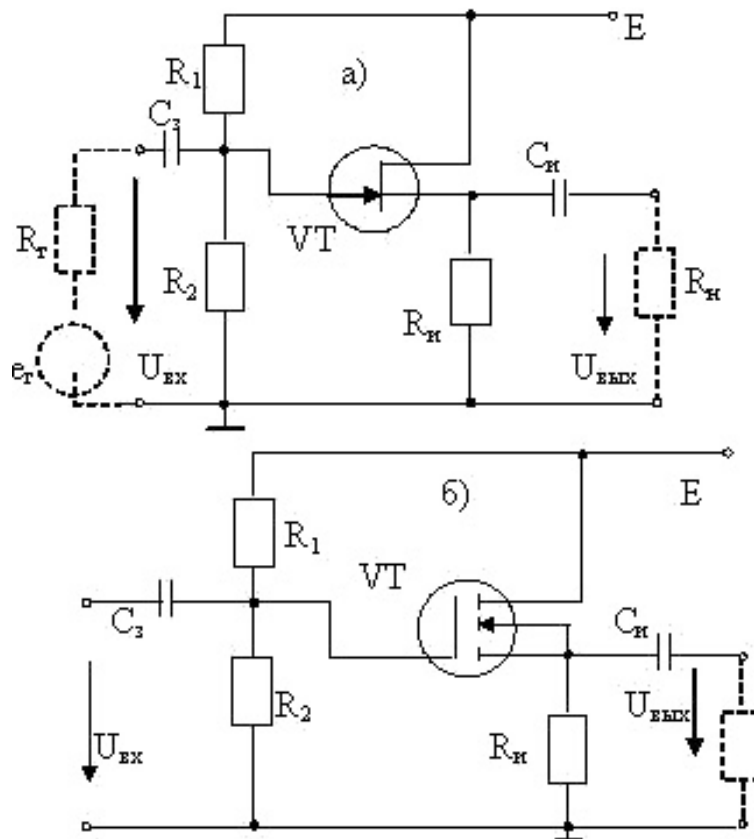


Рис. 7.24. Схемы истоковых повторителей на полевых транзисторах

Каскад (рис. 7.24, а) выполнен на транзисторе с управляющим $p-n$ -переходом (с каналом n -типа). Каскад (рис. 7.24, б) выполнен на МДП-транзисторе с индуцированным каналом n -типа. Резисторный делитель напряжения R_1, R_2 обеспечивает смещение на затворе.

Методика расчёта параметров истокового повторителя аналогична методике расчёта параметров эмиттерного повторителя. Эквивалентная схема показана на рис. 7.25.

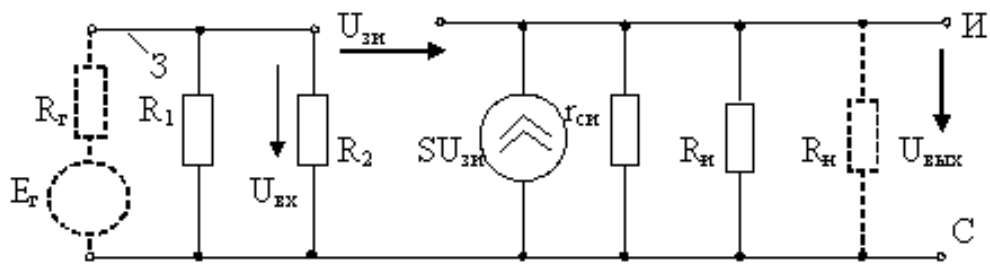


Рис. 7.25. Эквивалентная схема истокового повторителя

Эквивалентная схема показана для средних частот, как наиболее простая. Аналитические выражения для определения параметров приведены ниже (S – крутизна характеристики транзистора):

$$\begin{aligned}
 U_{ВЫХ} &= SU_{ЗИ} \cdot R'_{И}; R'_{И} = (r_{сш} \parallel R_{И} \parallel R_{H}); \\
 U_{BX} &= U_{ЗИ} (1 + S \cdot R'_w); \\
 K_U &= U_{ВЫХ} / U_{BX} = S \cdot R'_u / (1 + S \cdot R'_w); \\
 R_{BX} &= R_1 \parallel R_2; R_{ВЫХ} \approx 1/S; K_I = K_U (R_1 \parallel R_2) / R_H.
 \end{aligned}
 \tag{7.24}$$

7.5. Режимы работы усилительных каскадов

Различают три основных режима работы усилительных каскадов (три класса усиления): А, В, С [12]. Основные параметры этих режимов – нелинейные искажения и коэффициент полезного действия. Параметры класса усиления зависят от исходного состояния усилительного каскада, отражаемого положением рабочей точки на выходных характеристиках и от уровня входного усиливаемого сигнала.

Режим А характеризуется тем, что рабочую точку в режиме покоя выбирают на линейном участке (чаще всего посередине) выходной и переходной (сквозной) характеристик транзистора. Сквозная характеристика для биполярного транзистора – это зависимость выходного (коллекторного) тока от входного тока (тока базы).

Для полевого транзистора сквозная характеристика – это, например, зависимость тока стока от управляющего напряжения между затвором и истоком. Уровень (амплитуда) входного сигнала в режиме А должен быть таким, чтобы работа усилительного каскада происходила на линейном участке характеристики. В этом случае искажение формы выходного сигнала по сравнению с формой входного будут минимальными. Однако этот режим имеет низкий КПД, который вычисляется как отношение выходной (полезной) мощности $P_{ВЫХ}$ к мощности источника питания P_0 :

$$\eta = (P_{ВЫХ} / P_0) 100 \%.
 \tag{7.25}$$

Соотношение между мощностями удобно выявить, используя графическое представление процесса усиления входного сигнала в усилительном каскаде (рис. 7.11) Соответствующие построения показаны на рис. 7.26 и 7.27.

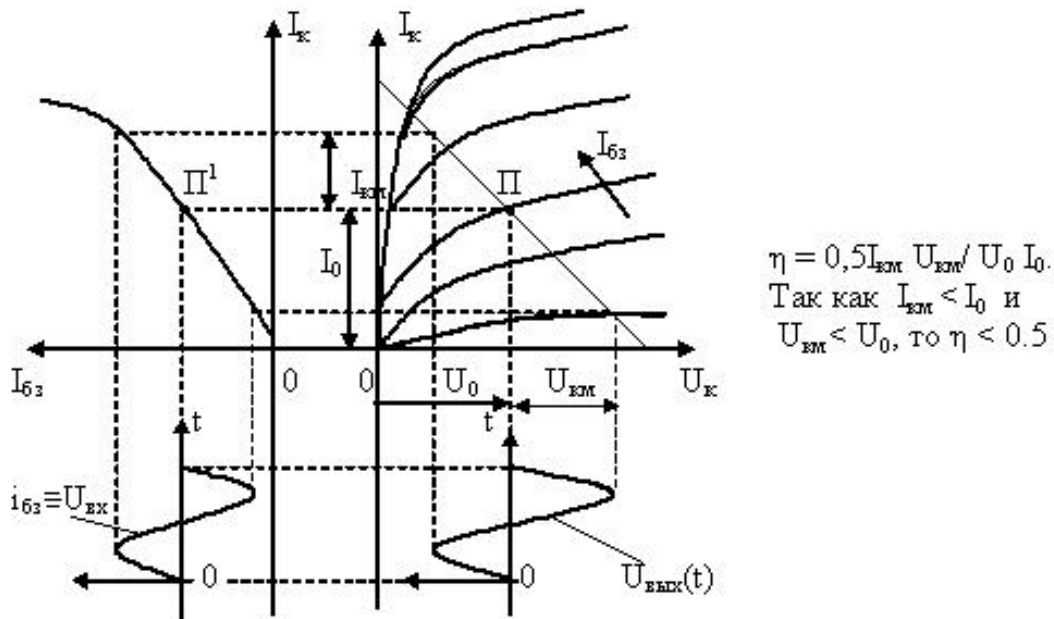


Рис. 7.26. Выбор положения рабочей точки на характеристиках каскада ОЭ в классе усиления А

Постоянные составляющие напряжения U_0 и тока I_0 определяют исходное положение рабочей точки П. Потребляемая мощность равна произведению постоянных составляющих коллекторных напряжений и токов $P_0 = U_0 I_0$. Для синусоидальных величин выходная мощность

$$P_{ВЫХ} = 0,5 U_{KM} I_{KM},$$

где U_{KM} , I_{KM} – амплитуды коллекторных напряжений и токов. Следовательно, КПД каскада в режиме А (рис. 7.26) согласно (7.25) не может быть больше 50 %.

Режим В характеризуется тем, что рабочую точку П выбирают в начале переходной характеристики (в точке отсечки) (рис. 7.27, а). В этом режиме переменные составляющие тока и напряжения транзистора возникают лишь в положительные полупериоды входного напряжения.

При синусоидальном входном сигнале будем иметь на выходе полупериод синусоиды, т.е. большие искажения. Режим В будет иметь более высокий КПД по сравнению с режимом А, так как ток покоя I_0 мал, несмотря на то, что U_0 больше ($\eta \approx 80\%$). Иногда используют режим АВ, при котором рабочая точка занимает промежуточное положение.

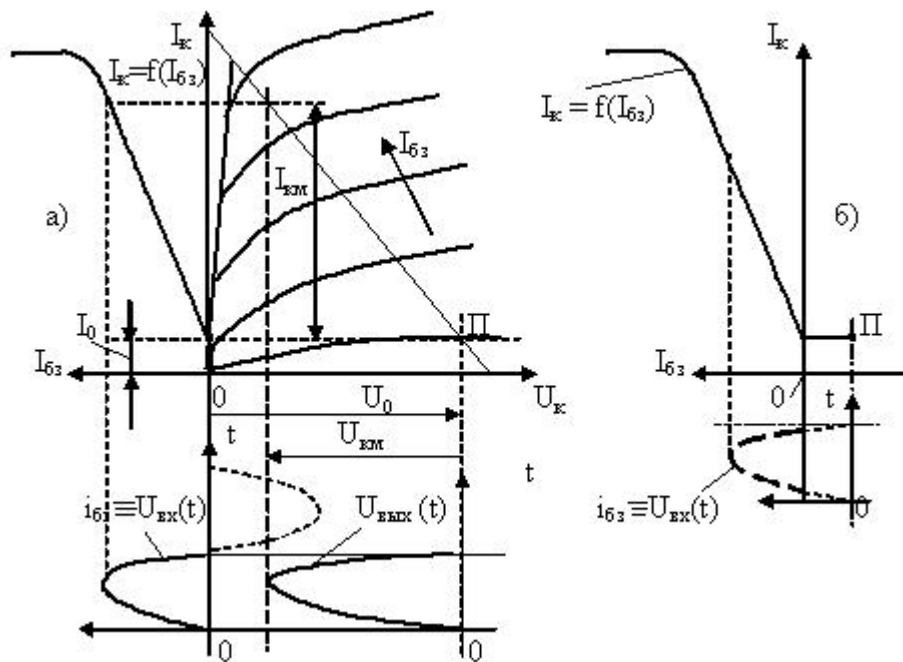


Рис. 7.27. Выбор исходного положения рабочей точки на характеристиках усилительного каскада ОЭ в режимах В (а) и С (б)

В режиме С рабочую точку выбирают за точкой отсечки и ток в транзисторе возникает только в течение некоторой части полупериода входного напряжения. Искажения будут большими, а КПД близок к 100 %. Режим С используют в избирательных усилителях, автогенераторах, выделяя из искаженного выходного сигнала основную гармонику [21].

8. УСИЛИТЕЛИ МОЩНОСТИ И УСИЛИТЕЛИ ПОСТОЯННОГО ТОКА

Усилителями мощности называют выходные каскады, предназначенные для передачи максимальной мощности в нагрузочное устройство. Нагрузочными устройствами являются обычно обмотки реле и электродвигателей, громкоговорители, нагревательные устройства. Для усилителя мощности главными показателями являются коэффициент усиления по мощности K_P и высокий КПД.

8.1. Усилители с трансформаторным включением нагрузки

Однотактный усилительный каскад. Принципиальная схема однотактного усилительного каскада с трансформаторным согласованием нагрузки приведена на рис. 8.1. Утолщёнными линиями условно изображены обмотки трансформатора TV: первичная обмотка включена в цепь коллектора транзистора VT, к вторичной обмотке подключено сопротивление нагрузки R_H .

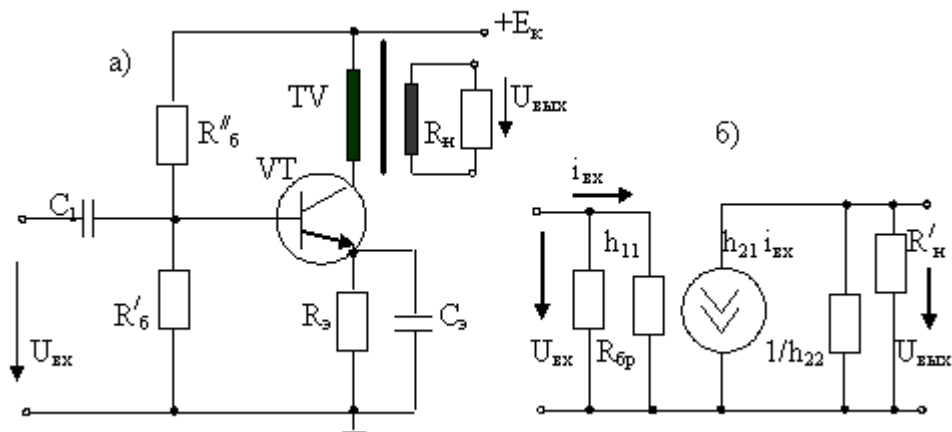


Рис. 8.1. Однотактный усилитель мощности (а) и его упрощенная схема замещения (б)

В схеме усилителя элементы $R'_Б$, $R''_Б$, $R_Э$, $C_Э$ обеспечивают выбранный режим по постоянному току и его температурную стабилизацию. Трансформатор TV согласует сопротивление резистора нагрузки R_H с выходным сопротивлением транзисторного каскада $R_{ВЫХ}$ и формирует усиленные ток и напряжение, а также гальванически отделяет цепь нагрузки и цепи каскада. В схеме замещения резистор $R_{БП}$ – эквивалентное сопротивление делителя напряжения, обеспечивающего нужное смещение на базе транзистора; R'_H – эквивалентное сопротивление нагрузки: $R'_H = n^2 R_H$, где $n = W1/W2$ – коэффициент трансформации трансформатора TV; $W1$, $W2$ – числа витков первичной (коллекторной) и вторичной обмоток. Усилитель используется чаще всего в режиме А во избежание больших искажений. Недостаток схемы – завышенная мощность трансформатора из-за подмагничивания магнитного сердечника трансформатора постоянным током коллектора.

Двухтактный трансформаторный усилитель мощности. Усилитель состоит из двух симметричных плеч (рис. 8.2). Транзисторы VT1, VT2 подбирают с максимально близкими параметрами. Каждый из транзисторов работает противофазно. Входной трансформатор TV_{ВХ} обеспечивает получение одинаковых по модулю, но противоположных по фазе входных напряжений. Выходной трансформатор TV_{ВЫХ} суммирует переменные выходные токи и напряжения транзисторов. R_1 , R_2 – делитель, обеспечивающий заданное положение рабочей точки (смещение) транзисторов. В этой схеме, в отличие от однотактной, отсутствует подмагничивание выходного трансформатора постоянным током. Это благоприятно сказывается на форме выходного сигнала и других показателях.

Особенно эффективен режим В, когда каждый из транзисторов участвует в формировании выходного напряжения только в течение одного полупериода. Транзисторы работают поочередно, образуя гармоническое выходное напряжение из двух полуволн.

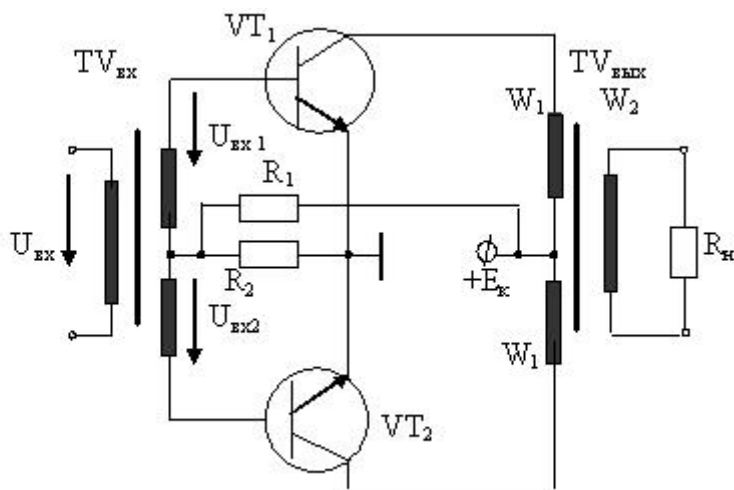


Рис. 8.2. Схема двухтактного трансформаторного усилителя мощности

Основные достоинства схемы: гальваническое разделение входных и выходных цепей, высокий КПД. Недостаток – сложность, обусловленная необходимостью использования двух трёхобмоточных трансформаторов и трудность обеспечения симметрии в схеме.

8.2. Безтрансформаторные двухтактные усилители

Безтрансформаторные двухтактные усилители используются в выходных каскадах электронных устройств. На схеме рис. 8.3 показан усилитель на двух одинаковых биполярных транзисторах.

Транзисторы управляются двумя противофазными сигналами $U_{ВХ1}$, $U_{ВХ2}$. В первом такте участвует, например, VT2, к базовой цепи которого приложено открывающее напряжение – полуволна $U_{ВХ2}$.

В этот полупериод транзистор VT1 будет закрыт положительной полуволной $U_{ВХ1}$. Во втором такте транзистором VT1 усиливается вторая полуволна входного тока, а VT2 будет закрыт.

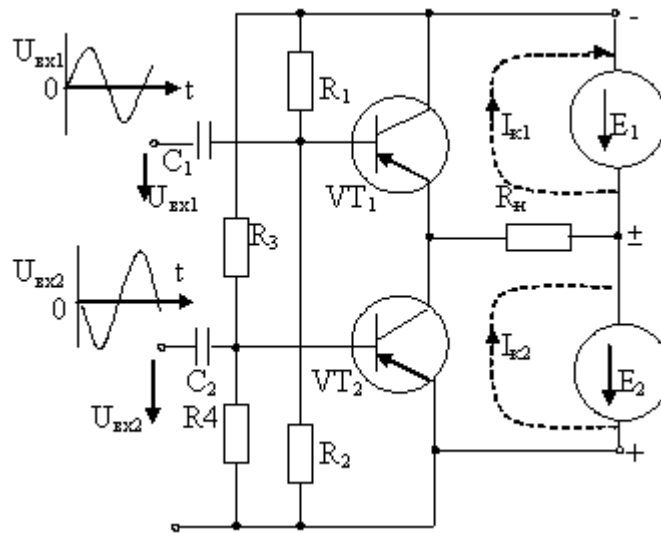


Рис. 8.3. Схема двухтактного безтрансформаторного усилителя с транзисторами одного типа проводимости

Вариант схемы двухтактного безтрансформаторного усилителя на транзисторах разного типа проводимости (на комплементарных транзисторах) показан на рис. 8.4.

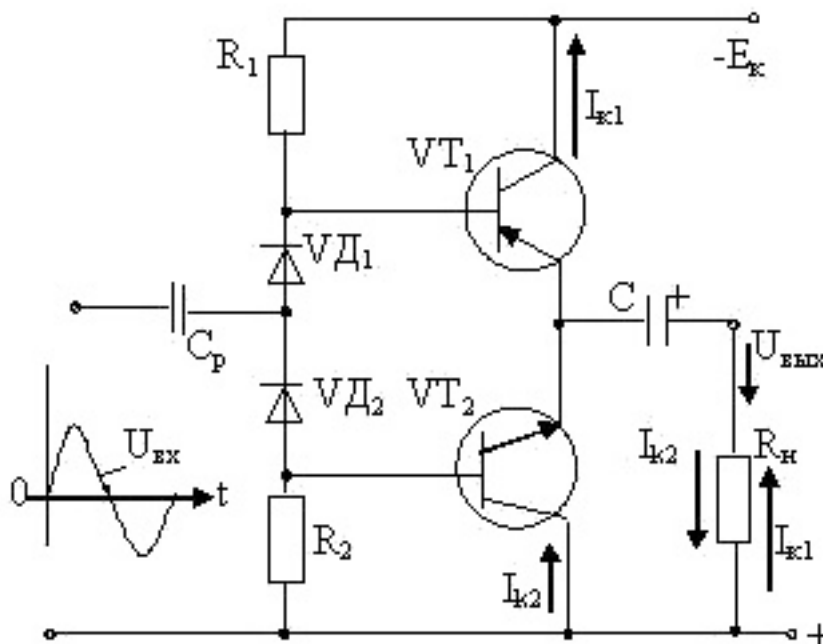


Рис. 8.4. Схема двухтактного усилителя с одним источником питания

В схеме нужен конденсатор C большой ёмкости, так как он заменяет источник питания в такте, когда транзистор VT_1 закрыт. Транзисторы должны иметь идентичные характеристики. Эти условия ограничивают область применения такого усилителя.

8.3. Усилители постоянного тока

Усилители постоянного тока (УПТ) – это усилители, способные усиливать не только сигналы переменного тока, но и сигналы, медленно изменяющиеся во времени, т.е. сигналы,

эквивалентная частота которых практически равна нулю. АЧХ УПТ отличается от АЧХ усилителя переменных сигналов (рис. 8.5).

Связь источника сигнала со входом усилителя и междкаскадные связи в УПТ не могут быть осуществлены посредством конденсаторов и трансформаторов подобно усилителям переменного тока.

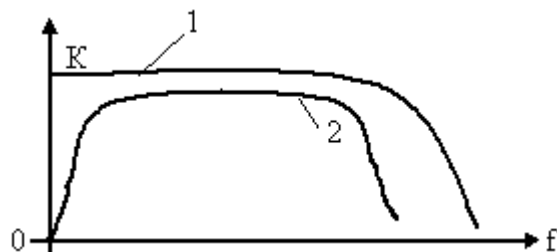


Рис. 8.5. Примерный вид АЧХ усилителя постоянного тока (1) и усилителя переменного тока (2)

В усилителях переменного тока связь входных и выходных цепей осуществляется резистивно-емкостными или трансформаторными цепями. Для передачи сигнала в УПТ по тракту усиления необходима непосредственная (с помощью проводников или резисторов) связь по постоянному току между усилительными каскадами и источником сигнала. В области высоких частот в УПТ сказываются паразитные емкостные и индуктивные связи, которые приводят к снижению коэффициента усиления в области высоких частот также, как и в усилителе переменного тока с резистивно-емкостными связями (рис. 8.5).

УПТ должны удовлетворять нескольким требованиям:

- при отсутствии входного сигнала должен отсутствовать выходной сигнал;
- при изменении знака входного сигнала должен изменяться знак и выходной сигнал;
- выходное напряжение должно быть пропорционально входному.

Усилители с непосредственной связью между каскадами. Непосредственная связь каскадов обуславливает особенности расчета их режима покоя (режима, при котором отсутствует входной сигнал).

В первую очередь необходимо из усиливаемого и выходного сигналов убрать постоянные составляющие, обеспечивающие исходный режим работы усилительного элемента. Это можно, например, осуществить компенсационным методом. Упрощенная схема каскада УПТ на одном транзисторе показана на рис. 8.6. Схема имеет, в основном, только теоретическое значение, на практике используются другие схемы, лишенные недостатков, присущих рассматриваемой.

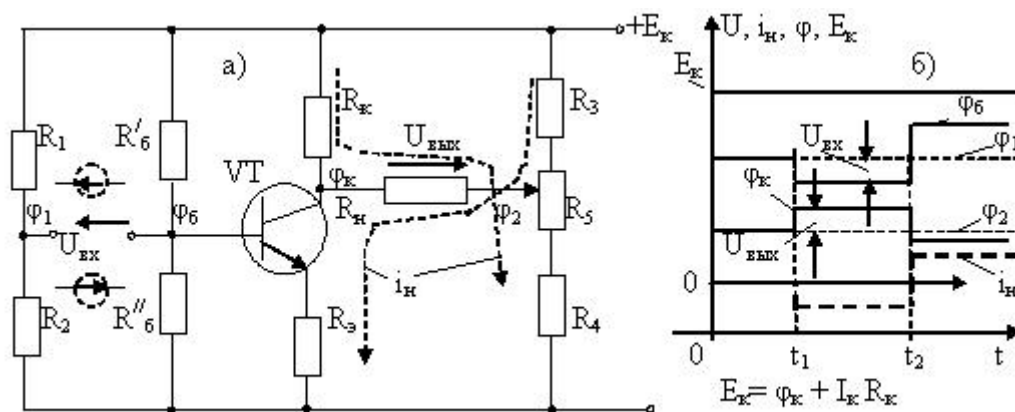


Рис. 8.6. Схема каскада УПТ с компенсацией постоянных составляющих (а) и диаграммы изменения сигналов (б):

φ_i – потенциалы в соответствующих точках;

i_H – ток в сопротивлении нагрузки R_H ;

U_{BX} – входной (усиливаемый) сигнал, $U_{BX} = \varphi_1 - \varphi_6$; $U_{ВЫХ}$ – выходное напряжение,

$U_{ВЫХ} = \varphi_k - \varphi_2$; R_5 – резистор настройки нулевого уровня выходного напряжения при отсутствии входного сигнала

В схеме отсутствуют конденсаторы внутрикаскадных связей, поэтому вид АЧХ соответствует таковому для УПТ (рис. 8.5).

Резистор R_3 осуществляет температурную стабилизацию и расширяет полосу пропускания каскада за счёт создания отрицательной обратной связи по току нагрузки.

Сопротивление нагрузки R_H включено между коллектором и средней точкой делителя R_3, R_5, R_4 . Входной сигнал (напряжение U_{BX}) подаётся между базой и средней точкой делителя R_1, R_2 .

При отсутствии входного напряжения ($U_{BX} = 0$) и равенстве потенциалов в соответствующих точках ($\varphi_1 = \varphi_6, \varphi_k = \varphi_2$) ток в нагрузке отсутствует ($i_H = 0$). Для точной подстройки режима служит переменный резистор R_5 . Если, например, на вход подать отрицательный сигнал (момент t_1 на рис. 8.6, б), ток базы транзистора уменьшится. Изменение тока базы вызывает соответствующее изменение тока коллектора, увеличивается потенциал φ_k , вызывая ток i_H в резисторе R_H . Если входной сигнал меняет знак (момент t_2) – ток коллектора увеличивается, потенциал φ_k уменьшается, в резисторе R_H ток изменит направление. Таким образом, схема удовлетворяет требованиям, предъявляемым к УПТ.

Рассмотренная выше схема усилителя постоянного тока имеет следующие недостатки:

а) нагрузочный резистор не соединен с общей точкой схемы;

б) источник входного сигнала не соединен с общей точкой схемы;

в) требуется тщательная предварительная настройка исходного состояния и подстройка в процессе работы. Это создает неудобства при построении более сложных схем.

Названные недостатки можно частично устранить, если использовать не один, а два источника питания.

Упрощенная схема каскада УПТ представлена на рис. 8.7.

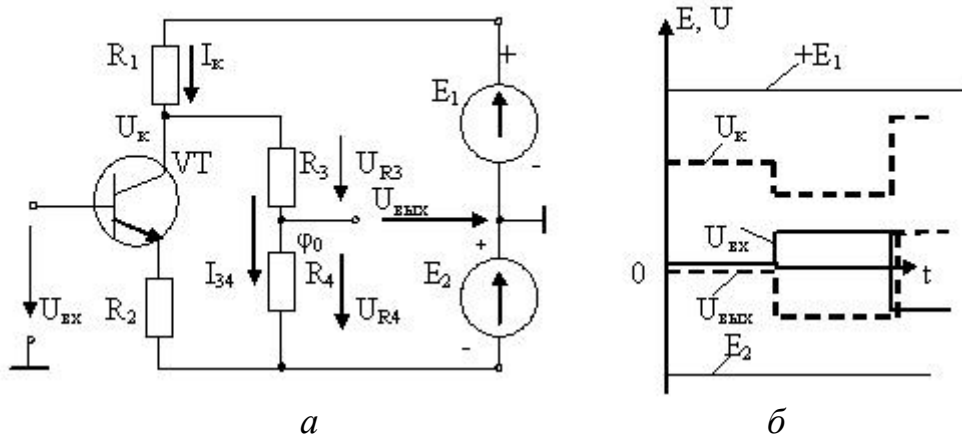


Рис. 8.7. Упрощенная схема (а) и диаграммы (б) сигналов каскада УПТ с двумя источниками питания

Работу каскада УПТ (рис. 8.7) можно пояснить следующим образом.

В контуре U_K, E_2, R_4, R_3 справедливо уравнение:

$$U_{R3} + U_{R4} = U_K + E_2.$$

Потенциал средней точки φ_0 делителя R_3R_4 должен быть равен нулю в исходном состоянии схемы, для чего должно соблюдаться условие $I_{34}R_4 = E_2$. В этом случае $E_2 = U_{R4}$, а $U_{R3} = U_K$. Ток I_{34} выбирают из соотношения $I_{34} = (0,02 - 0,1) I_K$, т.е. значительно меньше тока коллектора, чтобы не нарушать режим работы транзистора, в этом случае $R_3 = U_K / I_{34}$, $R_4 = E_2 / I_{34}$.

При подаче, например, положительного входного напряжения $U_{ВХ}$ возрастает ток базы, увеличивается ток коллектора I_K и падение напряжения $R_1 I_K$, снижается напряжение коллектора U_K . Это приводит к снижению потенциала средней точки φ_0 и появлению отрицательного выходного напряжения. Если $R_3 \gg R_1, R_4 \gg R_1$, (в этом случае можно пренебречь шунтирующим действием делителя R_3R_4) коэффициент усиления напряжения схемы можно приближённо определить по соотношению:

$$K = K_0 R_4 / (R_3 + R_4), \quad (8.1)$$

где K_0 – коэффициент усиления напряжения усилителя с коллекторной нагрузкой без делителя R_3R_4 .

Дрейф в УПТ (дрейф нуля). С течением времени в УПТ изменяются токи транзисторов и напряжения на их электродах, нарушается компенсация постоянных составляющих напряжений и на выходе УПТ появляется напряжение при отсутствии входного сигнала. Это явление называют дрейфом нуля.

УПТ должен усиливать напряжение вплоть до самых низких частот, поэтому всякое изменение постоянных составляющих напряжения из-за нестабильности источников питания, старения транзисторов, изменения температуры окружающей среды принципиально не отличается от полезного сигнала. Дрейф нуля можно наблюдать, если вход усилителя УПТ замкнуть накоротко, а на выходе включить милливольтметр. С течением времени на выходе появится напряжение дрейфа $U_{ВЫХ} = U_{ДР}$ (рис. 8.8).

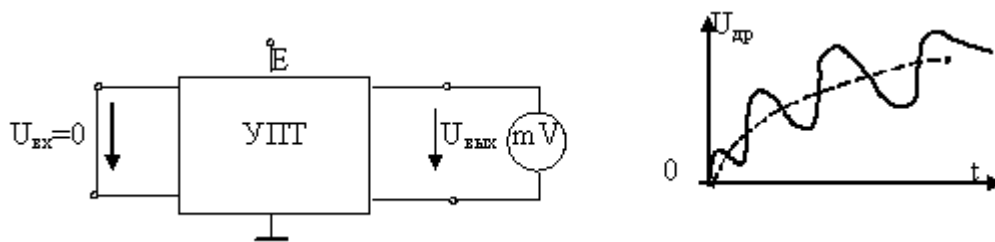


Рис. 8.8. Структурная схема для обнаружения дрейфа нуля и диаграмма изменения напряжения дрейфа после включения схемы

Если УПТ имеет коэффициент усиления по напряжению K , то величину дрейфа оценивают по выражению $U_{др} = U_{вых} / K$ при $U_{вх} = 0$ и называют дрейфом, приведенным к входу усилителя.

УПТ может правильно воспроизводить на выходе только те сигналы, которые значительно превышают напряжение дрейфа, т.е. при $U_{вх} \gg U_{др}$, поэтому $U_{др}$ определяет чувствительность усилителя по входу. Напряжение дрейфа условно можно разделить на две составляющие: монотонно изменяющаяся и переменная составляющие (медленный и быстрый дрейф).

Первая обусловлена изменением характеристик транзисторов, вторая – колебаниями напряжения источника питания, температуры и т.п.

Борьбу с дрейфом осуществляют различными способами, главные из них:

- стабилизация напряжения источников питания;
- стабилизация температурного режима;
- подбор и тренировка транзисторов;
- преобразование усиливаемого сигнала;
- использование дифференциальных (балансных) схем УПТ.

Например, при стабилизации напряжения питания с точностью $\pm 0,01\%$, температурной стабилизации $\pm 1^\circ\text{C}$ удастся снизить дрейф усилителя до $U_{др\text{вых}} \approx (5 - 20)$ мВ.

8.4. Дифференциальный усилитель

Одним из эффективных способов борьбы с дрейфом нуля является использование дифференциальных схем усиления сигналов постоянного тока [8]. Дифференциальный усилитель (ДУ) – это устройство, усиливающее разность двух напряжений. В идеальном ДУ выходное напряжение должно быть пропорционально разности абсолютных величин этих напряжений. Входные и выходные напряжения определяются относительно общей точки схемы, являющейся также общей точкой двух последовательно включенных источников питания (рис. 8.9).

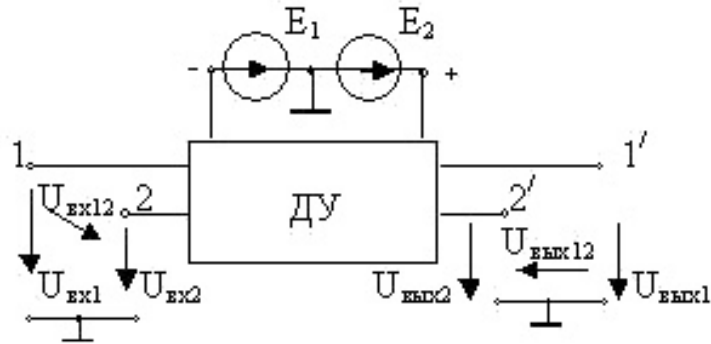


Рис. 8.9. Структурная схема дифференциального усилителя

Коэффициент усиления ДУ определяется как отношение разности выходных (усиленных) сигналов к разности входных сигналов:

$$K_P = (U_{ВЫХ1} - U_{ВЫХ2}) / (U_{ВХ1} - U_{ВХ2}) = U_{ВЫХ12} / U_{ВХ12}. \quad (8.2)$$

В реальном ДУ коэффициент усиления (передачи) напряжения K_P зависит не только от разности, но и от суммы напряжений. Это выражается в том, что выходное напряжение ДУ определяется по двум коэффициентам передачи входных сигналов:

$$U_{ВЫХ12} = U_{ВЫХ1} - U_{ВЫХ2},$$

$$U_{ВЫХ12} = K_P(U_{ВХ1} - U_{ВХ2}) \pm K_C (U_{ВХ1} + U_{ВХ2}) / 2, \quad (8.3)$$

где K_P – коэффициент усиления разностного напряжения;

K_C – коэффициент передачи суммы входных сигналов. Полусумму входных сигналов $(U_{ВХ1} + U_{ВХ2}) / 2$ называют синфазным сигналом. С учетом приведенных соотношений можно дать определение коэффициента передачи синфазного сигнала, полагая $(U_{ВХ1} - U_{ВХ2}) = 0$:

$$K_C = 2 (U_{ВЫХ1} - U_{ВЫХ2})_{C\Phi} / (U_{ВХ1} + U_{ВХ2}). \quad (8.4)$$

Коэффициент передачи синфазного сигнала есть отношение напряжения на выходе к синфазному входному напряжению при разностном напряжении на входе, равном нулю. Качество ДУ оценивается коэффициентом ослабления синфазного сигнала:

$$K_{ОЛС\Phi} = K_P / K_C. \quad (8.5)$$

С учетом (8.5) выходное напряжение будет определяться соотношением:

$$U_{ВЫХ12} = K_P [(U_{ВХ1} - U_{ВХ2}) \pm (U_{ВХ1} + U_{ВХ2}) / 2 K_{ОЛС\Phi}]. \quad (8.6)$$

У «хороших» ДУ обычно $K_{ОЛС\Phi} = (80 - 120)$ дБ.

Относительную погрешность усиления разности напряжений можно найти по выражению:

$$\delta = 2(U_{ВХ1} + U_{ВХ2}) / [K_{ОЛС\Phi} (U_{ВХ1} - U_{ВХ2})]. \quad (8.7)$$

Выражение (8.7) показывает, что δ тем меньше, чем больше $K_{ОЛС\Phi}$.

Принципы построения дифференциальных усилительных каскадов. ДУ построены по принципу 4-плечевого измерительного моста (рис. 8.10).

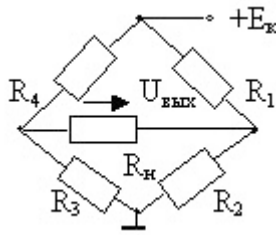


Рис. 8.10. Схема 4-плечевого измерительного моста

Мост сбалансирован (находится в равновесии), если $R_1R_3 = R_2R_4$, при этом $U_{ВЫХ} = 0$. Изменение напряжения питания E_K и пропорциональное изменение резисторов не нарушает равновесия в схеме.

Схема дифференциального усилителя показана на рис. 8.11, в ней вместо резисторов моста используются транзисторы.

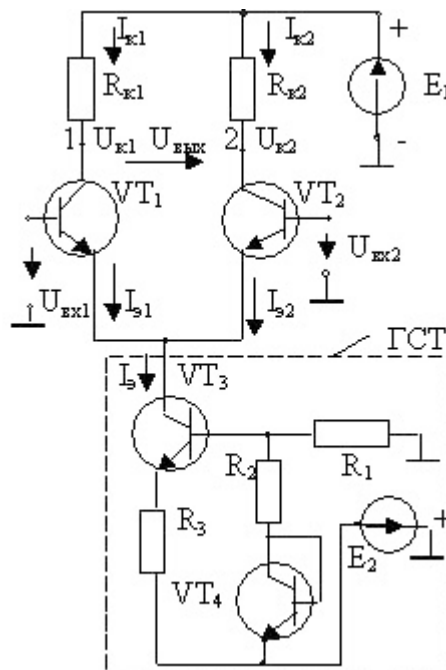


Рис. 8.11. Схема ДУ с транзисторами в плечах равновесного моста

Стабильность работы ДУ достигается не только использованием свойств равновесного моста, но и обеспечением стабильности тока $I_э$, протекающего в цепях источников питания. Величина этого тока определяется параметрами схемы, называемой генератором стабильного тока (ГСТ). В неё входят транзисторы VT_3, VT_4 , резисторы R_1, R_2, R_3 и источник E_2 . Равновесный мост образуют резисторы $R_{к1} = R_{к2}$, идентичные транзисторы VT_1, VT_2 . Если $E_1 = E_2$, то $I_{э1} = I_{э2} = I_э/2$. Если $U_{ВХ1} = U_{ВХ2}$, то $U_{к1} = U_{к2} = E_1 - I_эR_{к1}/2$, $U_{ВЫХ} = 0$. Это будет, в частности, и при $U_{ВХ1} = U_{ВХ2} = 0$, т.е. когда входы ДУ соединены с общей точкой схемы.

Наличие симметрии в схеме 4-плечевого моста с транзисторами – обязательное условие правильной работы схемы, поэтому характеристики используемых транзисторов должны быть идентичны.

Высокая стабильность ДУ (нечувствительность к дрейфу нуля) обеспечивается тем, что изменения параметров идентичных элементов происходят в одну сторону и при вычитании на выходе не проявляются.

Например, при изменении температуры напряжения U_{K1} и U_{K2} изменяются одинаково, и в выходном разностном сигнале $U_{ВЫХ}$ это изменение практически не ощущается.

Входных сигналов не обязательно должно быть два. В частности, один из сигналов может быть равен нулю. Входы называют дифференциальными, причем один из входов называют *инвертирующим*, а другой *неинвертирующим*. Для определения аналитических соотношений изобразим упрощенную схему ДУ (рис. 8.12).

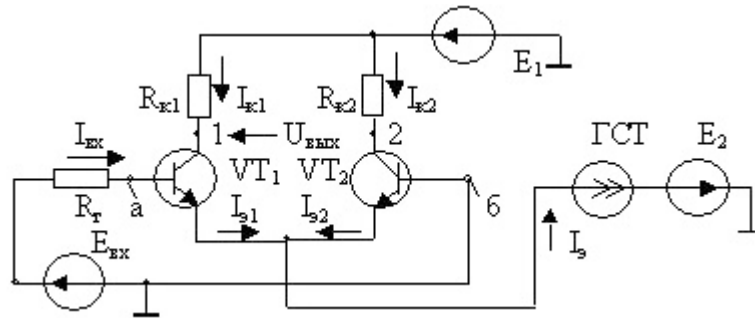


Рис. 8.12. Упрощенная схема ДУ

Можно заметить, что если подать входной сигнал $E_{ВХ}$ на базу VT_1 , то коллекторное напряжение в точке 1 (U_{K1}) с увеличением $E_{ВХ}$ уменьшается, т.е. инвертируется. При этом коллекторное напряжение в точке 2 (U_{K2}) с увеличением $E_{ВХ}$ тоже увеличивается, т.е. не инвертируется.

Поэтому вход a называют инвертирующим; b – не инвертирующим. При этом выходное напряжение:

$$U_{ВЫХ} = U_{K2} - U_{K1} = 2\Delta U_K, \quad (8.8)$$

где ΔU_K – величина изменения каждого коллекторного напряжения.

Интересно, что если, например, $I_{Э2} = 0$ (обрыв цепи эмиттера VT_2), то $I_{Э1} \approx I_{K1} \approx I_{Э}$, $U_{K1} = E_1 - I_{Э1} R_{K1}$, $U_{K2} = E_1$, $U_{ВЫХ} = I_{Э} R_{K1} = \text{Const}$.

Схема теряет способность усиления входного сигнала. С изменением полярности входного сигнала или при подаче входного сигнала на базовую цепь транзистора VT_2 процессы протекают аналогично.

Расчет коэффициента усиления по напряжению для дифференциального каскада.

Для упрощения будем считать, что входные сопротивления каскада по каждому входу транзисторов VT_1 ,

VT_2 (рис. 8.12) одинаковы, а $R_H = \infty$ (режим ХХ), тогда

$I_{ВХ} = E_{ВХ} / (R_{Г} + R_{БХ1} + R_{БХ2}) \approx E_{ВХ} / (R_{Г} + 2h_{11Э})$, где R_r – внутреннее сопротивление источника входного сигнала $E_{ВХ}$. Входные токи создают приращения коллекторных токов $\pm \Delta I_K = \pm I_{ВХ} h_{21Э}$. Приращения токов вызывают приращения коллекторных напряжений:

$$\pm \Delta U_K = \pm \Delta I_K R_K = \pm h_{21Э} I_{ВХ} R_K.$$

Коэффициент усиления по напряжению здесь удобнее определить по соотношению: $K_{УХХ} = (U_{K1} - U_{K2}) / E_{ВХ}$ или $K_{УХХ} = 2\Delta U_K / E_{ВХ}$. После подстановки имеем

$$K_{УХХ} = 2 h_{21Э} \cdot R_K / (R_{Г} + 2h_{11Э}). \quad (8.9)$$

Если учесть сопротивление нагрузки, то:

$$K_{UH} = 2h_{21Э} \cdot (R_K \parallel R_H) / (R_\Gamma + 2h_{11Э}).$$

Если $R_\Gamma \rightarrow 0$, а $R_H \rightarrow \infty$, то

$$K_{UD} = h_{21Э} \cdot R_K / h_{11Э}, \quad (8.10)$$

где K_{UD} – коэффициент усиления каскада при указанных условиях.

В случае, когда подаются оба сигнала и подаваемые входные напряжения разнополярны, то

$$U_{ВЫХ} = K_{UD} \cdot [U_{ВХ1} - (-U_{ВХ2})] = K_{UD} (U_{ВХ1} + U_{ВХ2}). \quad (8.11)$$

Если подаваемые входные напряжения однополярны (синфазны), то

$$U_{ВЫХ} = K_{UD} (U_{ВХ1} - U_{ВХ2}). \quad (8.12)$$

8.5. Некоторые схемные решения, используемые в усилителях

С целью улучшения свойств ДУ используют решения, которые часто встречаются в схемах усилительных каскадов интегральных элементов. Одно из таких решений – генератор стабильного тока, схема которого показана на рис. 8.13.

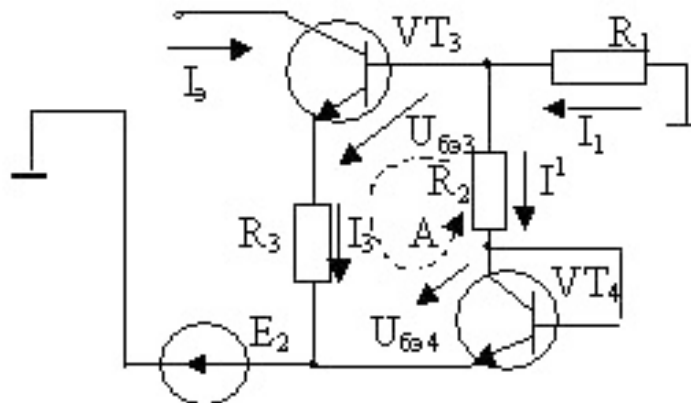


Рис. 8.13. Расчетная схема ГСТ

Для определения свойств ГСТ используем уравнение баланса напряжений в контуре А: $U_{БЭ3} + I_3 R_3 = I_1 R_2 + U_{БЭ4}$. Током, ответвляющимся в базу VT_3 , пренебрегаем. В этом случае $I_1 = I^1$, а входной ток $I_Э$ равен току I_3 . Определим величину тока $I_Э$:

$$I_Э = [I_1 R_2 + (U_{БЭ4} - U_{БЭ3})] / R_3. \quad (8.13)$$

$$\text{Если } U_{БЭ3} = U_{БЭ4}, \text{ то } I_Э = I_1 R_2 / R_3 = [E_2 / (R_1 + R_2)] R_2 / R_3. \quad (8.14)$$

Если E_2 стабильно и R_1, R_2, R_3 – точные, то $I_Э = \text{Const}$ независимо от сопротивления той части схемы ДУ, откуда он вытекает (но обязательно при её наличии).

Схемное решение ГСТ, называемое «токовое зеркало» представлено на рис. 8.14.

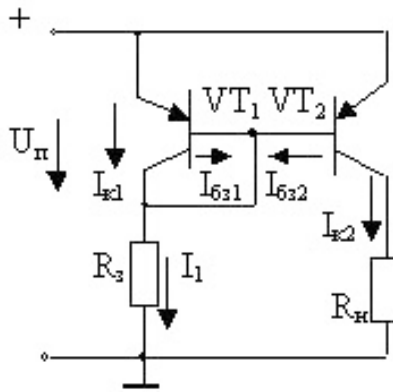


Рис. 8.14. Схема «токовое зеркало»

Для схемы справедливы уравнения:

$$I_1 = I_{K1} + I_{B31} + I_{B32} = (1 + h_{21,1})I_{B31} + I_{B32}; I_{K2} = h_{21,2} I_{B32},$$

$$I_{K1}/I_{K2} = [(1 + h_{21,1})I_{B31} + I_{B32}] / h_{21,2} I_{B32}. \quad (8.15)$$

Если $I_{B31} = I_{B32}$, что может быть лишь при идентичных транзисторах, $h_{21,1} = h_{21,2} \gg 1$, то $I_{K2} = I_1(h_{21,1} + 2)/h_{21,2} = I_1(1 + 2/h_{21,2})$, т.е. ток I_{K2} приближенно равен I_1 .

Ток в цепи резистора R_3 определяется напряжением U_{π} :

$I_1 = (U_{\pi} - U_{БЭ}) / R_3$, а ток I_{K2} практически не зависит от сопротивления резистора R_H (это свойство генератора тока). Равенство $I_1 = I_{K2}$ определило название схемы – «токовое зеркало». На транзисторах с проводимостью типа $n-p-n$ схема «токовое зеркало» будет иметь вид, показанный на рис. 8.15.

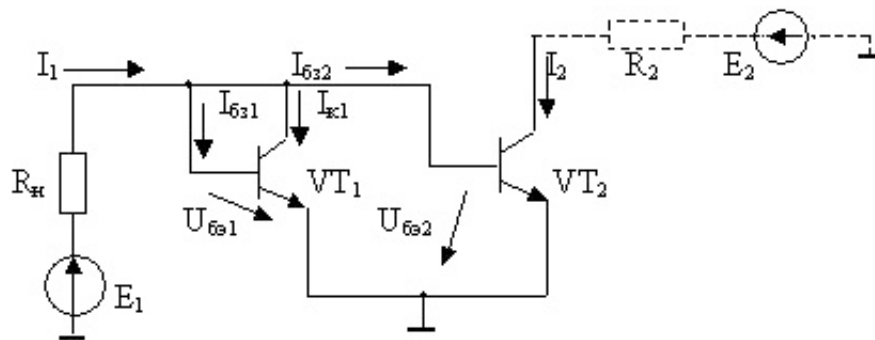


Рис. 8.15. «Токовое зеркало» на транзисторах $n-p-n$

Для схемы справедливы уравнения: $I_{K1} = h_{21} I_{B31}$; $I_1 = I_{K1} + 2I_{B31}$, так как $I_{B31} = I_{B32}$, потому что $U_{БЭ1} = U_{БЭ2}$; $I_2 = h_{21} I_{B32} = h_{21} I_{B31}$; $I_1 = (E_1 - U_{БЭ1})/R_H$.

Определяем отношение токов, подставляя их значения:

$$I_2 / I_1 = h_{21} I_{B31} / (I_{K1} + 2I_{B31}) = h_{21} / (2 + h_{21}) \approx 1. \quad (8.16)$$

При достаточно больших значениях R_H , h_{21} и E_1 получим $I_2 = I_1 \approx E_1 / R_H$, что соответствует свойству «токового зеркала». Улучшенный вариант схемы (рис. 8.14) представлен на рис. 8.16.

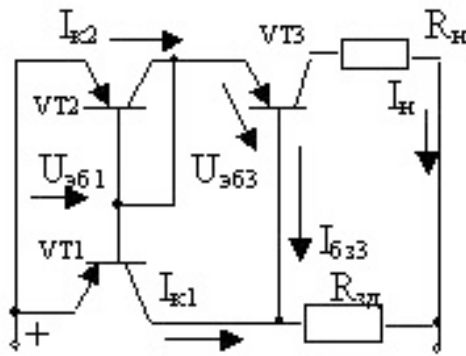


Рис. 8.16. Улучшенный вариант «токового зеркала»

Здесь выполняется соотношение: $I_H = I_{K2} + I_{B31} + I_{B32} - I_{B33}$. Если $R_{зд} \gg R_H$, а транзисторы работают в линейном режиме и $I_{B31} \ll I_{K1}$, то $I_{K2} = I_{K1}$, ток нагрузки I_H практически не зависит от сопротивления R_H .

«Токовое зеркало» – динамическая нагрузка ДУ. Рассмотрим схему дифференциального каскада, в которой вместо резисторов нагрузки включены транзисторы по схеме «токовое зеркало» (рис. 8.17). Такое включение называют динамической нагрузкой.

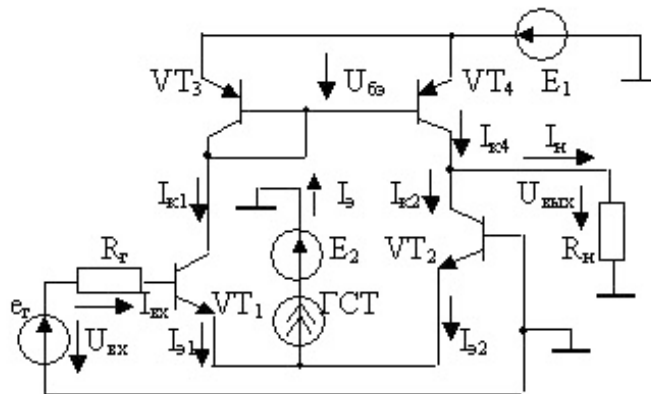


Рис. 8.17. Схема ДУ с динамической нагрузкой

По свойству «токового зеркала» при идентичности параметров транзисторов в схеме соблюдается равенство $I_{K1} = I_{K4}$. Ток в нагрузке (резисторе R_H) определяется соотношением $I_H = I_{K4} - I_{K2}$.

В режиме покоя ($e_G = 0$, $U_{BX} = 0$) для дифференциальной схемы справедливо следующее соотношение токов:

$$I_{K1} = I_{K4} = I_{K2} = I_{Э1} = I_{Э2} = I_{Э}/2.$$

Если на вход подаётся усиливаемый сигнал ($e_G \neq 0$), создающий ток I_{BX} в базовых цепях входных транзисторов, например, показанного на схеме направления, то в коллекторных токах появляются приращения: $I_{K1} = I_{Э}/2 + h_{21} I_{BX}$; $I_{K2} = I_{Э}/2 - h_{21} I_{BX}$.

Учитывая, что $I_{K1} = I_{K4}$, получим выражения для выходных величин:

$$I_H = I_{K4} - I_{K2} = 2 h_{21} I_{BX}; \quad U_{ВЫХ} = 2 h_{21} I_{BX} R_H. \quad (8.17)$$

Если изменится полярность входного тока, изменится знак $U_{ВЫХ}$. Коэффициент усиления напряжения определится соотношением:

$$K_U = U_{\text{ВЫХ}} / e_{\Gamma} = 2 h_{21} R_H / (R_{\Gamma} + 2 h_{11}). \quad (8.18)$$

Выражение (8.18) показывает, что коэффициент усиления схемы K_U пропорционален сопротивлению резистора нагрузки R_H .

Составные транзисторы. В усилительных схемах, в том числе и дифференциальных, часто используются так называемые составные транзисторы, представляющие собой два или более транзистора, которые собраны в схему, имеющую три вывода и работающую как отдельный транзистор. Простейшие схемы составных транзисторов представлены на рис. 8.18.

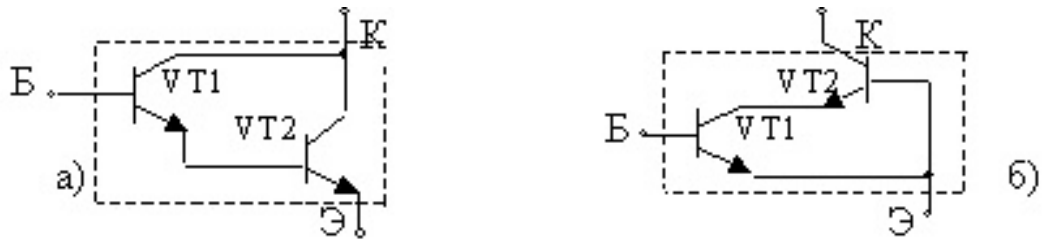


Рис. 8.18. Схемы составных транзисторов

Схема рис. 8.18, а имеет следующие значения h -параметров: $h_{11} = h_{11\text{Э1}} + h_{11\text{Э2}}(1 + h_{21\text{Э1}})$; $h_{21} = h_{21\text{Э1}} + h_{21\text{Э2}}(1 + h_{21\text{Э1}})$; $h_{12} = h_{12\text{Э1}}$; $h_{22} = h_{22\text{Э2}}$. Схема имеет большое входное сопротивление и большой коэффициент усиления базового тока.

В схеме рис. 8.18, б, называемой каскодной, $h_{11} = h_{11\text{Э1}}$; $h_{12} = h_{12\text{Э1}}h_{12\text{Э2}}$; $h_{22} = h_{22\text{Б2}}$; $h_{21} = h_{21\text{Э1}}h_{21\text{Б2}} \approx h_{21\text{Э1}}$. Эта схема имеет $h_{12} \approx 0$, поэтому обладает улучшенными частотными свойствами и расширенной полосой пропускания.

9. ОПЕРАЦИОННЫЕ УСИЛИТЕЛИ

9.1. Общие сведения

Операционный усилитель (ОУ) – это усилитель постоянного тока, имеющий большой коэффициент усиления в широком диапазоне частот (от 0 до десятков МГц), выполненный по интегральной технологии. ОУ позволяет реализовать усилительные устройства, приближающиеся по свойствам к идеальным усилителям, и поэтому относится к универсальным электронным схемам, на основе которых строят разнообразные функциональные узлы.

Из теории усилителей известно, что при достаточно большом собственном коэффициенте усиления усилительного элемента свойства усилительного каскада, охваченного цепями внешних обратных связей, определяются свойствами этих связей [21]. На основе ОУ выбором элементов цепей обратных связей можно обеспечить выполнение различных математических операций с аналоговыми сигналами: сложение, вычитание, интегрирование, дифференцирование, логарифмирование, усреднение и др.

Особенности схемотехники ОУ определяются тем, что в его схеме используются лучшие схемные решения усилительных устройств: на входе ОУ – дифференциальный усилительный каскад, используются динамические нагрузки, схемы источников тока, токовое зеркало, эмиттерные повторители на выходе (рис. 9.1).

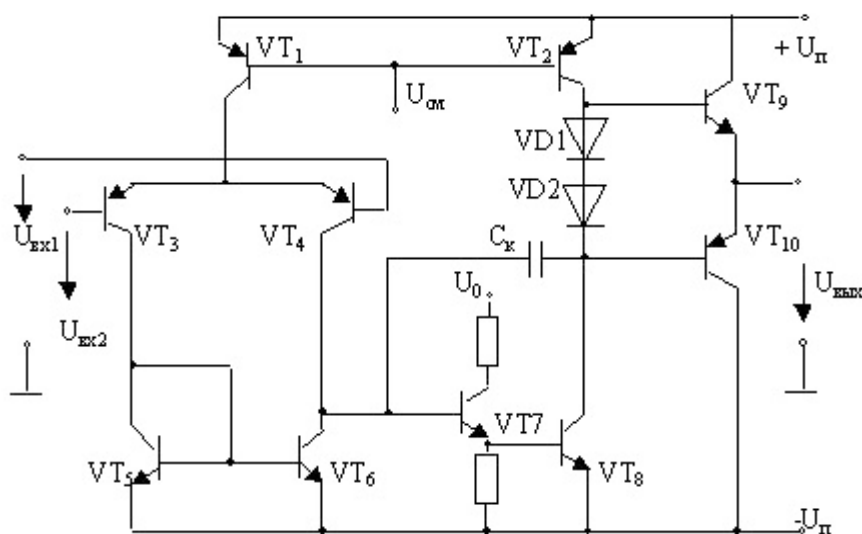


Рис. 9.1. Упрощенная структурная схема ОУ (пример)

В схемах ОУ изображают либо прямоугольником, либо треугольником с указанием входов и выхода, как показано на рис. 9.2.

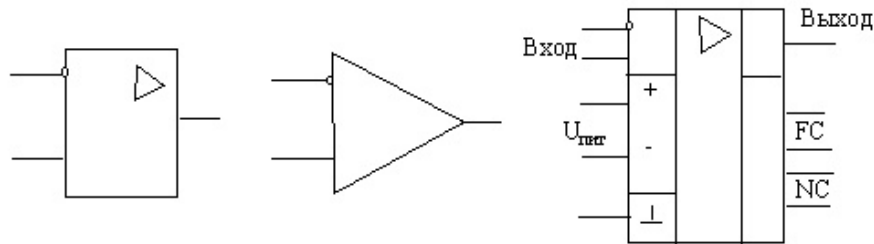


Рис. 9.2. Варианты условных графических изображений ОУ:
 FC – выводы для частотной коррекции; NC – выводы для коррекции нуля

Характерной особенностью ОУ является то, что входные сигналы подаются относительно одной общей для входа и выхода точки (шины), которая непосредственно связана с общей точкой двух последовательно соединенных источников питания. Эта точка может не выводиться из корпуса микросхемы, а образована внешними цепями. ОУ имеет два входа, один из которых называется *инвертирующим*, а другой *неинвертирующим* (инвертирующий вход помечают кружком). Часто эти входы называют соответственно *инверсным* и *прямым*. Выводы для коррекции у современных ОУ могут отсутствовать.

9.2. Идеальный операционный усилитель

Основные принципы работы устройств, построенных на основе ОУ, базируются на понятии «идеальный ОУ», т.е. виртуальный ОУ, для которого приняты следующие допущения: собственный коэффициент усиления $K = \infty$, входное сопротивление $R_{BX} = \infty$, выходное сопротивление $R_{вых} = 0$, полоса пропускания $\Delta f = (0 - \infty)$ Гц, отсутствуют дрейф и шумы (при $U_{BX} = 0, U_{ВЫХ} = 0$) [6].

С учетом принятых допущений найдем основное уравнение для идеального ОУ. Для этого составим систему уравнений для схемы, показанной на рис. 9.3.

Примем разность потенциалов между входами равной нулю, тогда:

$$\begin{aligned} U_{BX1} - U_{BX2} - I_1 Z_1 &= 0; \\ U_{BX1} - U_{ВЫХ} - I_2 Z_2 - I_1 Z_1 &= 0; \\ I_1 &= (U_{BX1} - U_{ВЫХ})/Z_1. \end{aligned}$$

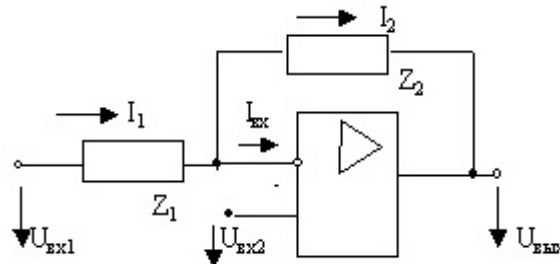


Рис. 9.3. Расчетная схема для идеального ОУ

Учитывая, что $I_1 = I_2$, получим:

$$U_{ВЫХ} = -U_{ВХ1} Z_2 / Z_1 + U_{ВХ2} (1 + Z_2 / Z_1). \quad (9.1)$$

Уравнение (9.1) позволяет получить соотношения между входными и выходным сигналами для частных случаев:

- а) $U_{ВХ1} = 0, U_{ВЫХ} = U_{ВХ2} (1 + Z_2 / Z_1)$ – неинвертирующее включение ОУ (рис. 9.4, а);
- б) $U_{ВХ2} = 0, U_{ВЫХ} = -U_{ВХ1} Z_2 / Z_1$ – инвертирующее включение ОУ (рис. 9.4, б);
- в) $Z_2 = 0, U_{ВЫХ} = U_{ВХ2}$ – ОУ включен по схеме повторителя напряжения (рис. 9.4, в).

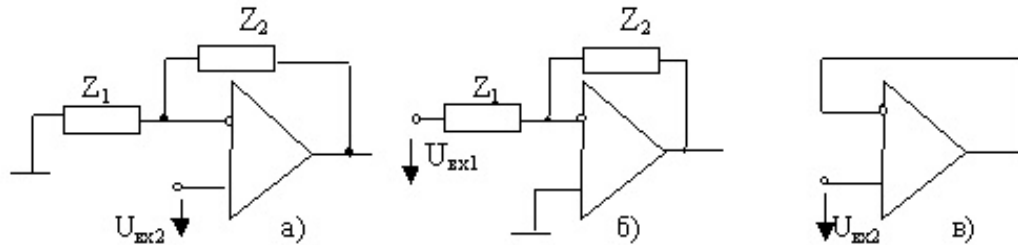


Рис. 9.4. Варианты включения ОУ:

а – неинвертирующее включение; б – инвертирующее включение;
в – повторитель напряжения

Выбирая различные виды входных элементов и обратных связей ОУ, можно строить различные функциональные узлы. Широко распространены сумматоры (вычитатели) аналоговых сигналов, интеграторы, дифференциаторы и др. Структурные схемы таких устройств показаны на рис. 9.5.

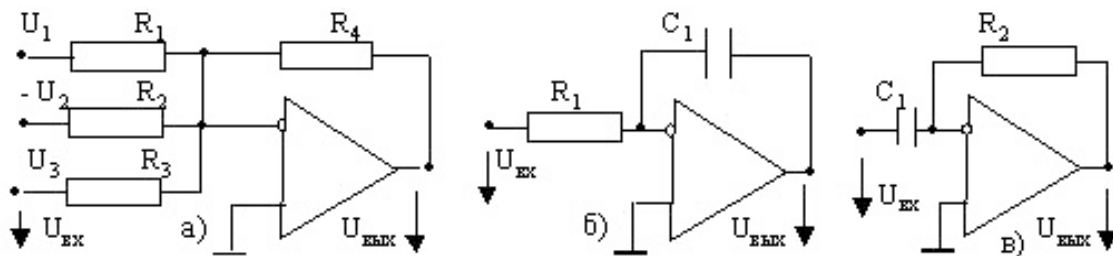


Рис. 9.5. Функциональные узлы, построенные на ОУ:

а – сумматор (вычитатель) напряжений; б – интегратор входного напряжения;
в – дифференциатор входного напряжения

Уравнения, связывающие входные и выходные напряжения для схем (рис. 9.5) имеют следующий вид:

Схема (а): $U_{ВЫХ} = -R_4 [(U_1 / R_1) - (U_2 / R_2) + (U_3 / R_3)].$

Схема (б): $U_{ВЫХ} = -1/T_{И} \int U_{ВХ} dt,$

где $T_{И}$ – постоянная времени интегрирования, $T_{И} = R_1 C_1$.

Схема (в): $U_{ВЫХ} = -T_{Д} dU_{ВХ} / dt,$

где $T_{Д}$ – постоянная времени дифференцирования, $T_{Д} = R_2 C_1$.

Уравнения, характеризующие свойства схем с ОУ, охваченными различного рода цепями обратных связей, имеют несложный вид только в том случае, если принимается предположение, что ОУ идеален.

В практических уточняющих расчетах схем с применением ОУ часто используют схемную модель ОУ (схему замещения), в которой можно учесть реальные входные и выходные сопротивления ОУ, влияние величины и несимметрии входных токов, напряжение смещения нуля. Один из простых вариантов схемы замещения ОУ [6] показан на рис. 9.6.

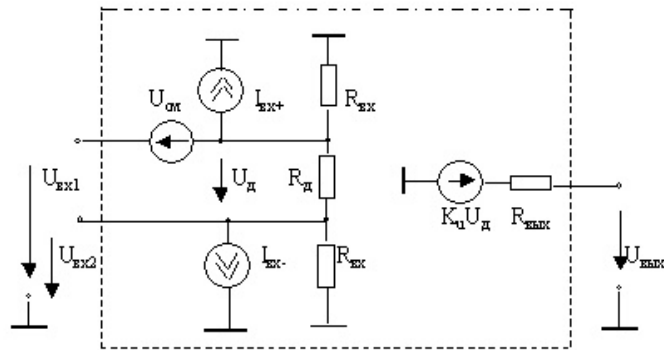


Рис. 9.6. Схема замещения ОУ для малых сигналов (вариант)

В схеме замещения обозначено: U_d – дифференциальное напряжение, которое усиливается в схеме, причем $U_d = U_{BX1} - U_{BX2} + U_{CM}$; R_d – дифференциальное входное сопротивление; K_U – собственный коэффициент усиления; U_{CM} – напряжение смещения входа. Наличие входных токов по каждому входу имитируется двумя источниками тока I_{BX-} , I_{BX+} .

9.3. Основные параметры и характеристики операционных усилителей

Реальный ОУ описывается большим числом параметров и характеристик, некоторые из которых являются входными, некоторые – выходными, другие характеризуют передачу сигнала операционным усилителем. Основные параметры и характеристики реального ОУ:

1. Напряжение смещения нуля U_{CM} – это напряжение на выходе ОУ при нулевом входном сигнале, деленное на коэффициент усиления:

$$U_{CM} = U_{ВЫХ} / K, \quad U_{ВХ} = 0.$$

2. Входные токи обусловлены конечным значением входных сопротивлений ОУ. Входные токи ОУ обеспечивают нормальную работу входного дифференциального каскада. Если этот каскад выполнен на полевых транзисторах, то входные токи столь малы, что сравнимы с токами различных утечек. Однако если источники входного сигнала, подключенные к входам ОУ, имеют разные внутренние сопротивления, то между входами образуется нежелательная разность потенциалов, которая после усиления появится на выходе. Поэтому резисторы, подключаемые к входам ОУ, следует по возможности выбирать с одинаковыми сопротивлениями.

3. Разность входных токов образуется по приведенным в п. 2 причинам и может иметь любой знак.

4. Входные сопротивления: дифференциальное и синфазное.

Дифференциальное входное сопротивление – это полное входное сопротивление со стороны любого входа при условии, что второй вход соединен с общим выводом схемы. Значение этого сопротивления – от десятков кОм до сотен мОм. Входное синфазное сопротивление характеризует изменение среднего входного тока при приложении к входам ОУ синфазного напряжения. Синфазное сопротивление на несколько порядков выше сопротивления для дифференциального сигнала.

5. Коэффициент ослабления синфазного сигнала – это отношение напряжения синфазного (поданного на оба входа одновременно) сигнала к дифференциальному входному на-

пряжению, которое обеспечило бы на выходе такой же сигнал, как и в случае подачи синфазного напряжения:

$$K_{ОЛСФ} = U_{ВХ СФ} / U_{ВХ ДИФ}, \text{ при } U_{ВЫХ СФ} = U_{ВЫХ ДИФ}.$$

Так как $U_{ВЫХ} = K (U_{ВХ ДИФ} + U_{ВХ СФ} / K_{ОЛСФ})$, то ясно, что $K_{ОЛСФ}$ характеризует диапазон синфазного напряжения, при котором работа ОУ не нарушается.

6. Температурные дрейфы: по напряжению – $U_{СМ} / ^\circ\text{C}$, по току – $I_{ВХ} / ^\circ\text{C}$ важны для особо точных (прецизионных) ОУ, оцениваются в мкВ/ $^\circ\text{C}$ и в нА/ $^\circ\text{C}$.

7. Напряжение шумов, приведенное к входу, – это действующее значение $U_{ВЫХ}$ при нулевом входном сигнале и нулевом внутреннем сопротивлении источника сигнала, деленное на коэффициент усиления ОУ: $U_{Ш ВХ} = U_{Ш ВЫХ} / K$.

Шумы оценивают в определенной полосе частот входного сигнала, поэтому размерность оценки шума имеет вид: нВ / $\sqrt{\text{Гц}}$. Иногда в технических данных ОУ приводят значение коэффициента шума в дБ, как отношение мощностей приведенного шума ОУ к мощности шума внутреннего сопротивления источника, с помощью которого измеряют шумовые характеристики.

8. Коэффициент влияния нестабильности источника питания – это отношение приведенного к входу изменения выходного напряжения ОУ к вызвавшему его изменению питающего напряжения:

$$K_{\varepsilon} = \Delta U_{СМ} / \Delta U_{ПИТ}, \text{ мкВ/В}.$$

9. Выходное сопротивление – это измеренное со стороны выходного зажима ОУ активное сопротивление.

10. Выходное напряжение и выходной максимально допустимый ток – параметры, указывающиеся при определенной (допустимой) величине сопротивления нагрузки.

11. Коэффициент усиления по напряжению K_U .

12. Частота единичного усиления f_l – это частота входного сигнала, при которой модуль коэффициента усиления ОУ равен 1. Часто указывают граничную частоту, под ней подразумевается частота, до которой ОУ обеспечивает гарантируемое значение коэффициента усиления.

13. Допустимая скорость нарастания напряжения – это максимальная скорость изменения выходного напряжения при максимальном значении его амплитуды, В/мкс.

14. Время установления выходного сигнала – время, за которое выходной сигнал нарастает от 0,1 до 0,9 амплитудного значения.

15. Время восстановления – время возврата из режима насыщения.

16. Амплитудная характеристика представляет собой зависимость амплитуды выходного сигнала от амплитуды входного сигнала. Согласно такому определению ОУ будет иметь две характеристики: для инвертирующего и неинвертирующего входов. Вид характеристик представлен на рис. 9.7.

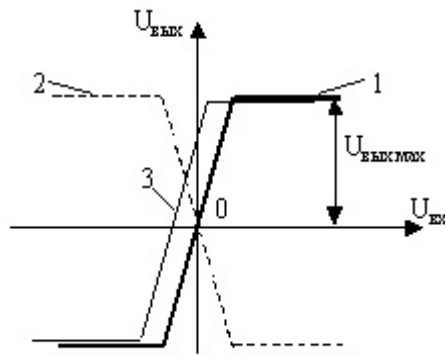


Рис. 9.7. Амплитудные характеристики ОУ:
 1 – по неинвертирующему входу, 2 – по инвертирующему входу,
 3 – по неинвертирующему входу при наличии смещения нуля

Следует учитывать, что масштабы напряжений имеют разные значения: по горизонтальной оси – милливольты, по вертикальной оси – вольты, а также то, что в ОУ максимальное $U_{ВЫХ}$ не может превышать напряжение источника питания.

17. Амплитудно-частотная характеристика (АЧХ) и фазо-частотная характеристика (ФЧХ). АЧХ показывает зависимость коэффициента усиления ОУ от частоты входного сигнала. ФЧХ показывает зависимость угла сдвига фаз входного и выходного сигналов от частоты входного сигнала. Наличие указанных характеристик обусловлено тем, что в схеме ОУ всегда имеются паразитные емкости и индуктивности, вносящие сдвиги фаз в сигналы в процессе их усиления. При этом с ростом частоты коэффициент усиления падает, а фазовый сдвиг увеличивается. Если фазовый сдвиг достигает значения 2π , то отрицательная обратная связь превращается в положительную, усилитель превращается в генератор беспорядочных колебаний (возбуждается), теряет устойчивость работы, а следовательно и усилительные свойства.

Примерный вид АЧХ и ФЧХ показан на рис. 9.8.

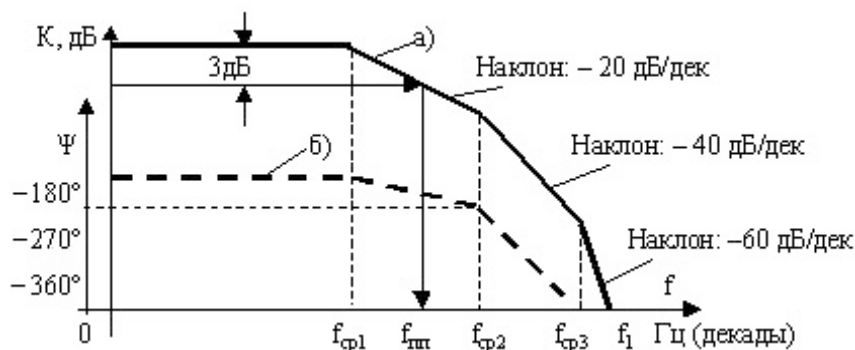


Рис. 9.8. Частотные характеристики ОУ:
 а – АЧХ, б – ФЧХ

На рис. 9.8, а по вертикальной оси откладывается значение модуля коэффициента усиления ОУ (обычно в дБ), по горизонтальной оси отложены значения частот в логарифмическом масштабе.

Характерные точки АЧХ показывают диапазоны частот, в которых происходит изменение модуля коэффициента усиления: $f_{ср1}, f_{ср2}, f_{ср3}$ – частоты «среза» – частоты, при которых происходит заметное уменьшение коэффициента усиления; $f_{ПП}$ – частота «полосы пропускания» – показывает диапазон частот, в котором модуль коэффициента усиления уменьшается от максимального значения не более, чем на 3 дБ; f_1 – частота «единичного усиления», при

которой входной сигнал уже не усиливается. На логарифмических АЧХ (ЛАЧХ) участки характеристики показывают отрезками прямых линий, имеющих наклон, соответствующий скорости изменения модуля коэффициента усиления ОУ при изменении частоты входного сигнала (рис. 9.8, а). Фазочастотная характеристика на рис. 9.8, б представлена для случая, когда входной сигнал подан на инвертирующий вход, поэтому начальное значение угла сдвига фаз $\Psi = -180^\circ$. По мере роста частоты модуль угла сдвига фаз увеличивается, при некоторой частоте достигается значение -360° , что приводит к потере устойчивости работы ОУ.

С целью недопущения таких режимов производят частотную коррекцию характеристик при изготовлении ОУ (внутренняя коррекция), либо делают специальные контактные выводы в микросхеме ОУ для подключения корректирующих конденсаторов (внешняя коррекция).

Коррекцией добиваются желательного изменения АЧХ и ФЧХ в заданном диапазоне частот усиливаемого сигнала. Особого внимания заслуживает случай, когда нагрузка ОУ носит емкостный характер, так как емкость вносит дополнительный сдвиг фаз в усилительный тракт, который может привести к самовозбуждению схемы. С целью предотвращения самовозбуждения в цепь отрицательной обратной связи ОУ обычно включают дополнительные конденсаторы для коррекции ФЧХ и АЧХ.

9.4. Обратные связи в усилительных устройствах

Обратной связью (ОС) называют процесс передачи выходного сигнала (целиком или его части) с выхода на вход усилительного устройства с целью коррекции характеристик и параметров этого устройства.

Обратная связь осуществляется с помощью электрических цепей (устройств), соединяющих вход и выход усилительного устройства. Часто эти цепи тоже называют обратной связью и говорят, что они «охватывают» усилитель или усилительное устройство. В общем случае ОС может охватывать один усилительный каскад или несколько каскадов, поэтому можно различать *общую* и *местную* ОС.

Сигнал ОС, получаемый с выхода устройства, может на входе либо суммироваться с основным усиливаемым сигналом, либо вычитаться из него. В первом случае обратную связь называют *положительной* (ПОС), во втором – *отрицательной* (ООС). В случае сигналов переменного тока ПОС будет осуществляться при совпадении фаз основного (входного) сигнала и сигнала ОС, а ООС – при разности этих фаз, равной 180° .

Основные соотношения для усилительного устройства, охваченного цепями обратной связи, можно получить из обобщённой структурной схемы усилительного устройства, состоящего из усилительного каскада, цепи обратной связи и сумматора сигналов на входе (рис. 9.9).

Система уравнений, характеризующих структурную схему, выглядит следующим образом:

$$\begin{aligned} U_{ВЫХ} &= K U_C; \\ U_C &= U_{ВХ} + \beta U_{ВЫХ}, \end{aligned} \quad (9.2)$$

где K – собственный коэффициент передачи усилителя;

β – коэффициент передачи цепи (звена) ОС;

$U_{ВХ}$ – входной (основной) усиливаемый сигнал;

$U_{ВЫХ}$ – выходной сигнал усилительного устройства.

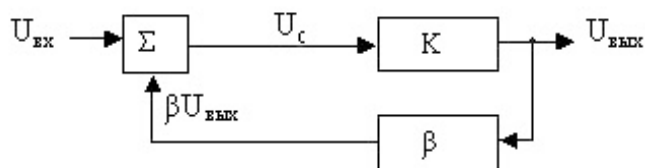


Рис. 9.9. Обобщённая структурная схема усилительного устройства с цепью обратной связи

Вычислим по общему правилу результирующий коэффициент передачи (усиления) схемы: $K_P = U_{ВЫХ} / U_{ВХ}$. С учётом уравнений (9.2) получим:

$$K_P = K / (1 - \beta K). \quad (9.3)$$

Полученное выражение позволяет сделать важные выводы о свойствах усилительного устройства, охваченного цепью ОС, а также выяснить степень влияния свойств звена ОС на общие свойства этого устройства.

В усилительных устройствах используют разнообразные виды обратных связей, различающихся по способам получения (формирования) сигнала ОС, по способам использования (введения) сигнала ОС на входе, по частотным свойствам и т.д. Основные названия видов ОС представлены на рис. 9.10.

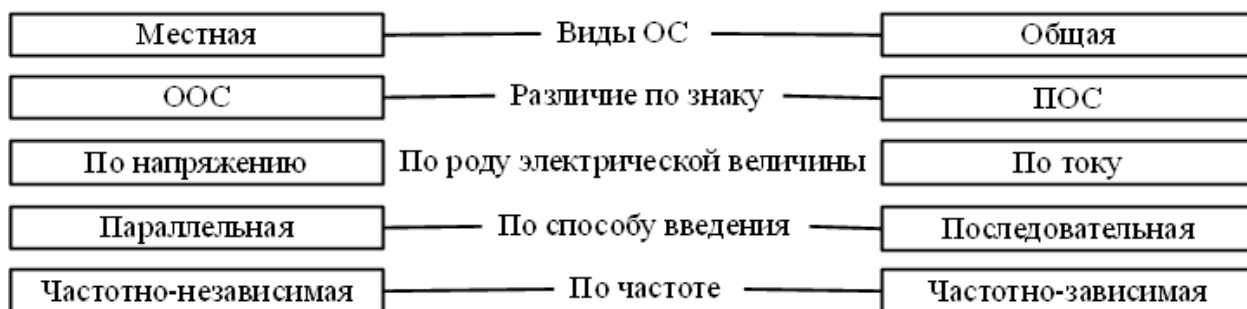


Рис. 9.10. Классификация типов обратной связи

Рассмотрим влияние обратных связей на общие свойства усилительного устройства, обобщенная схема которого изображена на рис. 9.9.

Анализ выражения (9.3) показывает, что величина результирующего коэффициента передачи схемы зависит от величины и знака коэффициента передачи звена ОС β , причём, если $\beta > 0$, а $\beta K < 1$, то $K_P > K$, т.е. коэффициент усиления схемы становится больше, чем собственный коэффициент усиления усилительного элемента (УЭ). Если $\beta < 0$, то $K_P < K$, т.е. коэффициент усиления схемы становится меньше, чем собственный коэффициент усиления УЭ.

Первый случай соответствует ПОС, второй – ООС. Если $\beta K = 1$, то теоретически результирующий коэффициент передачи увеличивается до бесконечно большой величины. На практике схема становится неработоспособной как усилитель и превращается в устройство, генерирующее (если не принять специальных мер) беспорядочные колебания выходного сигнала (говорят, что схема теряет устойчивость – «возбуждается»). Если предположить, что

собственный коэффициент усиительного звена достаточно большой, то из выражения (9.3) можно получить

$$K_p \approx -(1/\beta). \quad (9.4)$$

Полученное соотношение свидетельствует о том, что свойства усилителя с большим собственным коэффициентом усиления будут определяться свойствами звена обратной связи. Этот факт широко используется для построения разнообразных функциональных узлов и устройств на основе ОУ.

Влияние ОС на другие параметры усилительного устройства рассмотрим на примерах изменения входных и выходных сопротивлений устройств с введением цепей ОС. Отметим два важных свойства указанных параметров:

1. Входное сопротивление устройства, охваченного цепью ОС, зависит от способа введения сигнала ОС во входную цепь и не зависит от способа получения этого сигнала.
2. Выходное сопротивление усилителя, охваченного цепью ОС, зависит от способа получения сигнала ОС и не зависит от способа введения этого сигнала во входную цепь.

Методику определения входных и выходных сопротивлений для усилительного каскада, охваченного цепью ОС, рассмотрим на примере обобщённой структурной схемы усилителя напряжения, показанной на рис. 9.11.

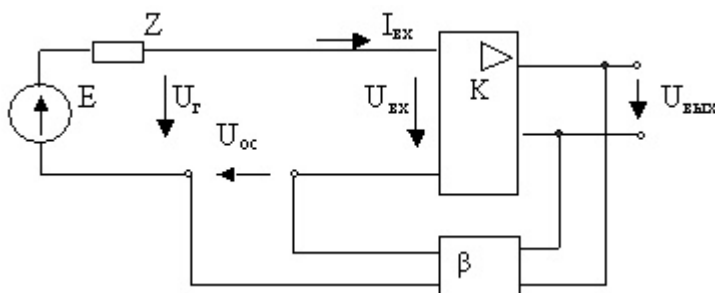


Рис. 9.11. Структурная схема усилительного устройства с ОС, введённой последовательно по напряжению

В схеме соблюдаются следующие очевидные соотношения:

$$U_{ВЫХ} = KU_{ВХ}; U_{ОС} = \beta U_{ВЫХ}; U_{Г} = U_{ВХ} + U_{ОС}; U_{ВХ}/I_{ВХ} = Z_{ВХ0},$$

где $Z_{ВХ0}$ – собственное входное сопротивление усилителя, имеющего собственный коэффициент усиления K .

Определяя по общему правилу входное сопротивление всей схемы как $Z_{ВХ} = U_{Г}/I_{ВХ}$, получим:

$$Z_{ВХ} = Z_{ВХ0}(1 + \beta K). \quad (9.5)$$

Соотношение (9.5) показывает, что при наличии ООС входное сопротивление схемы увеличивается. Если направление напряжения $U_{ОС}$ изменить на противоположное, получим положительную обратную связь. В этом случае

$$Z_{ПВХ} = Z_{ВХ0}(1 - \beta K). \quad (9.6)$$

Анализ показывает, что в этом случае входное сопротивление схемы может быть нулевым, отрицательным либо положительным, но меньше $Z_{ВХ0}$.

Используя для анализа выходных сопротивлений соотношения, аналогичные (9.5, 9.6), можно получить следующие результаты:

1. ООС по напряжению уменьшает выходное сопротивление схемы, а ПОС либо увеличивает его, либо делает отрицательным.

2. ООС по выходному току увеличивает выходное сопротивление схемы, ПОС может это сопротивление оставить неизменным, увеличить его или сделать отрицательным.

Подробный анализ действия цепей ОС в усилительных устройствах позволяет сделать следующие общие выводы [11]:

1. Введение цепей ОС изменяет основные параметры усилительного устройства как количественно, так и качественно.

2. Действие ООС и ПОС, как правило, противоположно.

3. Введение цепей ООС стабилизирует коэффициент усиления устройства, расширяет полосу пропускания, уменьшает частотные и фазовые искажения.

4. Введение цепей ПОС сужает полосу пропускания устройства, приводит к увеличению частотных и фазовых искажений, уменьшает устойчивость схемы к изменениям параметров и характеристик элементов схемы.

5. Параметры цепей (звеньев) ОС оказывают существенное влияние на параметры и характеристики всего усилительного устройства.

9.5. Примеры использования операционных усилителей и обратных связей в некоторых схемах

Конверторы сопротивлений. ОУ позволяют строить схемы, обладающие свойствами, нехарактерными для обычных элементов. Примерами могут служить так называемые конверторы и инверторы сопротивлений и проводимостей [6]. Эти схемы позволяют изменять масштаб сопротивлений, проводимостей, ёмкостей и индуктивностей, заменять индуктивные элементы ёмкостными, изменять знак сопротивлений с положительного на отрицательный, схемно получать отрицательные ёмкости и индуктивности. Понятия отрицательной ёмкости и индуктивности связаны с комплексным представлением соответствующих проводимостей. Положительная ёмкость имеет комплексную проводимость $Y_C = \omega C e^{j90^\circ}$, которая показывает, что ток в ёмкости опережает напряжение на 90° . В отрицательной ёмкости ток будет отставать от напряжения на 90° .

Известно, что в индуктивности (положительной) ток отстаёт от напряжения на 90° , а индуктивное сопротивление представляют комплексной величиной $Z_L = \omega L e^{j90^\circ}$.

Отрицательная индуктивность представляется комплексным сопротивлением, в котором ток опережает напряжение на 90° . Некоторые структурные схемы таких устройств [6] показаны на рис. 9.12.

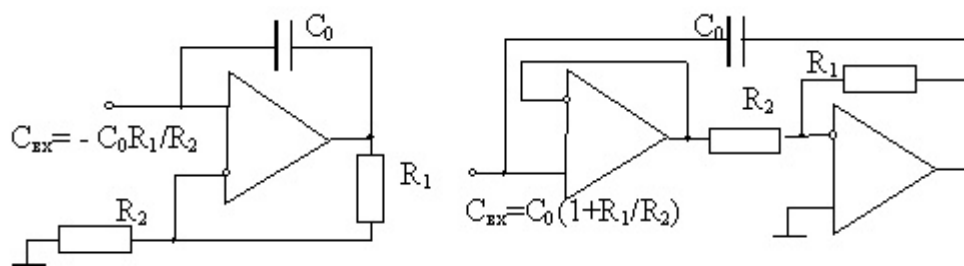


Рис. 9.12. Схемы конверторов емкостного сопротивления

Схемы сравнения на основе операционных усилителей. Большой собственный коэффициент усиления позволяет построить эффективные схемы сравнения двух напряжений, применяемые в различных устройствах автоматики [26]. На основе ОУ можно построить как однопороговые, так и гистерезисные схемы сравнения. Передаточные характеристики таких схем представлены на рис. 9.13 и 9.14.

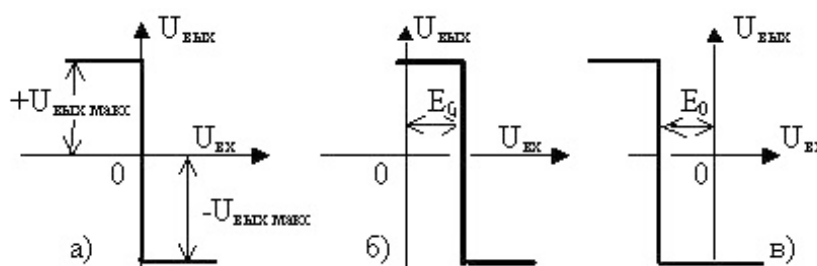


Рис. 9.13. Идеальные передаточные характеристики однопороговой схемы сравнения:

a – для идеального ОУ без внешнего смещения;
б – с положительным смещением, *в* – с отрицательным смещением

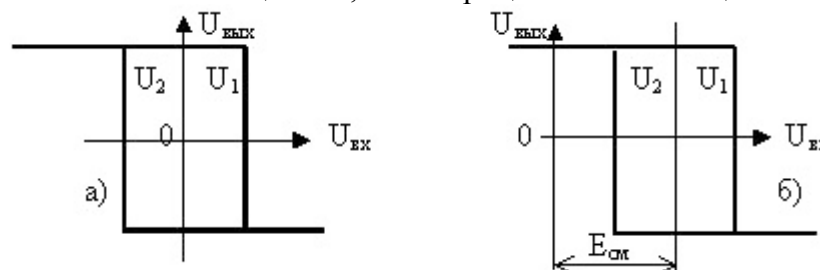


Рис. 9.14. Передаточные гистерезисные характеристики:

a – симметричная без смещения; *б* – со смещением

Передаточные характеристики, показанные на рис. 9.13 и 9.14, могут быть получены, если использовать ОУ без обратной связи или с положительной обратной связью. При этом ОУ по свойствам должен приближаться к идеальному: $K_{OY} \rightarrow \infty$, $R_{BX} \rightarrow \infty$, $R_{BLY} \rightarrow 0$. Согласно основному уравнению для усилителя с обратной связью имеем:

$$K_{OC} = \frac{K_{OY}}{1 - b_{OC} \cdot K_{OY}}, \quad (9.7)$$

где b_{OC} – коэффициент обратной связи;

K_{OY} – собственный коэффициент усиления ОУ;

K_{OC} – коэффициент усиления схемы.

Если $b_{OC} = 0$ (отсутствует ОС), то $K_{OC} = K_{OY}$, причем при достаточно большом значении K_{OY} напряжение на выходе ОУ появится при нулевом значении напряжения на его входах. Работа ОУ в таком режиме имеет только теоретическое значение. Для того чтобы построить схему сравнения, нужно использовать факт перехода ОУ из одного состояния в другое при разности напряжений на входах, близкой к нулю. Сравнимые напряжения подают на инвертирующий и неинвертирующий входы, а момент их равенства будет зафиксирован скачкообразным изменением напряжения на выходе. Структурные схемы, позволяющие осуществить сравнение одного напряжения с другим (в том числе и с нулем), показаны на рис. 9.15.

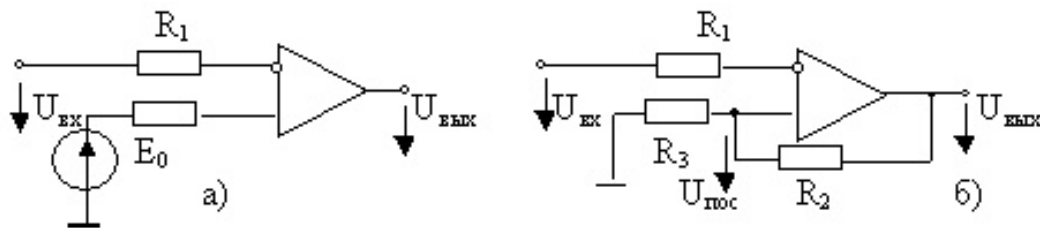


Рис. 9.15. Структурные схемы сравнения напряжений:

а – ОУ без цепи обратной связи с высоким K_{OY} , *б* – ОУ с положительной ОС

В схеме на рис. 9.15, *а* входное напряжение U_{BX} сравнивается с опорным напряжением E_0 . В схеме на рис. 9.15, *б* входное напряжение U_{BX} сравнивается с напряжением $U_{ПРС}$, образованным из выходного напряжения резистивным делителем R_2R_3 .

Схема сравнения может быть построена на ОУ без обратной связи при подаче сравниваемых напряжений на один неинвертирующий вход, если одно из сравниваемых напряжений (или оба) имеют знакопеременный характер изменения. Схема такого устройства сравнения приведена на рис. 9.16.

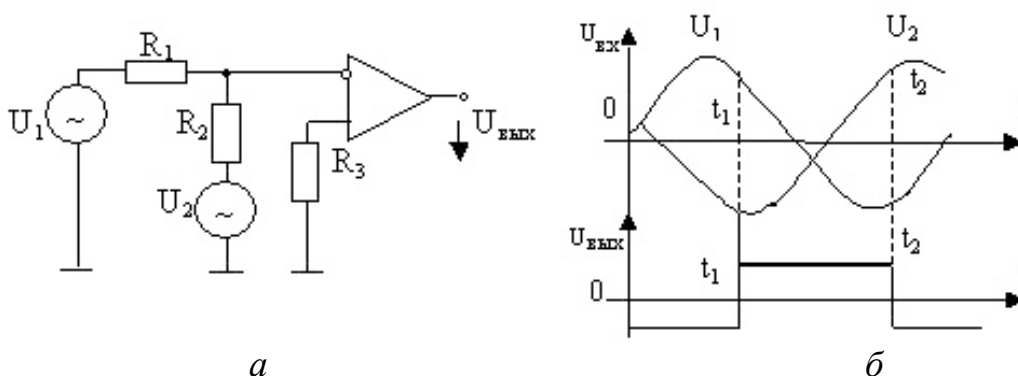


Рис. 9.16. Структурная схема сравнения знакопеременных напряжений (*а*) и временные диаграммы сигналов (*б*)

Переключение схемы будет происходить в моменты t_1 , t_2 , когда

$$\frac{U_1(t)}{R_1} = \frac{U_2(t)}{R_2}, \quad (9.8)$$

где $U_1(t)$, $U_2(t)$ – текущие (мгновенные) значения сравниваемых напряжений.

Если выбрать $R_1=R_2$, переключение будет происходить в моменты равенства абсолютных значений противоположных по знаку напряжений (в предположении, что внутренние сопротивления источников напряжений одинаковы).

Если $b_{OC} \neq 0$ и имеет положительный знак, то согласно (9.7), коэффициент передачи схемы увеличивается, при этом гистерезисную характеристику (рис. 9.14) можно получить при $b_{OC} > 1/K_{OY}$.

В схеме (рис. 9.15, б) на инвертирующий вход подано изменяющееся по абсолютному значению и знаку напряжение U_{BX} , а цепь ПОС образована делителем R_2R_3 . На неинвертирующем входе будет образовано напряжение:

$$|U_{ПОС}| = |U_{ВЫХ МАХ}| \cdot \frac{R_3}{(R_2 + R_3)}. \quad (9.9)$$

Знак этого напряжения будет определяться знаком выходного напряжения ОУ, находящегося в состоянии положительного или отрицательного ограничения. Если, например, на выходе ОУ напряжение соответствует уровню положительного ограничения (на выходе присутствует положительное $U_{ВЫХ МАХ}$), подача отрицательного напряжения U_{BX} не будет изменять состояние схемы до тех пор, пока $|U_{BX}| < |U_{ПОС}|$. В момент, когда $|U_{BX}| = |U_{ПОС}|$ произойдет изменение выходного напряжения ОУ от $+U_{ВЫХ МАХ}$ до $-U_{ВЫХ МАХ}$, а на неинвертирующем входе установится напряжение:

$$U_{ПОС} = -U_{ВЫХ МАХ} \cdot \frac{R_3}{(R_2 + R_3)}. \quad (9.10)$$

Таким образом, устойчивые состояния при наличии ПОС в рассматриваемой схеме будут устанавливаться каждый раз после перехода входного напряжения через пороговые значения $U_{ПОС}$, определяемые выражениями (9.9), (9.10). Анализ работы схемы с идеальным ОУ и цепью ПОС показывает, что передаточная характеристика будет иметь вид, представленный на рис. 9.14, а, где U_1 и U_2 определяются по выражению (9.10).

Смещение характеристики по горизонтальной оси относительно начала координат можно осуществить подачей дополнительного напряжения смещения на тот или иной вход. Если напряжение смещения положительное, то подача его на неинвертирующий вход смещает характеристику вправо (рис. 9.14, б), а подача его на инвертирующий вход смещает характеристику влево. Смещение характеристики влево можно осуществить подачей отрицательного смещения на неинвертирующий вход.

Следует заметить, что подачу напряжения смещения нужно выполнять через резистор, сопротивление которого должно быть значительно больше сопротивлений, используемых для реализации характеристик. Структурные схемы, реализующие такие характеристики, показаны на рис. 9.17.

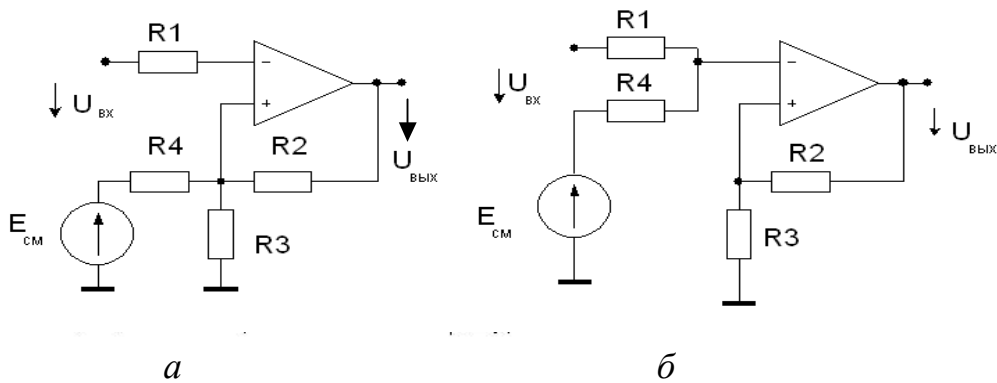


Рис. 9.17. Гистерезисные структурные схемы:

- а* – напряжение смещения подано на неинвертирующий вход;
- б* – напряжение смещения подано на инвертирующий вход

Аналоговый компаратор. Построение схем сравнения повышенной чувствительности на ОУ, как на дискретном элементе, встречает определенные трудности. Значительно лучшими характеристиками обладают интегральные схемы сравнения двух напряжений, называемые *аналоговыми компараторами*.

Компаратором принято называть интегральную схему, предназначенную для сравнения двух напряжений и выдачи результата сравнения в виде напряжения, соответствующего логическим уровням «0» или «1». Аналоговый компаратор служит связующим звеном между аналоговой и цифровой частями схемы.

В структурной схеме компаратора, помимо операционного усилителя, есть дополнительные элементы, обеспечивающие выполнение основной функции сравнения и функции преобразования уровня выходного напряжения в соответствии с результатом сравнения. Передаточные характеристики и упрощенная структурная схема компаратора [14] показаны ниже на рис. 9.18.

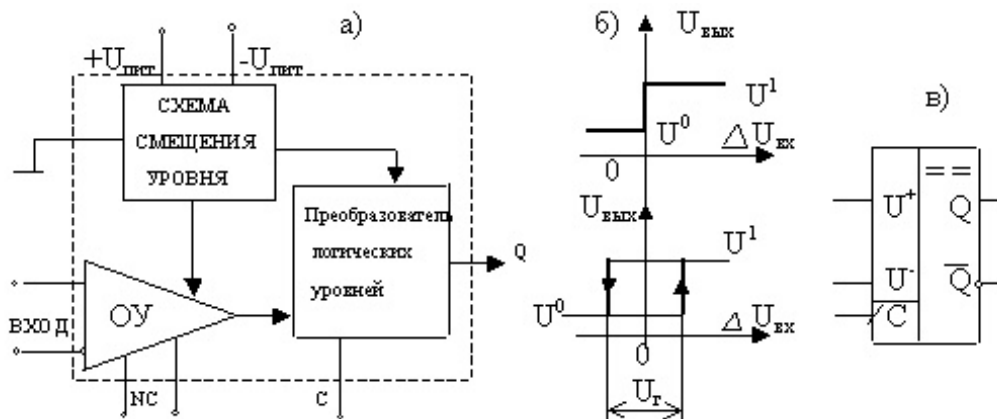


Рис. 9.18. Структурная схема (*а*), передаточные характеристики (*б*) и УГО (*в*) аналогового компаратора:

NS – выходы для коррекции нулевого уровня (балансировки); *C* – вход тактирования;

U^0, U^1 – логические уровни выходного сигнала; Q – обозначение выхода;

U^+, U^- – обозначения входных зажимов; U_G – ширина петли гистерезисной характеристики

Условия работы компаратора определяются следующим образом:

$$U_{\text{ВЫХ}} = \begin{cases} U^1, \text{ при } U^+ > U^- \text{ или } \Delta U_{\text{ВХ}} > 0; \\ U^0, \text{ при } U^+ < U^- \text{ или } \Delta U_{\text{ВХ}} < 0. \end{cases}$$

Наличие гистерезиса в выходной характеристике компаратора обусловлено погрешностью сравнения уровней входных напряжений, а величина напряжения U_T характеризует его чувствительность и может составлять несколько мВ. Важнейшими параметрами компаратора являются:

- пороговая чувствительность – минимальный разностный сигнал, который способен идентифицировать компаратор;
- входные и выходные токи;
- коэффициент ослабления синфазного сигнала – отношение величины синфазного напряжения к дифференциальному сигналу, вызывающему срабатывание компаратора, (измеряется в дБ);
- быстродействие (время переключения), характеризуемое промежутком времени от момента подачи входного сигнала $\Delta U_{\text{ВХ}}$ до момента достижения выходным сигналом логического уровня U^0 или U^1 .

Современные аналоговые компараторы имеют время переключения несколько десятков нс при пороговой чувствительности около 0,25 мВ.

9.6. Области применения операционных усилителей в электронных схемах

Области использования ОУ весьма разнообразны. Приведенный ниже перечень устройств не охватывает все возможные случаи использования ОУ.

1. В линейных частотно-независимых и частотно-зависимых схемах:
 - а) инвертирующие и неинвертирующие масштабные усилители;
 - б) усилители с регулируемым усилением и повторители напряжения;
 - в) специальные дифференциальные и мостовые усилители;
 - г) стабилизаторы тока и напряжения;
 - д) усилители тока фотоэлементов и электрометрические усилители;
 - е) интеграторы, дифференциаторы, фазовращатели, активные фильтры;

2. Схемы с нелинейными и управляемыми обратными связями.

а) формирователи импульсов, ограничители, функциональные преобразователи;

б) прецизионные и фазочувствительные выпрямители, детекторы и компараторы;

в) логарифмические и антилогарифмические усилители;

г) аналоговые умножители и делители, широтно-импульсные модуляторы;

д) аналого-цифровые и цифро-аналоговые преобразователи (АЦП и ЦАП);

е) автогенераторы, мультивибраторы, генераторы синусоидальных колебаний;

ж) преобразователи напряжения в частоту и частоты в напряжение.

10. ГЕНЕРАТОРЫ ЭЛЕКТРИЧЕСКИХ КОЛЕБАНИЙ И ЭЛЕКТРОННЫЕ КЛЮЧИ

10.1. Общие сведения

Генератор колебаний – это устройство, посредством которого энергия источника питания преобразуется в электрические колебания нужной формы, частоты и мощности.

Генераторы классифицируют по следующим признакам: частоте, форме колебаний, назначению, выходной мощности, типу активного элемента, виду цепей обратной связи.

По частоте различают инфранизкочастотные генераторы (частота генерации меньше 10 Гц), низкочастотные (от 10 Гц до 100 кГц), высокочастотные (от 100 кГц до 100 МГц), сверхвысокочастотные (выше 100 МГц). По форме колебаний различают генераторы гармонических и негармонических (импульсных) сигналов. По виду цепей обратной связи различают *LC*-, *RC*-, *RL*-генераторы. По используемым активным элементам генераторы подразделяют на транзисторные, ламповые, на операционных усилителях, диносторах и др. [12].

Генератор колебаний можно представить нелинейным устройством, обобщенная структурная схема которого имеет вид, показанный на рис. 10.1.

Схема содержит усилитель с коэффициентом усиления K , цепь отрицательной обратной связи с коэффициентом передачи m и цепь положительной обратной связи с коэффициентом передачи β . Различают два этапа после включения питания: этап возбуждения и этап стационарного режима. На первом этапе основную роль играет цепь положительной обратной связи (ПОС), которая обычно выполняется на пассивных элементах и имеет потери.

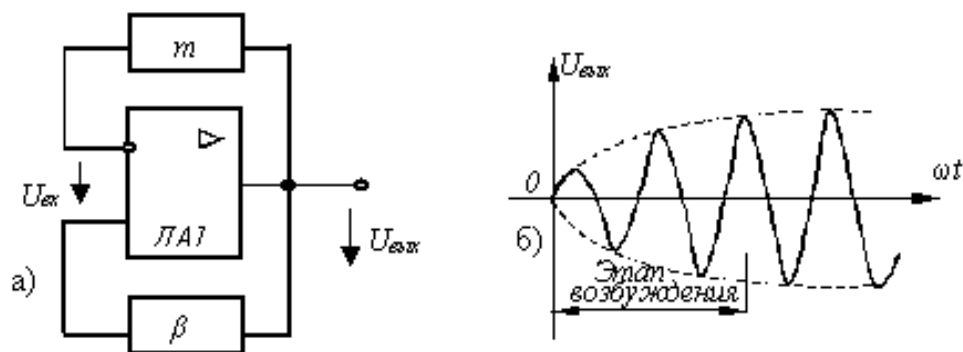


Рис. 10.1. Структурная схема генератора с внешней обратной связью (а) и процесс установления колебаний (б)

После подачи питания в схеме возникают колебания, обусловленные нестационарными (переходными) процессами – зарядом емкостей, нарастанием тока в индуктивностях, переходными процессами в транзисторах или операционных усилителях. Эти колебания появляются на входе в виде сигнала $U_{вх}$ и на выходе усилителя в виде сигнала $U_{вых} = KU_{вх}$. С выхода усилителя колебания через цепь ПОС поступают на вход усилителя, т.е.

$$U_{вх} = \beta U_{вых}.$$

Сравнение выражений для $U_{вых}$ приводит к равенству $U_{вых} = \beta KU_{вых}$, откуда следует, что для возбуждения колебаний должно соблюдаться условие

$$\beta K = 1. \quad (10.1)$$

Произведение βK называется *петлевым усилением* усилителя с обратной связью. Это условие распадается на два, которые называют *условиями баланса амплитуд и фаз*:

$$|K\beta| = 1; \quad (10.2)$$

$$\arg(K\beta) = \varphi_k + \varphi_c = 0, \quad (10.3)$$

где φ_k и φ_c – сдвиг по фазе, соответственно, для прямой и обратной передачи усиленного сигнала.

Условие (10.2) означает, что модуль коэффициента усиления усилителя должен быть равен модулю обратной величины коэффициента передачи звена ПОС, т.е. насколько сигнал ослабляется при передаче через цепь ПОС, настолько он должен быть усилен при прохождении через усилитель.

Если $K < \beta^{-1}$, то колебания в схеме генератора будут затухающими и наоборот. Цепь отрицательной обратной связи служит для точного выполнения условия баланса амплитуд.

Условие (10.3) называют условием баланса фаз. Оно означает, что полный фазовый сдвиг между колебаниями на входе и выходе в замкнутом контуре генератора должен быть равен $2\pi n$, где n – любое целое число. Если условие (10.3) соблюдается только на одной частоте, то (при выполнении условия баланса амплитуд) колебания будут гармоническими. Если условия баланса фаз выполняются для нескольких частот, колебания будут негармоническими.

10.2. Генераторы гармонических сигналов

Широкое распространение получили схемы генераторов, имеющих название трехточечных. Одна из них приведена на рис. 10.2.

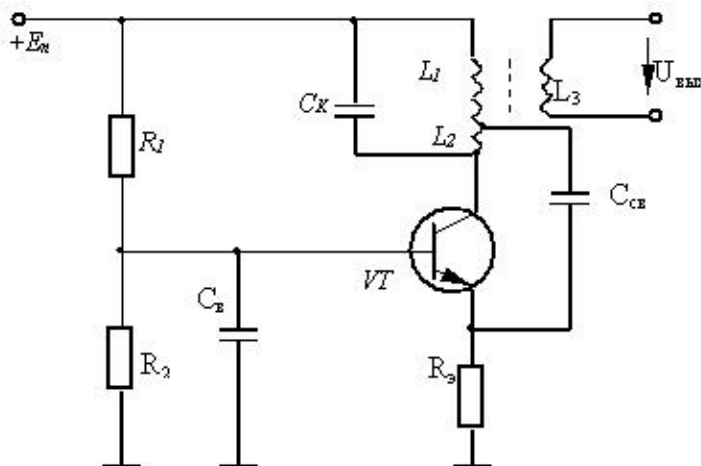


Рис. 10.2. Схема индуктивного трехточечного генератора на биполярном транзисторе

Колебания возникают в контуре C_k, L_1, L_2 , а часть напряжения через конденсатор связи $C_{св}$ подается во входную эмиттерную цепь транзистора, образуя положительную обратную связь.

Сопротивления R_1 и R_2 обеспечивают выбор рабочей точки транзистора по постоянному току. Выходное напряжение снимается с дополнительной индуктивной обмотки. Генераторы с LC -контурами используются в основном на высокой частоте. На низких частотах обычно используют генераторы с RC -цепями в звеньях ПОС. Часто используется цепь, называемая мостом Вина, схема которой изображена на рис. 10.3.

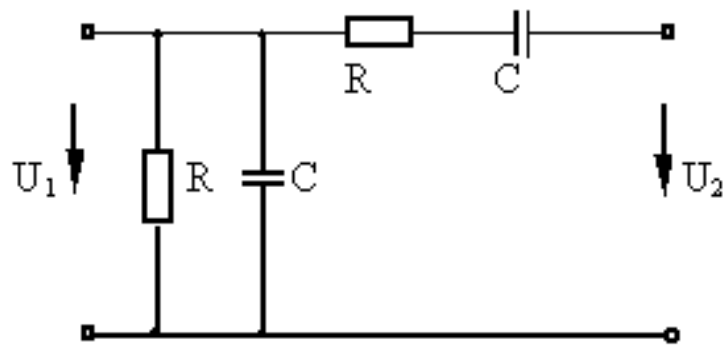


Рис. 10.3. Схема моста Вина

Мост Вина состоит из двух RC -звеньев: первое звено образовано последовательным соединением конденсатора и резистора и имеет сопротивление:

$$z_1 = R + \frac{1}{j\omega C}.$$

Второе звено образовано параллельным соединением таких же элементов и имеет сопротивление:

$$z_2 = \frac{R \frac{1}{j\omega C}}{R + \frac{1}{j\omega C}} = \frac{R}{1 + j\omega RC}.$$

Схема генератора гармонических колебаний с мостом Вина показана на рис. 10.4. Мост Вина образует цепь ПОС с коэффициентом передачи:

$$\beta = \frac{z_2}{z_1 + z_2} = \frac{1}{1 + \frac{(1 + j\omega RC)(1 + j\omega RC)}{j\omega RC}} = \frac{j\omega RC}{1 + 3j\omega RC - C^2 R^2 \omega^2}. \quad (10.4)$$

Если выполнить условие $1 - C^2 R^2 \omega^2 = 0$, т.е. $\omega = \frac{1}{CR}$, то фазовый сдвиг будет равен нулю, а модуль коэффициента обратной связи $\beta = \frac{1}{3}$. Частота генерации будет определяться выражением:

$$f = \frac{1}{2RC\pi}. \quad (10.5)$$

Стабилизацию амплитуды в таком генераторе обеспечивают с помощью нелинейной цепи отрицательной обратной связи R_1 , R_2 . В качестве нелинейного сопротивления можно использовать миниатюрную лампочку накаливания.

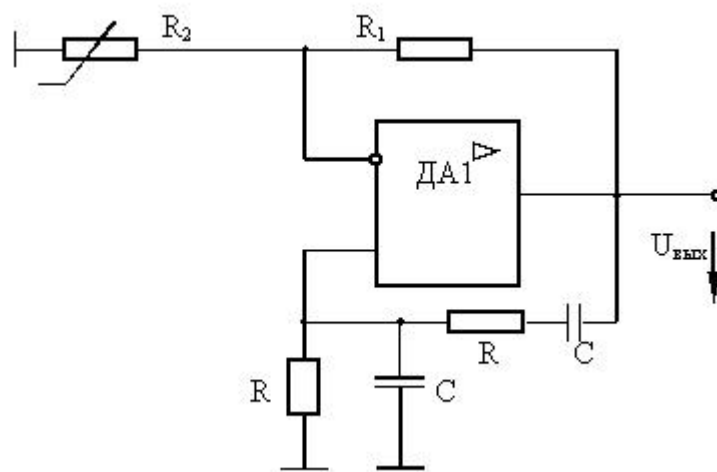


Рис. 10.4. Схема генератора с мостом Вина

При этом с увеличением выходного напряжения ток в цепи R_1 , R_2 увеличивается, что приводит к увеличению сопротивления нити лампы накаливания и возрастанию глубины отрицательной обратной связи:

$$m = R_2 / (R_1 + R_2). \quad (10.6)$$

Увеличение глубины отрицательной обратной связи приводит к замедлению увеличения выходного напряжения, в результате чего амплитуда выходного напряжения стабилизируется.

10.3. Кварцевые генераторы

В кварцевых генераторах в качестве элемента колебательного контура используется кристалл кварца (кварцевый резонатор), имеющий высокостабильную собственную резонансную частоту.

Схема замещения кварцевого резонатора представлена на рис. 10.5, а. Кварцевый генератор может быть построен по схеме, приведенной на рис. 10.5, б.

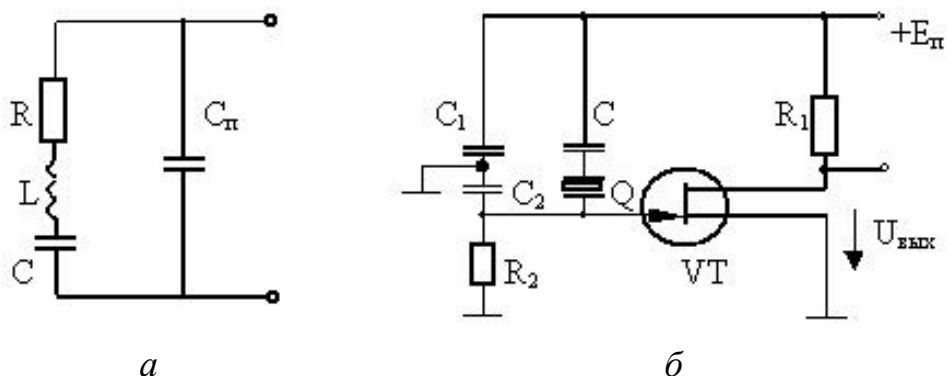


Рис. 10.5. Схема замещения кварца (а) и схема кварцевого генератора (б)

В схеме замещения кварцевого резонатора (рис. 10.5) L – эквивалентная индуктивность кварца, R – сопротивление потерь, C – последовательная емкость, C_n – параллельная емкость. В изображенном контуре (рис. 10.5, а) наблюдаются две резонансные частоты: резонанса токов и резонанса напряжений. Для кварца эти частоты практически совпадают, поэтому частотная характеристика кварцевого резонатора имеет резко выраженный максимум. В схеме кварцевого генератора (рис. 10.5, б) ПОС обеспечивается за счет того, что кварц вносит дополнительный фазовый сдвиг между входным и выходным напряжениями. Конденсаторы C_1 и C_2 включаются для улучшения условий возбуждения. Основное преимущество кварцевых генераторов – высокая стабильность частоты колебаний. Например, стабильность частоты RC -генераторов имеет величину около 0,1 %, LC -генераторов – около 0,01 %, а кварцевый генератор имеет стабильность $(10^{-4} - 10^{-5})$ % [14].

10.4. Генераторы колебаний прямоугольной формы (мультивибраторы)

Принцип получения сигналов с прямоугольной формой напряжения поясним на примере использования схемы *КР1006ВИ1*, называемой интегральным таймером [6]. Таймерами называют устройства, предназначенные для получения точных интервалов времени или по-

следовательности импульсов со стабильными частотами. Упрощенная схема интегрального таймера изображена на рис. 10.6.

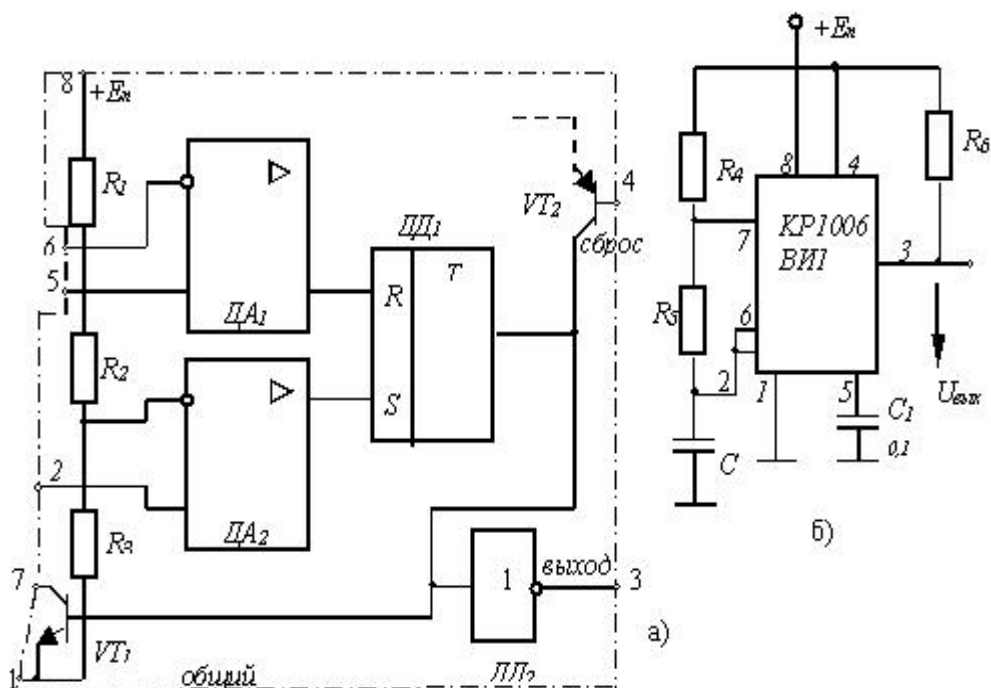


Рис. 10.6. Упрощенная схема таймера *KP1006BVI* (а) и его включение мультивибратором (б)

Схема содержит делитель напряжения, составленный из одинаковых резисторов R_1 , R_2 , R_3 , два компаратора DA_1 , DA_2 , выполненные на основе схем операционных усилителей, RS -триггер DD_1 , инвертор DD_2 , разрядный ключ на транзисторе VT_1 , ключ сброса VT_2 (показан условно).

При подаче напряжения на таймер конденсатор C (рис. 10.6, б) заряжается по цепи R_4 , R_5 , C до напряжения $U = \frac{2}{3}U_n$, при котором срабатывает компаратор DA_1 . Компаратор DA_1 устанавливает триггер DD_1 в такое положение, при котором на его выходе появляется сигнал, включающий ключ VT_1 . При этом обеспечивается создание цепи разряда конденсатора через резистор R_5 и транзистор VT_1 . При достижении напряжением на конденсаторе значения $1/3 E_n$ срабатывает компаратор DA_2 и через вход S триггера DD_1 устанавливает триггер в исходное положение, при котором на его выходе образуется низкое напряжение, ключ VT_1 закрывается. Начинается заряд конденсатора до напряжения $2/3 U_n$. В схеме устанавливаются устойчивые колеба-

ния. На выходе инвертора DD_2 получим прямоугольные импульсы, амплитуда которых определяется напряжением питания.

Длительность стадий заряда T_1 и разряда T_2 конденсатора C можно определить как

$$\begin{aligned} T_1 &= 0,693(R_4 + R_5)C, \\ T_2 &= 0,693R_5C \end{aligned} \quad (10.7)$$

Частота генерируемых импульсов определяется выражением:

$$f = \frac{1}{T_1 + T_2} \approx \frac{1,443}{(2R_5 + R_4)C}. \quad (10.8)$$

Скважность импульсов определяется формулой:

$$Q = R_5 / (R_4 + 2R_5). \quad (10.9).$$

При изменении емкости конденсатора от 0,001 до 100 мкФ и суммарного сопротивления $(R_4 + 2R_5)$ от 1 кОм до 10 мОм можно получить любые частоты в диапазоне от 0,1 Гц до 100 кГц [6].

Следует отметить, что на основе рассмотренной схемы таймера можно собрать различные устройства, такие как ждущий мультивибратор, делитель частоты, широтно-импульсный и фазо-импульсный модуляторы и другие.

Мультивибраторы на операционных усилителях и логических элементах. Генераторы прямоугольных импульсов с невысокими требованиями к стабильности могут быть выполнены на операционном усилителе. Примером может быть схема, показанная на рис. 10.7.

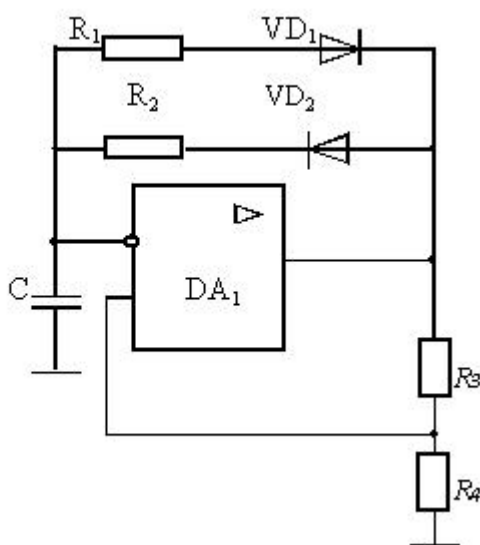


Рис. 10.7. Схема мультивибратора на операционном усилителе

Усилитель $ДА_1$ работает в режиме регенеративного компаратора, т.е. в режиме, при котором полярность и значение опорного напряжения изменяются в зависимости от полярности выходного сигнала. В схеме имеется положительная обратная связь, обеспечиваемая делителем R_3, R_4 , а выходное напряжение может принимать два устойчивых значения: $U_{вых. max}^+$ и $U_{вых. max}^-$.

Коэффициент передачи цепи ПОС:

$$\gamma = \frac{R_4}{R_3 + R_4}.$$

В зависимости от исходного состояния ОУ напряжение на неинвертирующем входе будет

$$U_1 = U_{вых. max}^- \gamma \quad (10.10)$$

или

$$U_2 = U_{вых. max}^+ \gamma.$$

Компаратор срабатывает в моменты, когда напряжение на конденсаторе достигает значения U_1 или U_2 .

Если на выходе ОУ было отрицательное напряжение, конденсатор разряжается по цепи: общий провод – резистор R_1 – диод VD_1 . Если на выходе ОУ было положительное напряжение, конденсатор перезаряжается по цепи R_2, VD_2 . Время заряда и разряда определяются приближенно по следующим соотношениям:

$$T_1 = R_1 C \ln \frac{U_{вых. max}^+ + |U_{вых. max}^-| \gamma}{U_{вых. max}^+ (1 - \gamma)},$$

$$T_2 = R_2 C \ln \frac{|U_{вых. max}^-| + U_{вых. max}^+ \gamma}{|U_{вых. max}^-| (1 - \gamma)}.$$
(10.11)

Частота колебаний определяется по формуле:

$$f = 1 / (T_1 + T_2). \quad (10.12)$$

Мультивибратор удовлетворительно работает в диапазоне частот от нескольких Гц до 100 кГц. Выбирая параметры R_1, R_2, C , можно менять не только частоту, но и скважность выходных импульсов.

Стабильность частоты колебаний генератора на основе ОУ может быть существенно повышена, если в качестве реактивного элемента использовать кварцевый резонатор. Схема такого генератора приведена на рис. 10.8.

Кварцевый резонатор включен в цепь ООС. Глубина ООС определяется соотношением:

$$M = R_2 / (R_2 + Z), \quad (10.13)$$

где Z – эквивалентное сопротивление параллельно соединенных резистора R_1 и кварцевого резонатора Q .

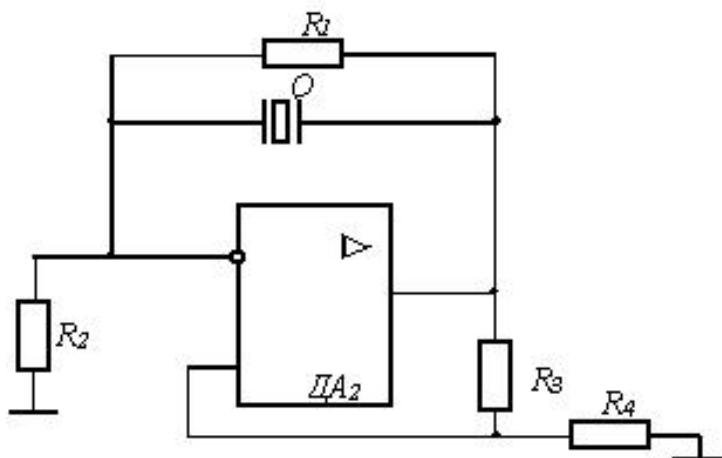


Рис. 10.8. Генератор колебаний на ОУ с кварцевым резонатором

Глубина ПОС определяется соотношением: $\gamma = R_4 / (R_3 + R_4)$.

На резонансной частоте полное сопротивление кварцевого резонатора, а следовательно и эквивалентного сопротивления Z , резко увеличивается, глубина ООС уменьшается. Если результирующее значение обратной связи окажется положительным и $K\gamma > 1$, то генератор возбуждётся. Ограничение амплитуды осуществляется за счёт свойств ОУ.

Мультивибраторы часто выполняют на логических элементах (рис. 10.9). Логические элементы (ЛЭ) схемно представляют собой усилители с большим коэффициентом усиления, у которых имеются два входных пороговых значения $U_{вх.пор}^0, U_{вх.пор}^1$. Следовательно, обеспечив положительную обратную связь, как на схеме рис. 10.7, при наличии реактивного элемента, можно получить процесс генерации колебаний подобно тому, как было рассмотрено ранее.

При этом можно использовать кварцевую стабилизацию частоты. Промышленность выпускает интегральные схемы мультивибраторов, с помощью которых можно получать колебания с частотой от долей Гц до 80 МГц [22].

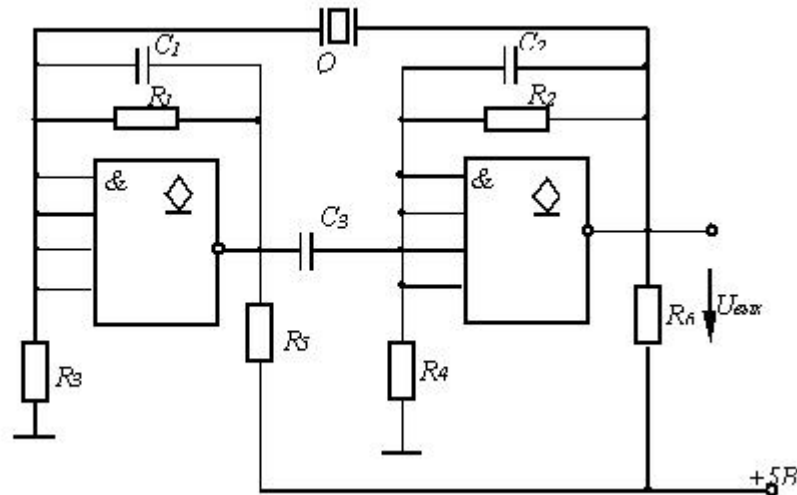


Рис. 10.9. Мультивибратор на логических элементах *K155LA7*

В схеме использован кварцевый резонатор для повышения стабильности частоты колебаний. ЛЭ выполняют функции усилителей. Усилители охвачены ООС, обеспечиваемой резисторами R_1 , R_2 и R_3 , R_4 . Конденсаторы C_1 и C_2 включены для устранения паразитного возбуждения. Конденсатор C_3 введен для развязки по постоянному току выхода микросхемы DD_1 от входа микросхемы DD_2 . Положительная обратная связь обеспечивается за счет фазового сдвига, осуществляемого кварцевым резонатором. Так как ЛЭ *K155LA7* имеет открытый коллектор, то в цепях выходов имеются резисторы R_5 и R_6 . В зависимости от соотношения параметров колебания могут быть синусоидальными либо несинусоидальными. Стабильность частоты генерации при этом сохраняется.

10.5. Импульсные сигналы

Импульсный принцип построения систем занимает доминирующее положение по сравнению с аналоговым. В импульсных системах используются сигналы (напряжение, ток) импульсной формы. Наиболее распространены импульсы, близкие по форме к прямоугольной, пилообразной и экспоненциальной, они мо-

гут быть положительной, отрицательной или чередующейся полярности (рис. 10.10).

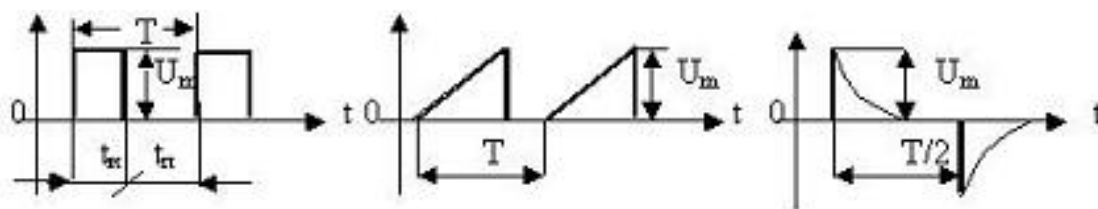


Рис. 10.10. Примеры электрических импульсов различной формы:
 U_m – амплитуда, T – период импульсной последовательности,
 $t_{и}$ – ширина (длительность) импульса,
 $t_{п}$ – длительность паузы

Импульсными называются устройства, предназначенные для генерирования, формирования, преобразования и передачи импульсных сигналов.

Параметры электрического импульса. *Электрическим импульсом* называют кратковременное скачкообразное изменение напряжения или силы тока. Все электрические импульсы принято разделять на видеоимпульсы и радиоимпульсы (рис. 10.11).

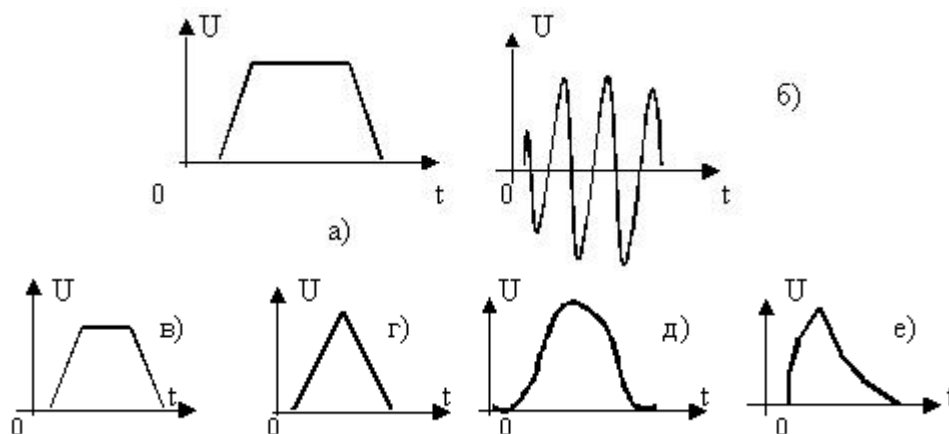


Рис. 10.11. Примеры видеоимпульсов (а, в – е) и радиоимпульса (б)

На рис. 10.11 представлены распространённые формы импульсов: трапецеидальная (а, в), треугольная (г), колоколообразная (д), пилообразная (е).

Однополярные электрические импульсы называют видеоимпульсами. Они не содержат высокочастотных колебаний. Электрические импульсы, представляющие собой ограниченные во времени

ВЧ или СВЧ электромагнитные колебания, огибающая которых имеет форму видеоимпульса, называют радиоимпульсами.

Принято различать следующие участки импульса: фронт, вершина, срез, основание. Срез называют иногда задним фронтом.

Основные параметры видеоимпульса (рис. 10.12):

- 1) высота импульса (амплитуда) – A ;
- 2) спад вершины импульса – ΔA ;
- 3) длительность импульса $t_{и}$, определяют на уровне $0,1A$;
- 4) время установления или нарастания фронта импульса (длительность фронта импульса) t_{ϕ} – время нарастания сигнала от уровня $0,1$ до уровня $0,9$ своего максимального значения;
- 5) длительность среза t_c определяется аналогично t_{ϕ} ;
- 6) длительность вершины импульса $t_{в}$ – на уровне $0,9A$;
- 7) активная длительность импульса $t_{иа}$ – на уровне $0,5A$.

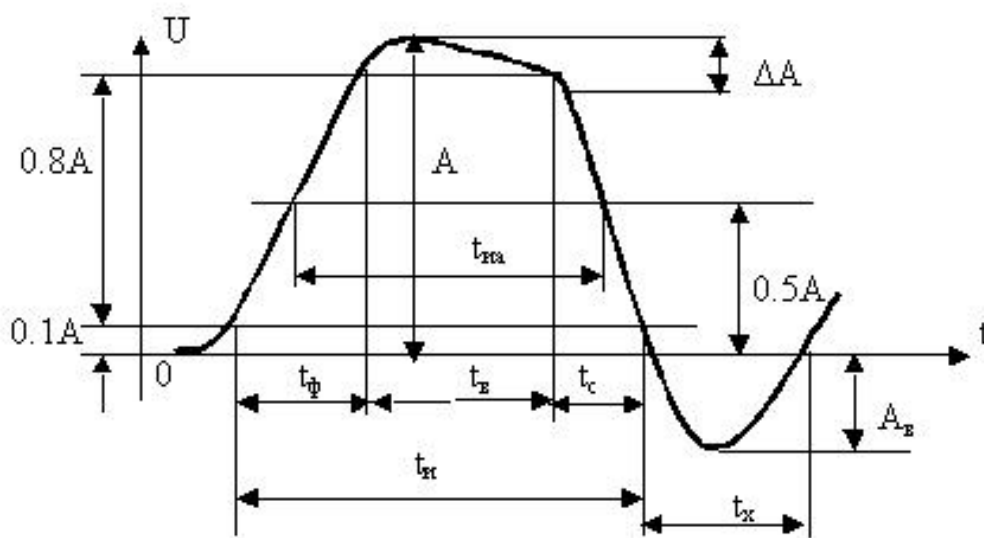


Рис. 10.12. Иллюстрация параметров видеоимпульса

Выброс, образующийся чаще всего после спада, называют хвостом импульса, который характеризуется длительностью t_x и амплитудой выброса $A_{в}$. В этом случае расчетная длительность среза t_c должна быть увеличена. Периодическую последовательность импульсов характеризуют следующими параметрами:

- 1) периодом повторения импульсов T ;
- 2) частотой повторения импульсов $f = 1/T$;
- 3) скважностью импульсов $Q = T/t_{и}$, $Q > 1$;
- 4) коэффициентом заполнения $K_3 = 1/Q = t_{и}/T$, $K_3 < 1$.

Устройства, в которых выполняются основные виды преобразований импульсных сигналов, разделяются на несколько видов:

а) электрические цепи, обеспечивающие неискаженную передачу импульсов – линии передачи, кабели, трансформаторы, линии задержки, усилители импульсов (видеоусилители);

б) устройства преобразования импульсов обеспечивают получение импульсов одной формы из импульсов другой формы или той же формы, но с другими параметрами:

– линейные преобразователи (интегрирующие и дифференцирующие устройства);

– нелинейные формирующие устройства (ограничители, компараторы, триггеры Шмитта, формирователи);

– преобразователи импульсов цифровых устройств, предназначенные для выполнения логических функций и преобразований одной последовательности импульсов в другую (логические элементы, триггеры, счетчики, регистры, комбинационные устройства);

в) импульсные генераторы (автогенераторы, мультивибраторы, одновибраторы, синхронизируемые генераторы, делители частоты).

Основу всех этих устройств составляют электронные ключи.

10.6. Электронные ключи

Ключи на биполярных транзисторах. Вся импульсная и цифровая техника базируется на работе транзистора в качестве *ключа* – устройства, коммутирующего электрическую цепь. Основой всех узлов и схем импульсной и цифровой техники является так называемая ключевая схема – каскад на транзисторе, работающем в ключевом режиме (рис. 10.13). Транзистор может включаться по схемам ОЭ, ОК, ОБ.

Режим запирания (отсечки) осуществляется подачей на вход транзистора напряжения положительной полярности (согласно стрелке на рис. 10.13) $U_{вх} > 0$. Эмиттерный переход под действием этого напряжения запирается и его ток равен 0. Вместе с тем через резистор $R_б$ протекает обратный (тепловой) ток коллекторного перехода $I_{к0}$. Этому режиму на выходных характеристиках транзистора соответствует точка M_3 (рис. 10.13). Величину запирающего входного напряжения $U_{вх.зап}$ выбирают такой, чтобы при протекающем через $R_б$ тепловом токе выполнялось условие:

$$U_{бэ} = (U_{вх.зап} - I_{к0} R_б) > 0. \quad (10.14)$$

Режим открытого состояния транзистора достигается изменением полярности входного напряжения ($U_{вх} < 0$) и заданием соответствующего тока базы. С изменением полярности входного напряжения увеличению тока базы будет соответствовать увеличение тока коллектора, чему соответствует условное перемещение на характеристиках точки M из положения M_3 вверх по линии нагрузки, при этом $U_{кэ}$ уменьшается по модулю.

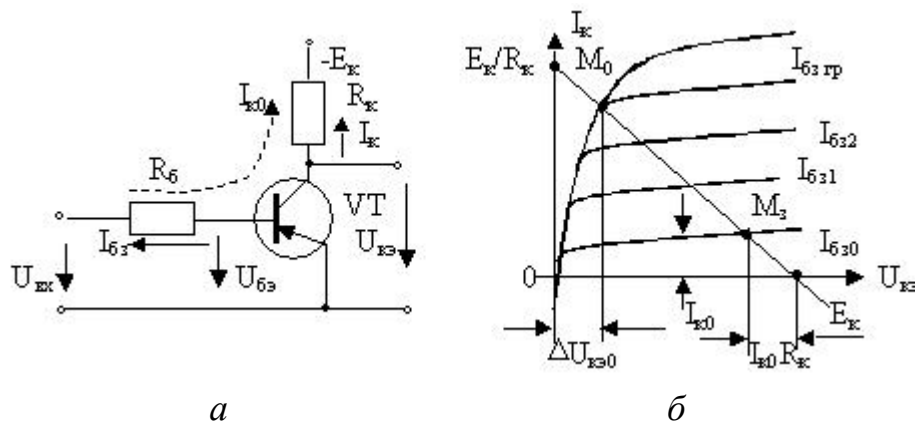


Рис. 10.13. Схема электронного ключа (а) и графическая иллюстрация его состояния (б)

До некоторого граничного значения тока базы $I_{бзгр}$ сохраняется известная зависимость между током коллектора $I_к$ и током базы $I_{бз}$:

$$I_к \approx \beta I_{бз},$$

где β – статический (усредненный) коэффициент передачи тока транзистора в схеме ОЭ.

При токе базы $I_{бзгр}$ будет «полное» открытие транзистора. При этом в точке M_0 : $I_к = (E_к - \Delta U_{кэ0}) / R_к$, где $\Delta U_{кэ0}$ – остаточное напряжение на транзисторе в открытом состоянии.

$\Delta U_{кэ0}$ является существенным параметром транзистора в импульсном режиме, причём оно должно быть минимальным. Обычно $\Delta U_{кэ0} = (0,5 - 1)$ В. Тогда граничное значение тока базы открытого транзистора:

$$I_{бз гр} = I_к / \beta \cong E_к / (R_к \cdot \beta). \quad (10.15)$$

При дальнейшем увеличении тока базы остаточное напряжение остается практически неизменным. Режим работы открытого транзи-

стора при $I_{\text{бз}} > I_{\text{бз гр}}$ называют насыщенным, а отношение $S = I_{\text{бз}}/I_{\text{бз гр}}$ – коэффициентом насыщения транзистора. С целью надежного обеспечения режима насыщения обычно выбирают $S = (1,5 - 3)$.

Процессы, протекающие в ключевой схеме, при условии, что входной импульс напряжения имеет идеальную прямоугольную форму, можно представить импульсными диаграммами сигналов, показанными на рис. 10.14.

На интервале $0 - t_1$ транзистор заперт напряжением $U_{\text{вхз}}$. Напряжение на транзисторе $U_{\text{кз}} = -(E_{\text{к}} - I_{\text{кб0}} \cdot R_{\text{к}})$. При появлении импульса (момент t_1) ток $I_{\text{к}}$ начинает нарастать, а напряжение $U_{\text{кз}}$ – уменьшаться. Для упрощения можно считать, что изменения токов и напряжений происходят по экспоненциальному закону.

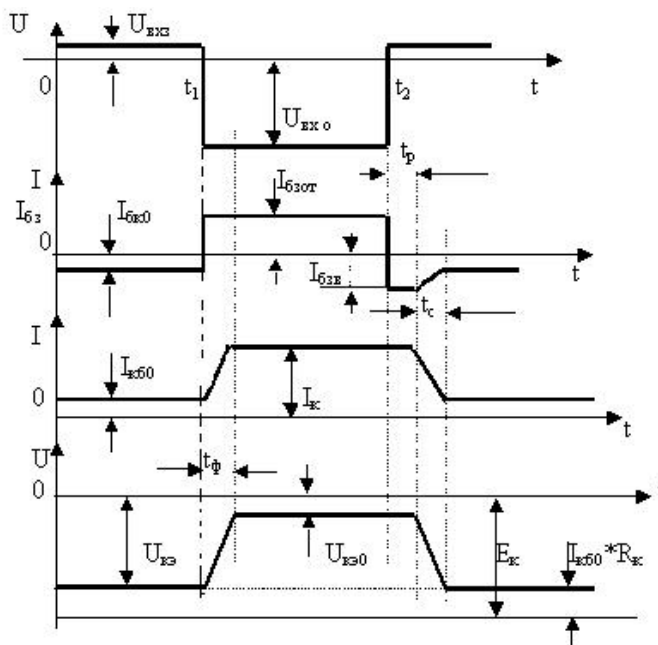


Рис. 10.14. Импульсные диаграммы сигналов транзисторного ключа

Инерционность процессов в области высоких частот можно учесть эквивалентной постоянной времени

$$T_{\text{в}} = T_1 + T_2,$$

где $T_1 = 1/2\pi F_{\text{гр}}$ – постоянная времени, характеризующая процессы в транзисторе, связанные с величиной граничной частоты $F_{\text{гр}}$;

T_2 – постоянная времени, зависящая от величины емкости коллекторного перехода и величины сопротивления коллекторной цепи в схеме ОЭ.

С некоторыми допущениями, полагая, что коллекторный ток возрастает по экспоненциальному закону, можно оценить длительность фронта импульса коллекторного тока:

$$t_{\phi} = T_{\text{в}} \ln[S / (S - 1)], \quad (10.16)$$

где $S = I_{\text{бзот}}/I_{\text{бз гр}}$ – коэффициент насыщения транзистора.

Из уравнения следует вывод, что длительность фронта импульса уменьшается с увеличением коэффициента насыщения. Происходит это потому, что в случае увеличения коэффициента S увеличивается базовый ток, заставляющий быстрее изменяться коллекторный ток. При $S = 1$ (это активный режим на грани насыщения) значение t_{ϕ} следует определять по другому выражению, определяя его относительно уровней 0,1 и 0,9 установившегося значения коллекторного тока: $t_{\phi} = T_{\text{в}} \ln(0,9/0,1) = 2,2 T_{\text{в}}$.

Процесс запираания транзистора начинается в момент t_2 , когда $U_{\text{вхо}}$ меняет знак. Однако ток коллектора и напряжение на открытом транзисторе некоторое время остаются неизменными, т.е. создается задержка в запираании транзистора. Происходит это из-за того, что необходимо какое-то время t_p ухода избыточных носителей заряда из базы (время рассасывания заряда). Рассасывание происходит по цепи коллектора (за счет ухода избыточных зарядов) и по цепи базы (за счет протекания обратного тока $I_{\text{бз0}}$, вызванного запирающим напряжением). Величина этого тока ограничивается сопротивлением $R_{\text{б}}$ входной цепи:

$$I_{\text{бз0}} = U_{\text{вхз}} / R_{\text{б}}$$

Время, в течение которого происходит рассасывание избыточного заряда в базе, называется временем рассасывания t_p . Это время зависит от коэффициента насыщения S . Приблизительно его можно оценить по выражению $t_p = T_{\text{в}}/2 \cdot \ln S$. За ним следует интервал времени спада тока коллектора t_c (время заднего фронта, время среза):

$$t_c = T_{\text{в}} \ln[1 + (I_{\text{бз гр}} / I_{\text{бзв}})],$$

где $I_{\text{бзв}}$ – амплитуда импульса тока базы в момент переключения (рис. 10.14).

Длительности t_{ϕ} , t_p , t_c характеризуют быстродействие транзисторного ключа. Приведенные оценочные выражения показывают, что эти величины зависят от частотных свойств транзистора и параметров импульса базового тока. Порядок их величин составляет от долей единицы до единиц микросекунд.

Одним из способов повышения быстродействия транзисторных ключей является способ применения ненасыщенных ключей, в которых транзистор работает на границе активной области, например, ключ с транзистором Шоттки. Структурная схема такого ключа приведена на рис. 10.15, где обозначено: $VD_{Ш}$ – диод Шоттки, $VT_{Ш}$ – транзистор Шоттки.

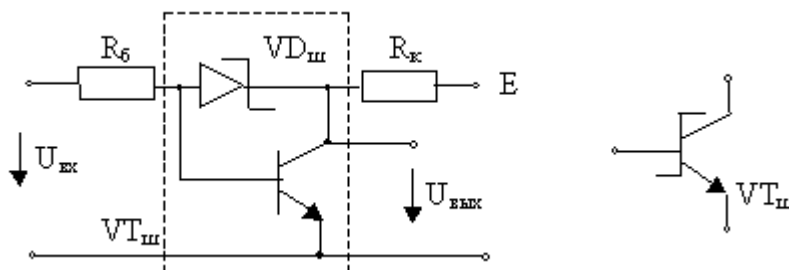


Рис. 10.15. Ключ с диодом Шоттки и УГО транзистора Шоттки

Особенность действия ключа состоит в следующем. До момента открывания диода процесс идет как обычно. В процессе открытия транзистора диод закрыт до момента, при котором вследствие уменьшения коллекторного напряжения напряжение на диоде не достигнет порогового значения. С момента открытия диода ток управления ключом замыкается на коллектор, что приводит к уменьшению тока базы в $(1 + h_{21})$ раз. В итоге избыточный заряд в базе станет намного меньше, чем в обычной схеме насыщенного ключа. Диоды Шоттки имеют малое собственное время восстановления (0,1 нс), низкое напряжение отпираия (0,25 В) и малое сопротивление в открытом состоянии (около 10 Ом).

Реальные ключи на биполярных транзисторах для обеспечения четкой работы в своем составе имеют обычно не менее двух транзисторов. Примеры схем таких ключей представлены на рис. 10.16.

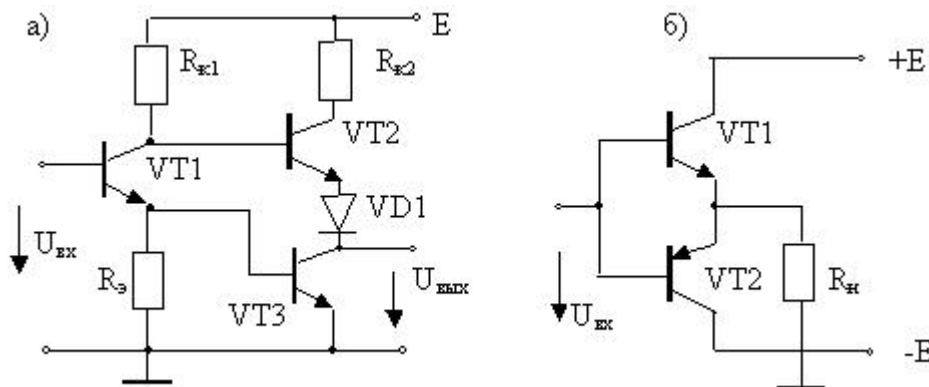


Рис. 10.16. Схемы ключей на биполярных транзисторах:

- а* – с управлением однополярным входным импульсом;
- б* – с управлением двухполярным входным импульсом

Ключевая схема, изображенная на рис. 10.16, *а*, служит простейшим выходным каскадом цифровых (логических) элементов на биполярных транзисторах (элементы серии ТТЛ).

В схеме ключа рис. 10.16, *а* при уровне входного сигнала $U_{вх} \leq U_{оп}$ на выходе устанавливается выходной сигнал $U_{1п} \leq U_{вых} < E$, где $U_{оп}$, $U_{1п}$ – пороговые значения соответственно низкого и высокого уровней входного сигнала. Транзисторы $VT1$, $VT3$ находятся в режиме отсечки, транзистор $VT2$ – в проводящем состоянии. При подаче на вход схемы $U_{вх} > U_{1п}$, транзистор $VT1$ открывается, транзистор $VT3$ переходит в режим насыщения, транзистор $VT2$ закрывается, на выходе устанавливается «нулевой» уровень выходного напряжения $U_{вых} \leq U_{оп}$. Диод $VD1$ в схеме рис. 10.16, *а* служит для обеспечения чёткого переключения транзистора $VT2$. Схема, изображенная на рис. 10.16, *б*, часто используется как выходной каскад в операционных усилителях.

Ключи на полевых транзисторах (ПТ). Ключи на полевых транзисторах имеют широкое применение в качестве коммутаторов аналоговых сигналов (для этого используются ПТ с управляющим $p - n$ -переходом или МОП-транзисторы с индуцированным каналом), а также для коммутации цифровых сигналов (только МОП транзисторы с индуцированным каналом). Примеры ключевых схем на полевых транзисторах разного типа представлены на рис. 10.17.

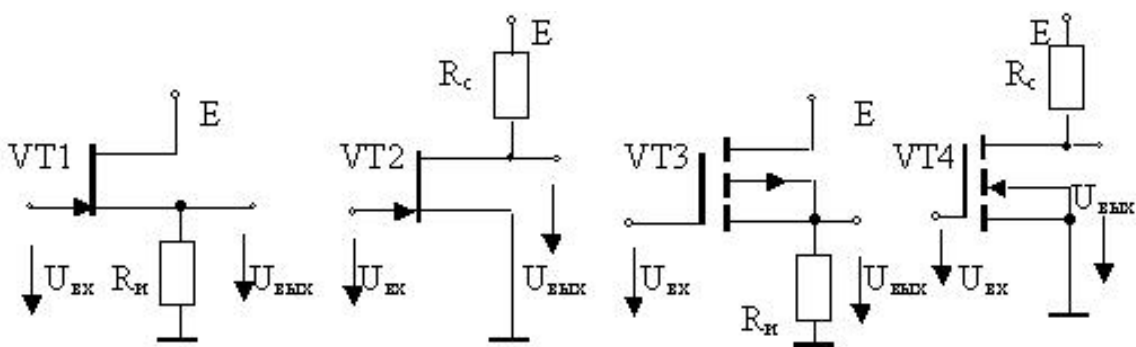


Рис. 10.17. Схемы ключей на полевых транзисторах

Основные достоинства ключей:

- малое остаточное напряжение в проводящем состоянии;
- высокое сопротивление в непроводящем состоянии;
- малая мощность управления; возможность коммутации электрических сигналов очень малого уровня.

Недостаток – сравнительно низкое быстродействие (по сравнению с ключами на биполярных транзисторах).

Для запираания ключей, выполненных на ПТ с управляющим p - n -переходом, к затвору следует приложить запирающее напряжение $U_{\text{зап}}$, по модулю большее напряжения отсечки, но меньшее допустимых для переходов затвор – исток, затвор – сток:

$$U_{\text{зап}} \geq [U_{\text{зи отс}} + (1 \div 3) \text{ В}]; U_{\text{зап}} \leq (U_{\text{зс доп}}, U_{\text{зи доп}}).$$

МОП-транзисторы с индуцированным каналом закрыты до тех пор, пока $U_{\text{зи}}$ и $U_{\text{зс}}$ меньше эффективного порогового напряжения: $(U_{\text{зи}}, U_{\text{зс}}) < U_{\text{зи пор}}$.

Входное сопротивление (по цепи затвора) ключей на ПТ при малой частоте коммутации составляет $10^8 - 10^9$ Ом у ПТ с управляющим p - n -переходом, $10^{12} - 10^{14}$ Ом – у МОП-транзисторов. На высоких частотах сказываются емкости между стоком, истоком и затвором $C_{\text{зс}}$, $C_{\text{зи}}$, поэтому сопротивление ключа уменьшается. У МОП-транзисторов подложку обычно подключают к источнику питания требуемой полярности [подложку « n » – к $(+E)$, подложку « p » – к $(-E)$].

В цифровых устройствах важно иметь стабильные уровни выходных напряжений. Для этого широко применяют ключи на комплементарных транзисторах – КМОП-ключи (рис. 10.18). Комплементарные транзисторы – это транзисторы, обладающие идентичными параметрами, но имеющие разный тип проводимости.

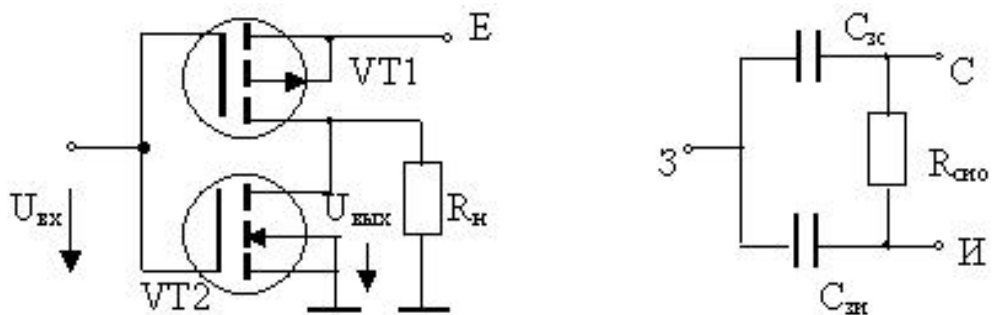


Рис. 10.18. Схема КМОП-ключа и схема замещения открытого МОП-транзистора: $R_{\text{н}}$ – сопротивление нагрузки; $R_{\text{сно}}$ – сопротивление сток – исток

КМОП-ключ работает следующим образом.

Если подано $(-U_{\text{вх}})$, открыт $VT1$ и резистор $R_{\text{н}}$ подключен к источнику питания. Если подано $(+U_{\text{вх}})$, открыт $VT2$ и вывод выходной цепи подключен к общей шине. При этом ток от источника сигнала не потребляется, т.е. в первом случае на резисторе $R_{\text{н}}$ устанавливается $+E$, во втором – нуль. На основе таких ключей созданы разнообразные микросхемы КМОП серий.

Эквивалентные схемы МОП-транзистора в открытом и закрытом состоянии существенно различаются, так как сопротивление сток – исток в открытом состоянии $R_{\text{сио}}$ на несколько порядков меньше, чем сопротивление $R_{\text{сиз}}$ в закрытом состоянии (рис. 10.19).

Ключи на МОП-транзисторах удобны тем, что могут пропускать ток в обоих направлениях, а цепь управления изолирована от коммутируемой цепи. Сопротивление канала открытого (находящегося в проводящем состоянии) ключа на МОП-транзисторе составляет (10 – 100) Ом, а быстродействие может достигать (3 – 5) нс [2].

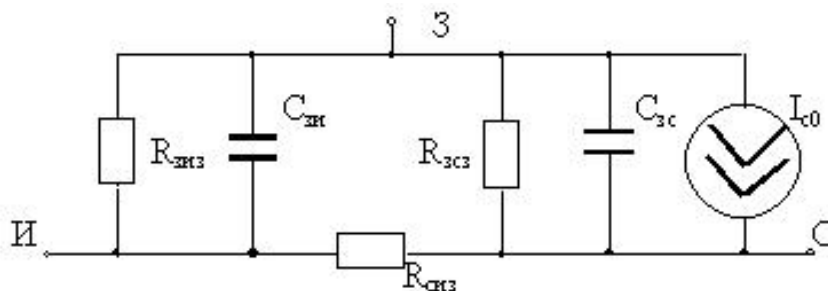


Рис. 10.19. Эквивалентная схема МОП-транзистора в закрытом состоянии

Чаще всего для построения ключей в интегральном исполнении используют КМОП-транзисторы. Это даёт возможность получить постоянное по величине сопротивление ключа в открытом состоянии, не зависящее от величины и направления протекающего тока. Интегральное исполнение ключей позволяет в составе микросхемы сформировать элементы, необходимые для выдачи сигналов управления внешними нормированными сигналами логических элементов цифровых схем.

Сопротивление открытого КМОП-ключа существенно зависит от температуры: оно увеличивается на (2 – 5) % на каждые 10 °С. В закрытом состоянии через КМОП-ключ течёт обратный ток закрытого $p-n$ -перехода [(0,1 – 10) нА при комнатной температуре], причём он увеличивается приблизительно в два раза на каждые 10 °С.

Ключи на полевых транзисторах находят широкое применение не только как самостоятельные электронные элементы, но и как составная часть многих сложных электронных узлов. К таким узлам можно отнести аналого-цифровые и цифро-аналоговые преобразователи, запоминающие устройства и многие другие устройства аналоговой и цифровой техники.

10.7. Использование МОП-ключей в электронных устройствах с переключаемыми конденсаторами

Как известно, основными компонентами интегральных схем (ИС) являются резисторы, конденсаторы и транзисторы (биполярные или (и) полевые), выполняющие функции усилительных и ключевых элементов.

В современной электронике наблюдается устойчивая тенденция вытеснения МОП-транзисторами других типов транзисторов практически во всех категориях ИС, кроме некоторых разновидностей прецизионных и высокочастотных аналоговых ИС. Это объясняется следующими основными преимуществами МОП-технологии ИС по сравнению с биполярными технологиями:

- существенно более высокой плотностью упаковки транзисторов на кристалле;
- простотой схемотехники и технологии изготовления МОП-ИС;
- на несколько порядков меньшей потребляемой мощностью при одинаковой функциональной сложности;
- на несколько порядков большим входным импедансом функциональных узлов ИС (что существенно упрощает сопряжение ИС между собой и управление их режимами и параметрами).

Кроме вышеперечисленных, важным преимуществом МОП-технологии ИС является простота реализации конденсаторов, функции которых при этом выполняют емкости затвор – канал МОП-транзисторов.

С другой стороны, при производстве МОП-ИС (как и биполярных) определенную сложность представляет изготовление резисторов в интегральном исполнении, а также обеспечение приемлемой точности изготовления таких резисторов и стабильности их характеристик во времени и при изменении температуры. В частности, типовая погрешность номинала резистора, изготовленного методом ионной имплантации, составляет порядка нескольких десятых процента, а его температурный коэффициент – несколько сотых долей процента на градус, в то время как аналогичные параметры для МОП-конденсатора примерно на порядок меньше [3].

В качестве радикального решения вышеуказанной проблемы было предложено реализовывать функции резисторов в МОП-ИС посредством переключаемых конденсаторов (ПК), состоящих из МОП-конденсаторов, коммутируемых ключами на МОП-транзисторах. ПК

при этом или выступают в качестве цепей прямой имитации резисторов, или (преимущественно в аналого-цифровых и цифро-аналоговых преобразователях) служат для косвенной (функциональной) замены резисторов в кодоуправляемых источниках напряжения, а также в интеграторах [3, 10]. При этом для цепей прямой имитации резисторов посредством ПК характерно постоянное переключение конденсаторов в процессе работы, а для ПК, служащих для функциональной замены резисторов – периодическое выполнение некоторого рабочего цикла, состоящего из нескольких тактов коммутации, обычно с восстановлением начальных значений зарядов на конденсаторах перед каждым рабочим циклом.

С точки зрения теории цепей электронные устройства с переключаемыми конденсаторами (ЭУПК) относятся к дискретным системам с непрерывными (аналоговыми) входными сигналами, так как изменение во времени их выходных сигналов носит дискретный характер. Это означает, что информативными являются значения указанных сигналов только в некоторые моменты времени, соответствующие окончанию очередной фазы коммутации. Поэтому рассмотрение и анализ ЭУПК должно осуществляться с учетом дискретного характера их сигналов.

Необходимо также отметить, что корректное функционирование ЭУПК, как и других типов дискретных систем с непрерывными входными сигналами, возможно только при периоде дискретизации (применительно к ЭУПК – длительности фазы коммутации), намного меньшем периода наиболее высокочастотной из спектральных компонент входного сигнала.

Технология ПК позволяет:

- строить аналоговые и аналого-цифровые ИС на основе только МОП-транзисторов (однотипных элементов), выступающих как в качестве усилительных и ключевых элементов, так и конденсаторов (роль которых при этом играет емкость между затвором и каналом МОП-транзисторов) и элементов цепей имитации или функциональной замены резисторов;

- обеспечивать повышенную точность реализации резисторов и стабильность их сопротивления по сравнению с «классическими» методами их изготовления (например, ионной имплантацией), что обусловлено значительно более высокой точностью и стабильностью емкости МОП-конденсаторов и, тем более, периода коммутации ПК

по сравнению с аналогичными параметрами резисторов в интегральном исполнении, изготовленных «классическими» методами [3];

– достаточно просто реализовывать аналоговые устройства с цифровым управлением параметрами (например, фильтры с управляемой частотой среза).

Естественно, технология ПК не свободна от недостатков, основными из которых являются [3, 10]:

– существенные погрешности имитации или функциональной замены резисторов на частотах, превышающих 10 – 20 % частоты коммутации;

– характерный для всех дискретных систем эффект наложения спектров (элайзинга), заключающийся в искажении спектра выходного сигнала ЭУПК при наличии во входном сигнале составляющих с частотами выше половины частоты коммутации;

– наличие на выходе ЭУПК наводок, обусловленных процессами коммутации; частота данных наводок совпадает с частотой коммутации, а амплитуда обычно составляет порядка единиц – десятков милливольт.

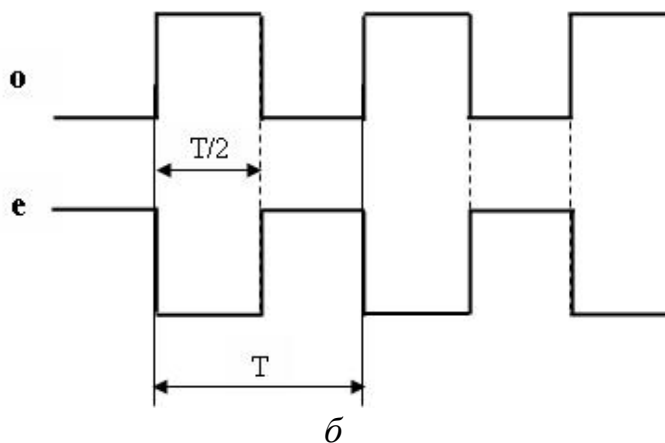
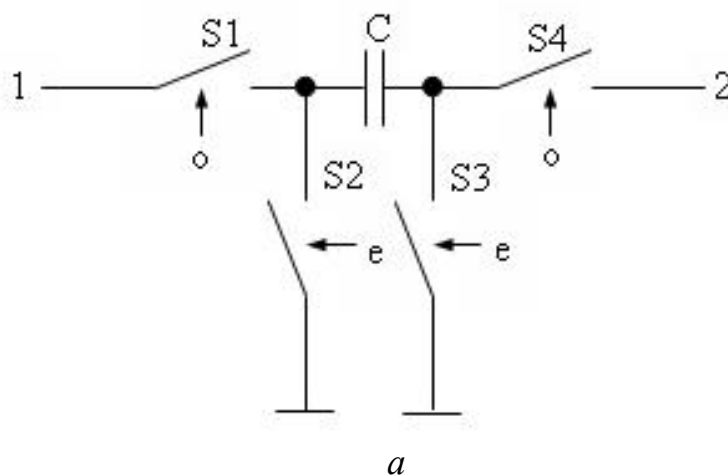
Однако ввиду того, что на практике частота коммутации на несколько порядков превышает верхнюю граничную частоту информативного входного и выходного сигнала ЭУПК, влияние перечисленных недостатков на функционирование ЭУПК достаточно легко сводится к минимуму. Эффекты, обусловленные первыми двумя из них, устраняются включением на входе ЭУПК ФНЧ (фильтра низкой частоты) с частотой среза, намного меньшей частоты коммутации, а наводки на выходе ЭУПК – включением на нем аналогичного ФНЧ. Обычно указанные ФНЧ или компоненты для их реализации входят в состав ИС на ПК.

Вышесказанное, в целом, обуславливает весьма широкое применение технологии ПК в современных аналоговых и аналого-цифровых ИС.

Рассмотрим общие принципы реализации ЭУПК, основанных как на прямой имитации, так и на косвенной замене резисторов.

ЭУПК на основе прямой имитации резисторов. Физический принцип прямой имитации резисторов посредством коммутации конденсаторов может быть пояснен на примере ПК, функциональная схема которого представлена на рис. 10.20, *а*, а временные диаграммы сигналов управления его ключами показаны на рис. 10.20, *б*. Буквами

e и o обозначены сигналы управления ключами, активные в течение четной и нечетной фаз коммутации, от английских слов «even» – четный и «odd» – нечетный. Длительности четной и нечетной фаз коммутации ПК всегда равны между собой, а управляющие сигналы четной и нечетной фаз взаимно инверсны.



T – период коммутации

Рис. 10.20. Пример цепи прямой имитации резистора на ПК (а) и временные диаграммы сигналов управления ее ключами (б)

В течение нечетных фаз коммутации, т.е. при замыкании ключей $S1$ и $S4$, конденсатор заряжается напряжением, приложенным между точками 1 и 2. При размыкании ключей $S1$ и $S4$ и замыкании управляемой в противофазе с ними пары ключей $S2$ и $S3$ (в течение четных фаз) конденсатор разряжается. Период циклов его заряда и разряда совпадает с периодом сигналов управления ключами, а длительности данных циклов равны половине периода указанных сигналов.

С физической точки зрения, принцип имитации резистора посредством ПК можно пояснить следующим образом. Как известно, конденсатор проводит электрический ток только в процессе заряда/разряда. Поэтому ПК, функционирующий в режиме периодического заряда с последующим разрядом можно рассматривать как структуру, способную проводить ток любой частоты, в том числе постоянный.

Определим эквивалентное сопротивление между точками 1 и 2 представленного на рис. 10.20, *а*, ПК в простейшем с точки зрения анализа случае – при пренебрежимо малом сопротивлении между каждой из указанных точек и общей шиной. Это имеет место, например, при работе данного ПК в качестве входного резистора интегратора на операционном усилителе (ОУ) [6], при пренебрежимо малом выходном сопротивлении источника входного напряжения интегратора. На рис. 10.21, *а*, и 10.21, *б*, приведены эквивалентные схемы указанного ЭУПК в каждой из двух фаз коммутации. Для упрощения полагаем, что конденсаторы, ключи и ОУ идеальны (в частности, коэффициент усиления и входное сопротивление ОУ бесконечно велики [6]).

Очевидно, эквивалентное сопротивление ПК равно отношению среднего за период коммутации значения напряжения на нем к среднему значению тока через ПК за указанный период. Среднее за период коммутации T напряжение на ПК анализируемого ЭУПК, описывается следующим выражением:

$$\overline{U_{C1}} = \frac{1}{C1_0} \int_0^T i_{C1}(t) \cdot dt,$$

откуда получаем, что:

$$\overline{U_{C1}} = \frac{\overline{I_{C1}}}{C1} T,$$

где $\overline{I_{C1}}$ – среднее за период коммутации значение тока через ПК.

Следовательно, эквивалентное сопротивление анализируемого ПК равно:

$$R_{\text{Э}} = \frac{\overline{U_{C1}}}{\overline{I_{C1}}} = \frac{T}{C1}.$$

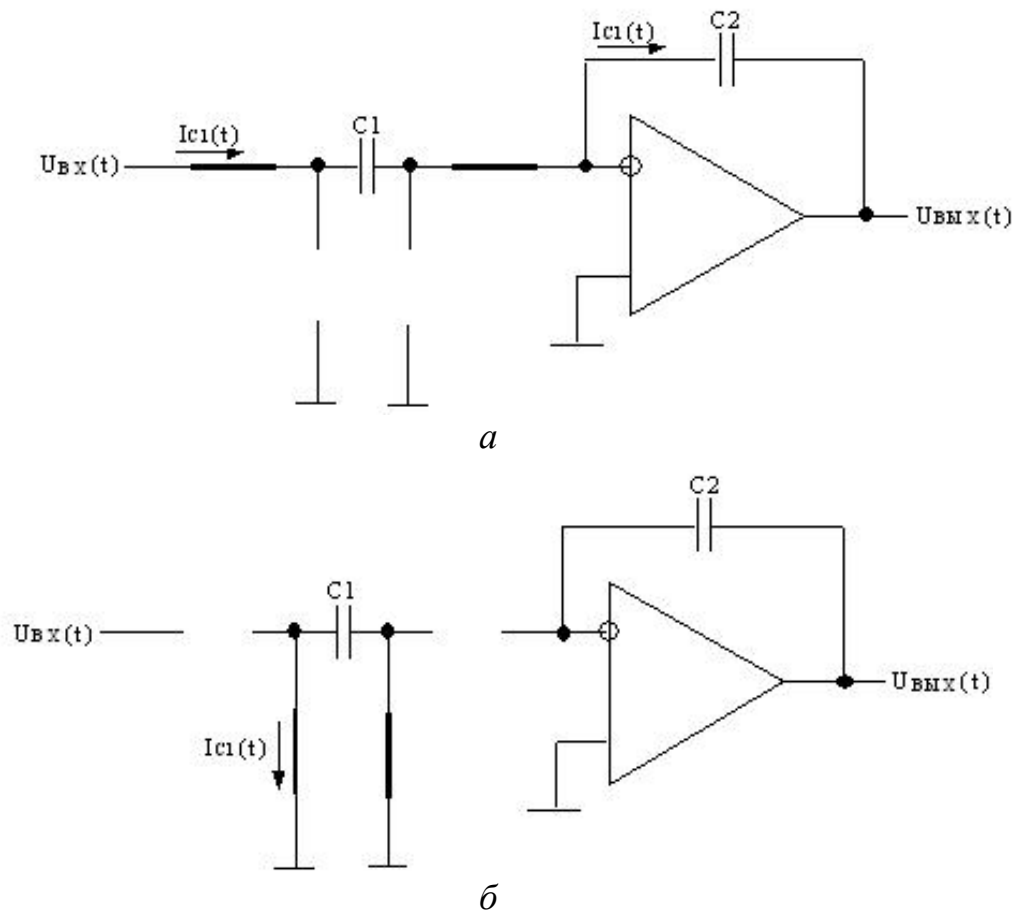


Рис. 10.21. Эквивалентные схемы интегратора на ПК в нечетных (а) и четных (б) фазах коммутации

На частотах, много меньших частоты коммутации, падение напряжения на ПК и ток через него можно приближенно считать постоянными в течение периода коммутации. Поэтому в данном частотном диапазоне верно соотношение:

$$\frac{u_{C1}(t)}{i_{C1}(t)} \approx \frac{T}{C1}$$

Таким образом, на частотах, много меньших частоты коммутации, данный ПК эквивалентен резистору с сопротивлением, прямо пропорциональным периоду коммутации и обратно пропорциональным емкости ПК.

Естественно, кроме рассмотренной выше цепи имитации резистора на ПК, известно достаточно много вариантов реализации подобных цепей.

В общем случае, на частотах, намного меньших частоты коммутации, эквивалентный импеданс цепи прямой имитации резистора на базе ПК равен kT/C , где k – коэффициент, зависящий от конкретной конфигурации ПК, а также от соотношения между емкостью ПК и выходной емкостью источника сигнала, с одной стороны, и емкостью нагрузки – с другой [10]. Необходимо также отметить, что корректное функционирование указанных цепей возможно только при емкостном характере как выходного импеданса источника сигнала, так и нагрузки [3, 10].

ЭУПК на основе косвенной замены резисторов. В ЭУПК указанного класса ПК служат преимущественно в качестве элементов кодоуправляемых источников напряжения [3, 10]. Принцип действия таких источников основан на задании их выходных напряжений путем комбинирования и перераспределения зарядов (напряжений) на коммутируемых конденсаторах, входящих в состав указанных источников.

Базовыми положениями при анализе указанных ЭУПК являются следующие [3, 10]:

– в установившемся режиме заряд конденсатора Q_C и приложенное к нему напряжение U_C связаны соотношением:

$$Q_C = U_C \times C, \quad (10.17)$$

общий заряд n параллельно соединенных конденсаторов равен сумме их зарядов:

$$Q_{\Sigma} = \sum_{i=1}^n Q_{Ci}, \quad (10.18)$$

а при последовательном соединении n конденсаторов их заряды равны между собой:

$$Q_{C1} = Q_{C2} = \dots = Q_{Cn}; \quad (10.19)$$

– при коммутации напряжение на конденсаторе не может изменяться скачкообразно.

Основными разновидностями ЭУПК на основе косвенной замены резисторов являются *цифро-аналоговые* и *аналого-цифровые преобразователи* (ЦАП и АЦП) на ПК.

Подробное изложение вопросов реализации и анализа ЭУПК на основе косвенной замены резисторов представлено в [3] и [10].

МОДУЛЬ 3. ОСНОВЫ ЦИФРОВОЙ СХЕМОТЕХНИКИ ЭЛЕКТРОННЫХ СРЕДСТВ

11. ОСНОВЫ ТЕОРИИ ЛОГИЧЕСКИХ (ПЕРЕКЛЮЧАТЕЛЬНЫХ) ФУНКЦИЙ

11.1. Логические функции и элементы

В подавляющем большинстве ЭВМ и цифровых устройств обрабатываемая информация представлена в виде двоичных чисел. Переменные величины и функции от них, которые могут принимать только два значения 1 и 0, называются логическими переменными и логическими (переключательными) функциями. Свойства логических функций изучает алгебра логики, а реализация логических функций осуществляется функциональными устройствами, называемыми логическими элементами.

Значениям переменных 1 и 0 ставятся в соответствие символы двоичного алфавита 1 и 0, а также физические аналоги – два хорошо различимых значения напряжения, тока, электрического сопротивления, магнитной индукции. Величина и полярность уровней (например, напряжения), которым ставятся в соответствие символы 0 и 1, выбираются из соображений удобства технической реализации и заданной помехоустойчивости.

В основе цифровой техники лежит использование логических или переключательных схем. Различают два класса логических схем [16]:

1. Комбинационные схемы, в которых значение выходной переменной зависит только от значений входных переменных в данный момент времени.

2. Последовательностные схемы, в которых значение выходной переменной зависит не только от значений входных переменных в данный момент, но и от состояний элементов памяти, заданных в предыдущих тактах работы.

Функционирование любого, сколь угодно сложного цифрового устройства можно описать двояким образом: аналитически или

с помощью таблиц. Распространены комбинационные схемы, имеющие m логических входов и n логических выходов (рис. 11.1).

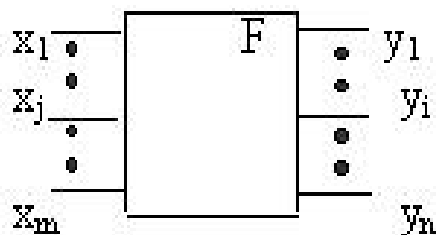


Рис. 11.1. Блок-схема цифрового устройства

Если $x_1, x_2, \dots, x_j, \dots, x_m$ – информационные значения независимых входных (управляющих) сигналов, а $y_1, y_2, \dots, y_i, \dots, y_n$ – информационные значения выходных сигналов, то комбинационная схема может быть описана системой уравнений:

$$\|Y_i = F(X_i)\|. \quad (11.1)$$

Функцию Y_i называют логической (булевой или переключательной). При наличии m независимых входных переменных, каждая из которых может принимать два значения (1 или 0), максимальное число возможных наборов из этих переменных будет $A = 2^m$, а максимально возможное число значений функций определится соотношением $N_m = 2^A$.

Можно задать систему уравнений (11.1) в виде таблиц, называемых *таблицами истинности*. Таблицы и аналитические выражения используются для анализа и синтеза устройств с наименьшим количеством элементов [16].

В алгебре логики основными считаются такие функции (операции), при помощи которых можно записать любую сложную логическую функцию и распространить их действие на любое количество переменных. Такими основными функциями являются следующие три:

- 1) *инверсия* (отрицание) – операция НЕ;
- 2) *конъюнкция* (логическое умножение) – операция И;
- 3) *дизъюнкция* (логическое сложение) – операция ИЛИ.

Сущность логической операции инвертирования состоит в отрицании первичного высказывания. С помощью логической операции НЕ можно переводить прямой код в обратный и наоборот. Обратным кодом при положительном кодировании называется такой, в котором истинному логическому высказыванию соот-

ветствует нулевой сигнал (цифра 0), а ложному – единичный сигнал (цифра 1). В математической логике высказывания оцениваются двумя критериями: оно может быть «истинным» или «ложным». Этому можно поставить в соответствие цифры 1 и 0, либо сигналы, условно соответствующие этим цифрам. Аналитически операция НЕ записывается в виде $y = \bar{x}$ (читается «игрек равен не икс»). Табличное представление этой функции (таблица истинности) и условное графическое обозначение (УГО) элемента (инвертора), реализующего эту функцию, показаны на рис. 11.2.

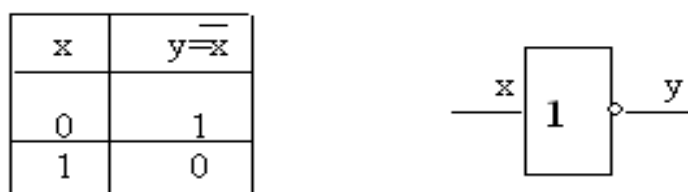


Рис. 11.2. Таблица истинности и УГО инвертора

Конъюнкция – операция И или логическое произведение, является сложным высказыванием, истинным только в единственном случае, когда истинны все элементарные высказывания. Аналитически эта операция записывается следующим образом:

$$y = x_1 \cdot x_2 \cdot \dots \cdot x_m. \quad (11.2)$$

Принятая форма записи наглядно показывает, что функция «у» обращается в нуль, если хотя бы один из аргументов принимает нулевое значение. Таблицы истинности и условные обозначения некоторых конъюнкторов показаны на рис. 11.3.

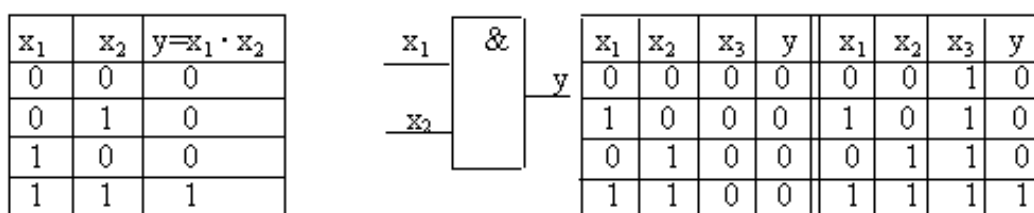


Рис. 11.3. Таблицы истинности для конъюнкторов с двумя и тремя аргументами и УГО двухвходового конъюнктора

Дизъюнкция – логическая сумма (операция ИЛИ) является сложным высказыванием, истинным, если истинно не менее чем одно элементарное высказывание. Аналитическое выражение этой операции имеет вид:

$$y = x_1 + x_2 + \dots + x_n. \quad (11.3)$$

Графическое изображение двухвходового дизъюнктора и его таблица истинности показаны на рис. 11.4.

x_1	x_2	$y=x_1+x_2$
0	0	0
0	1	1
1	0	1
1	1	1

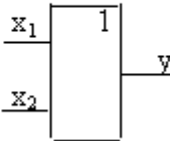


Рис. 11.4. Таблица истинности и УГО двухвходового элемента ИЛИ

Логические функции конъюнкции и дизъюнкции обладают свойством *двойственности*, которое заключается в том, что одна и та же функция в зависимости от способа кодирования уровней сигналов значениями 0 и 1 может выполнять функции либо И, либо ИЛИ. Сравнивая таблицы истинности этих функций, можно заметить, что таблица истинности для элемента И соответствует операции И для положительной логики (когда высокий уровень – «истинно» соответствует 1, а низкий – «ложно» соответствует 0). С другой стороны, эта же таблица выражает операцию ИЛИ для негативной логики (когда в качестве высокого уровня – «истинно» принят 0, а в качестве низкого уровня «ложно» принята 1). Чаще всего используется положительная логика, поэтому в дальнейшем рассматриваются функции для неё.

Для лучшего усвоения понятий конъюнкции, дизъюнкции и свойства двойственности на рис. 11.5 показаны электромеханические эквиваленты операций И и ИЛИ. Если за 1 принять наличие напряжения на резисторе, а за 0 – отсутствие напряжения (положительное кодирование), то схема на рис. 11.5, а реализует операцию ИЛИ, а схема на рис. 11.5, б – операцию И. Если за единицу принять отсутствие напряжения на резисторе, а за 0 – наличие напряжения (отрицательное кодирование), то схема на рис. 11.5, а реализует операцию И, а схема на рис. 11.5, б – операцию ИЛИ. Соответственно можно условиться, что при положительном кодировании разомкнутое положение ключа соответствует логическому нулю, а замкнутое положение – логической единице, и наоборот – при отрицательном кодировании.

Алгебра логики допускает возможность образования сложных функций, т.е. функций, аргументы которых являются функциями других двоичных аргументов. Например, если $Y = y(z_1, z_2)$,

а $z_1 = f_1(x_1, x_2)$ и $z_2 = f_2(x_3, x_4)$, то очевидно, что $Y = y(x_1, x_2, x_3, x_4)$. Такая операция замены аргументов одной функции другими функциями называется *суперпозицией* функций. Эта операция дает возможность с помощью функций меньшего числа аргументов получать функции большего их числа. Набор двоичных функций, который обеспечивает представление любой другой функции посредством суперпозиции функций этого набора, называют функционально полным.

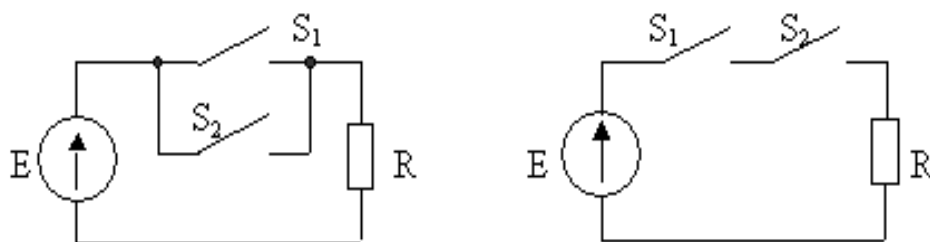


Рис. 11.5. Электромеханические эквиваленты операций ИЛИ и И

Например, из функций двух переменных можно составить значительное число различных функционально полных наборов. Так функционально полные наборы образуют функции инверсии и конъюнкции, инверсии и дизъюнкции. Сочетания этих функций широко используются при синтезе электронных устройств.

Инверсия логической суммы двух величин (элемент ИЛИ-НЕ) носит название *стрелка Пирса*, её аналитическое представление имеет вид:

$$y = \overline{x_1 + x_2} \text{ или } y = x_1 \downarrow x_2. \quad (11.4)$$

Инверсия логического произведения двух величин (элемент И-НЕ) носит название *штрих Шеффера*, его аналитическое представление показано ниже:

$$y = \overline{x_1 \cdot x_2} \text{ или } y = x_1 / x_2. \quad (11.5)$$

Набор функций дизъюнкции, конъюнкции и инверсии, рассмотренных выше, получил название *основного функционально полного набора*.

11.2. Аксиомы, законы, тождества и теоремы алгебры логики (булевой алгебры)

В алгебре логики любая переменная может иметь состояние «0» или «1», поэтому каждой двоичной переменной, например X , ставит-

ся в соответствие обратная или дополнительная к ней (инверсная) переменная, такая, что:

$$\text{если } X = 0, \text{ то } \bar{X} = 1; \text{ если } X = 1, \text{ то } \bar{X} = 0.$$

Правила (законы), характеризующие операции дизъюнкцию (логическое сложение), конъюнкцию (логическое умножение), инверсию (логическое отрицание) приведены в табл. 11.1.

Для алгебры логики, как и для обыкновенной алгебры, действительны следующие законы:

– закон коммутативности (переместительный закон) для логического сложения и умножения: $x + y = y + x$; $x \cdot y = y \cdot x$;

– закон ассоциативности (сочетательный закон) для логического сложения и умножения: $x + y + z = (x + y) + z = x + (y + z)$;

– закон дистрибутивности логического умножения по отношению к сложению (распределительный закон):

$$x(y + z) = xy + xz.$$

Следует предостеречь, что в булевой алгебре не действуют правила вычитания и деления обычной алгебры. Величины в алгебре логики не могут делиться, а потому в ней нельзя сокращать общий множитель. В булевой алгебре имеются специфические операции, отсутствующие в обычной алгебре, например, «склеивание», «поглощение».

1. Операция склеивания (правило склеивания): $xy + x\bar{y} = x$; $(x + y) \cdot (x + \bar{y}) = x$.

Второе выражение является двойственным первому. В алгебре Буля двойственные выражения получаются путем одновременной замены операций ИЛИ операциями И и наоборот – операций И на операции ИЛИ, а также заменой всех логических нулей единицами и всех единиц нулями.

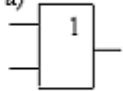
2. Операция поглощения: $x + xy = x$; $x(x + y) = x$.

3. Операция (функция) неравнозначности (ИСКЛЮЧАЮЩЕЕ ИЛИ), обозначается знаками « \oplus », « ∇ » или « ∇ »): $\bar{x}y + x\bar{y} = x \oplus y$.

Логическая функция, называемая ИСКЛЮЧАЮЩЕЕ ИЛИ, в отличие от операции ИЛИ (« x или y , или x и y оба вместе») означает: «только x или только y ». Таблица истинности для двух функций показана на рис. 11.6.

В двоичной системе операция ИСКЛЮЧАЮЩЕЕ ИЛИ аналогична (по виду таблицы) результату арифметического сложения двух бинарных чисел, поэтому называется «суммой по модулю 2» или полусуммой.

A	B	$S=A \oplus B$	A+B
0	0	0	0
0	1	1	1
1	0	1	1
1	1	0	1

а) 

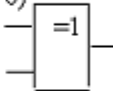
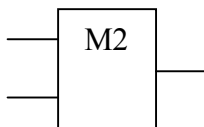
б) 

Рис. 11.6. Таблица истинности для функций двух переменных ИЛИ и ИСКЛЮЧАЮЩЕЕ ИЛИ и условные графические изображения логических элементов: а – элемент ИЛИ, б – элемент ИСКЛЮЧАЮЩЕЕ ИЛИ

Аксиомы для логической функции ИСКЛЮЧАЮЩЕЕ ИЛИ имеют вид:

$$x \oplus 0 = x; x \oplus x = 0; x \oplus \bar{1} = x; \bar{x} \oplus x = 1.$$

В литературе часто используется ещё одно условное изображение элемента ИСКЛЮЧАЮЩЕЕ ИЛИ:



Перечень основных законов и тождеств алгебры Буля приведен в табл. 11.1.

Таблица 11.1

Законы булевой алгебры

№	Название	Форма записи	
		<i>a</i>	<i>б</i>
1	Закон нулевого множества	$x + 0 = x$	$x \cdot 0 = 0$
2	Законы универсального множества (сложения с единицей и умножения на 1)	$x + 1 = 1$	$x \cdot 1 = x$
3	Законы инверсии (теоремы де Моргана). Инверсия суммы есть произведение слагаемых, инверсия произведения есть сумма инверсий сомножителей	$\overline{x_1 + x_2} = \overline{x_1} \cdot \overline{x_2};$ $\overline{x_1 \cdot x_2} = \overline{x_1} + \overline{x_2}$	$x_1 + x_2 = \overline{\overline{x_1} \cdot \overline{x_2}};$ $x_1 \cdot x_2 = \overline{\overline{x_1} + \overline{x_2}}$
4	Закон двойного отрицания	$\overline{\overline{x}} = x$	

Окончание табл. 11.1

№	Название	Форма записи	
		a	b
5	Закон тождества (повторения, тавтологии)	$x + x = x$	$x \cdot x = x$
6	Закон исключённого третьего (противоречия, дополненности, правило отрицания)	$x + \bar{x} = 1$	$x \cdot \bar{x} = 0$
7	Закон коммутативности (переместительный)	$x_1 + x_2 = x_2 + x_1$	$x_1 \cdot x_2 = x_2 \cdot x_1$
8	Ассоциативный закон (сочетательный)	$x_1 + (x_2 + x_3) = (x_1 + x_2) + x_3 = x_1 + x_2 + x_3$	$x_1 \cdot x_2 \cdot x_3 = (x_1 \cdot x_2) \cdot x_3 = x_1 \cdot (x_2 \cdot x_3)$
9	Дистрибутивный закон (распределительный)	$x_1 \cdot (x_2 + x_3) = x_1 \cdot x_2 + x_1 \cdot x_3;$ $(x_1 + x_2) \cdot (x_1 + x_3) = x_1 + x_2 \cdot x_3$	
10	Закон обращения	Если $x_1 = x_2$, то $\bar{x}_1 = \bar{x}_2$	
11	Закон поглощения (абсорбции)	$x_1 + x_1 \cdot x_2 = x_1$	$x_1 \cdot (x_1 + x_2) = x_1$
12	Закон склеивания	$(x_1 + \bar{x}_2) \cdot (x_2 + x_1) = x_1$	$x_1 \cdot \bar{x}_2 + x_1 \cdot x_2 = x_1$

Законы 5, 7, 8, 9, 11, 12 называют комбинационными законами [32].

11.3. Представление и преобразование логических функций

Логическая функция может быть записана аналитически различными сочетаниями логических операций. Однако с точки зрения представления логических функций и последующего синтеза логической схемы наиболее удобны формы записи, при которых функция выражается либо в виде суммы произведений переменных, либо в виде произведения их сумм.

Первая запись (сумма произведений переменных) называется дизъюнктивной нормальной формой (ДНФ). Например:

$$F = x_1 + \bar{x}_2 \cdot x_3 + x_1 \cdot x_2 \cdot \bar{x}_3 + \bar{x}_1 \cdot x_2 \cdot \bar{x}_3.$$

Вторая форма (произведение сумм переменных) называется конъюнктивной нормальной формой (КНФ). Например:

$$F_1 = x_1 \cdot (x_1 + x_2) \cdot (x_2 + x_3) \cdot (\bar{x}_1 + x_2 + x_3).$$

При этом инверсия любой функции, записанной в ДНФ, дает запись в КНФ и наоборот. Например:

$$F = x_1 + x_2 \cdot \bar{x}_3 + x_1 \cdot \bar{x}_2 \cdot x_3;$$

$$\bar{F} = \bar{x}_1 \cdot (\bar{x}_2 + x_3) \cdot (\bar{x}_1 + x_2 + \bar{x}_3).$$

Это доказывается с помощью *теоремы Шеннона*, обобщившего законы де Моргана. Теорема утверждает, что инверсия любой функции получается заменой каждой переменной ее инверсией и одновременно взаимной заменой символов сложения (дизъюнкции) и умножения (конъюнкции).

При применении правила следует строго придерживаться группировки членов. Например: $F = x_1 \cdot \bar{x}_2 + \bar{x}_1 \cdot x_2 = x_1 \oplus x_2$ – функция неравнозначности.

Определение инверсии по теореме Шеннона даёт функцию равнозначности: $\bar{F} = (\bar{x}_1 + x_2) \cdot (x_1 + \bar{x}_2) = x_1 \cdot x_2 + \bar{x}_1 \cdot \bar{x}_2$.

Логическую функцию, заданную любым аналитическим выражением, можно преобразовать к ДНФ и КНФ, пользуясь правилами алгебры логики, при этом может существовать несколько равносильных ДНФ и КНФ. Оказалось, что имеется только один вид ДНФ и КНФ, в которых функция может быть записана единственным образом: это так называемые *совершенные нормальные формы* – СДНФ и СКНФ.

В СДНФ каждое входящее слагаемое включает все переменные (они могут быть с инверсиями или без них) и нет одинаковых слагаемых. В СКНФ каждый сомножитель включает все переменные (они могут быть с инверсиями или без них) и нет одинаковых сомножителей.

Логическая функция наиболее наглядно и полно представляется так называемой таблицей соответствия или истинности, в которой для каждой комбинации значений переменных указывается значение функции. По сути это алгоритм работы синтезируемой цифровой системы. От табличной формы представления функции можно перейти к её аналитической записи в виде СДНФ или СКНФ. Например, функция $F(x_1, x_2, x_3)$ задана табличными значениями (табл. 11.2). Требуется записать её в виде СДНФ и СКНФ.

Анализ табл. 11.2 показывает, что для комбинаций 2, 7, 8, где $F = 1$, справедливы логические произведения: $\bar{x}_1 \cdot \bar{x}_2 \cdot x_3 = 1$; $x_1 \cdot \bar{x}_2 \cdot x_3 = 1$; $x_1 \cdot x_2 \cdot x_3 = 1$.

Комбинации, при которых функция истинна ($F = 1$), называют конституентами единицы или минтермами (конституировать – устанавливать, определять состав, содержание). Представление логической функции в виде логической суммы минтермов определяет ее СДНФ: $F = \overline{x_1} \cdot \overline{x_2} \cdot x_3 + x_1 \cdot x_2 \cdot \overline{x_3} + x_1 \cdot x_2 \cdot x_3$.

Таблица 11.2

Таблица истинности функции F

x_1	x_2	x_3	F	№ комбинации
0	0	0	0	1
0	0	1	1	2
0	1	0	0	3
0	1	1	0	4
1	0	0	0	5
1	0	1	0	6
1	1	0	1	7
1	1	1	1	8

Функцию можно представить не только ее единичными, но и нулевыми значениями, как инверсиями единицы. Из таблицы видно, что $F = 0$ или $\overline{F} = 1$, если $\overline{x_1} \cdot \overline{x_2} \cdot \overline{x_3} = 1$; $\overline{x_1} \cdot x_2 \cdot \overline{x_3} = 1$; $\overline{x_1} \cdot x_2 \cdot x_3 = 1$; $x_1 \cdot \overline{x_2} \cdot \overline{x_3} = 1$; $x_1 \cdot x_3 \cdot \overline{x_2} = 1$.

Тогда функцию \overline{F} можно представить в виде логической суммы: $\overline{F} = \overline{x_1} \cdot \overline{x_2} \cdot \overline{x_3} + \overline{x_1} \cdot x_2 \cdot \overline{x_3} + x_1 \cdot \overline{x_2} \cdot \overline{x_3} + \overline{x_1} \cdot x_2 \cdot x_3 + x_1 \cdot x_3 \cdot \overline{x_2}$.

Используя теорему Шеннона, получим произведение сумм переменных, для чего ещё раз инвертируем инверсию функции F :

$$\overline{\overline{F}} = F = (x_1 + x_2 + x_3) \cdot (x_1 + \overline{x_2} + x_3) \cdot (x_1 + \overline{x_2} + \overline{x_3}) \cdot (\overline{x_1} + x_2 + x_3) \cdot (\overline{x_1} + x_3 + \overline{x_2}).$$

Каждый сомножитель в полученном выражении состоит из суммы тех переменных, для которых функция обращается в нуль в соответствии с таблицей истинности. Такие суммы называют конституентами нуля или макстермами. Произведение макстермов определяет СКНФ функции F .

11.4. Понятие о минимизации логических функций

Минимизация функции – это упрощение формы её записи с целью реализации с наименьшим числом элементов. Алгебра логи-

ки располагает приёмами, разработанными на основе её законов, позволяющими производить минимизацию достаточно просто. Если число переменных не превышает четырёх, удобен метод карт Карно. Карта Карно представляет собой графическое изображение значений всех возможных комбинаций переменных – это по сути наглядное представление всех минтермов заданного числа переменных, размещенных в клетках карты определенным образом. Для представления способов размещения минтермов изобразим карты Карно для двух, трёх и четырёх переменных и запишем в клетки соответствующие минтермы.

В карте минтермы расположены так, что минтермы соседних клеток отличаются значением только одной переменной. При этом соседними считаются также крайние клетки столбца или строки. Прямое значение переменной обозначается символом 1, инверсное – символом 0. Порядок чередования значений переменных в строках и столбцах: 00, 01, 11, 10 (как показано на рис. 11.7).

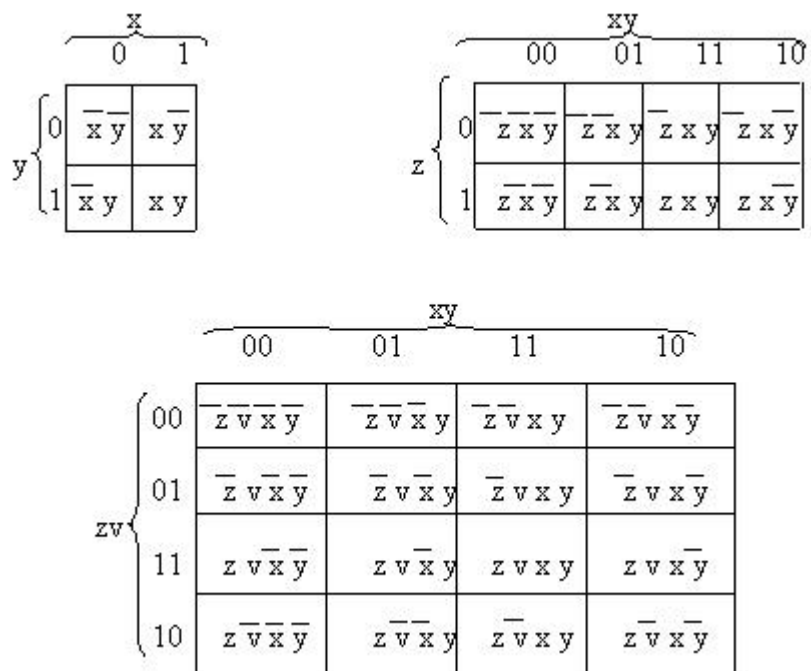


Рис. 11.7. Карты Карно для двух (x, y), трёх (z, x, y) и четырёх (z, v, x, y) переменных

Минтермы минимизируемой функции отмечают единицами в соответствующих клетках карты. Минтермы, не входящие в функцию, отмечают в клетках нулями или пустыми клетками. На основании дистрибутивного (распределительного) закона: $(x + y) \times$

$\times \cdot (x + z) = x + yz$, а также логических соотношений $x + 0 = x$, $x + 1 = 1$, $x + \bar{x} = 1$, $x \cdot \bar{x} = 0$ можно доказать, что группа из двух минтермов, находящихся в соседних клетках, может быть заменена одним логическим произведением, содержащим на одну переменную меньше. Если соседними являются две пары минтермов, то такая группа из четырех минтермов может быть заменена произведением, содержащим уже на две переменные меньше и т.д. В общем случае наличие 2^n соседних минтермов позволяет заменить их произведениями, содержащими на n ($n = 1, 2, 3$) переменных меньше. В этом и состоит суть метода минимизации с применением карт Карно (карты Карно часто называют диаграммами Вейча) [46].

Рассмотрим процесс минимизации на примере функции четырёх переменных x, y, z, v , заданной следующим логическим выражением:
 $F = yvz + \bar{x}yv + \bar{y}\bar{v}z + \bar{x}y\bar{z}$.

Для представления функции F в виде логической суммы минтермов преобразуем её следующим образом: каждое слагаемое умножим на единичное значение, образованное логической суммой прямого и инверсного значения той переменной, которой недостаёт для полного набора в каждом слагаемом.

$$\begin{aligned} \bar{F} &= yvz(\bar{x} + x) + \bar{x}yv(z + \bar{z}) + \bar{y}\bar{v}z(x + \bar{x}) + \bar{x}y\bar{z}(v + \bar{v}) = \\ &= \bar{x}yvz + xyvz + \bar{x}yvz + \bar{x}yv\bar{z} + x\bar{y}\bar{v}z + \bar{x}\bar{y}\bar{v}z + \bar{x}yv\bar{z} + \bar{x}yv\bar{z}. \end{aligned}$$

Заменяя группы повторяющихся выражений одним соответствующим выражением, получим функцию в виде СДНФ:

$$F = xyvz + \bar{x}yvz + x\bar{y}\bar{v}z + \bar{x}yv\bar{z} + x\bar{y}\bar{v}\bar{z} + \bar{x}\bar{y}\bar{v}z.$$

Анализ показывает, что функция четырёх переменных получена в виде суммы шести минтермов (в каждом слагаемом содержатся все переменные и нет одинаковых слагаемых). Для осуществления минимизации следует использовать карту Карно для четырёх переменных. Таким образом, в карте Карно из шестнадцати клеток функцию будут представлять минтермы, размещённые в шести клетках. Обозначая места размещения минтермов в клетках единицами, заполняем карту, как показано на рис. 11.8.

Выделяем группы соседних минтермов, учитывая, что крайние клетки столбцов и строк являются тоже соседними. На карте выделенные группы отмечены пунктирными контурами и цифрами мелкого шрифта. Первая группа: $\bar{x}yv\bar{z} + \bar{x}y\bar{v}\bar{z} = \bar{x}y\bar{z}$. Вторая группа: $xyvz + \bar{x}yvz = yvz$. Третья группа: $x\bar{y}\bar{v}z + x\bar{y}\bar{v}\bar{z} = \bar{y}\bar{v}z$.

Итак, минимизированная функция, выраженная в ДНФ, будет иметь вид:

$$F = \bar{x}y\bar{z} + yvz + \bar{y}\bar{v}z .$$

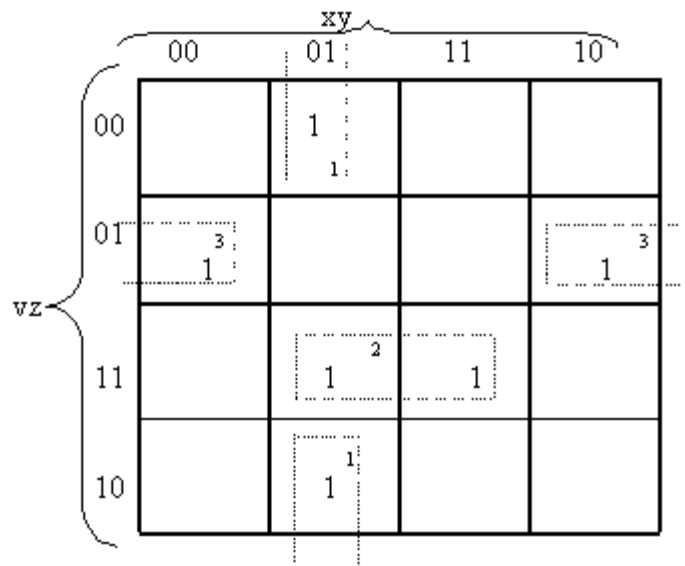


Рис. 11.8. Карта Карно для минимизируемой функции

Непосредственная реализация функции по полученному выражению требует использования четырёх инверторов, двух логических элементов ИЛИ, трёх логических элементов И с тремя входами. Такая реализация нерациональна. С точки зрения уменьшения аппаратных затрат часто желательно иметь функцию в виде произведения. Для преобразования функции воспользуемся теоремой де Моргана (Шеннона), дважды инвертируя минимизированную функцию:

$$\overline{\overline{F}} = \overline{\overline{\bar{x}y\bar{z} + yvz + \bar{y}\bar{v}z}} ; F = \overline{\overline{\bar{x}y\bar{z}} \cdot \overline{\overline{yvz}} \cdot \overline{\overline{\bar{y}\bar{v}z}}} .$$

В полученном выражении отсутствуют операции логического сложения, следовательно, аппаратная реализация может быть осуществлена без логических элементов ИЛИ. Следует отметить, что минимизация логических выражений имеет целью обеспечение условий оптимальной реализации электронных устройств, использующих логические элементы. Критерии оптимальности при этом определяются конкретными условиями проектирования и использования электронных устройств. Здесь эти вопросы не рассматриваются, поэтому покажем только упрощенную структурную

схему алгоритма минимизации сложной логической функции (рис. 11.9).

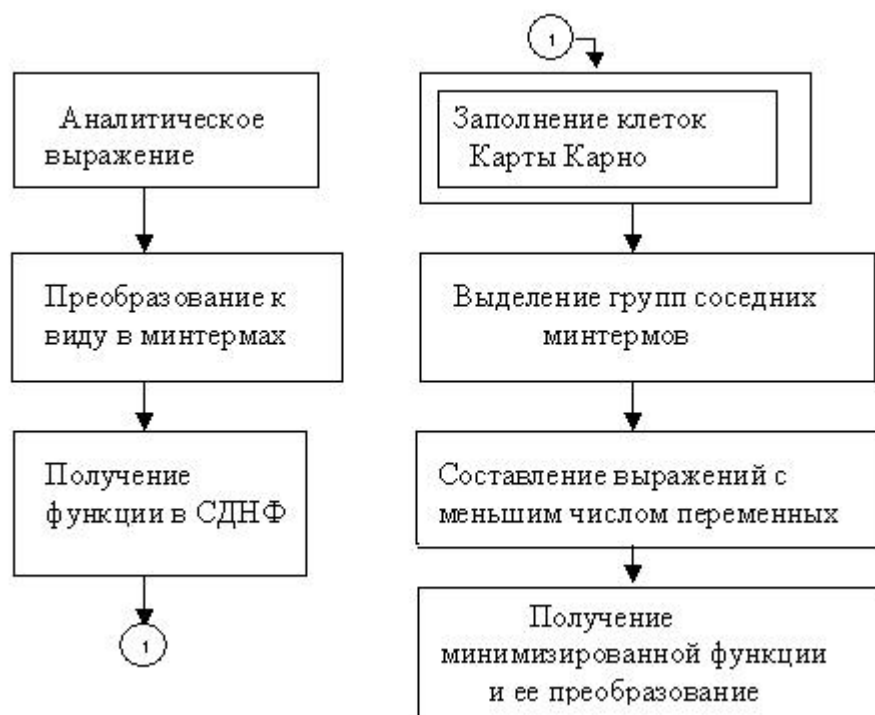


Рис. 11.9. Структурная схема алгоритма минимизации логической функции

11.5. Структура и принцип действия логических элементов

Для построения логических элементов, как устройств электронной техники, в основном используются элементы Шеффера и Пирса, которые являются основными представителями современной потенциальной системы логических элементов. Можно доказать, что достаточно иметь набор одинаковых логических элементов (И-НЕ, либо ИЛИ-НЕ), чтобы только на них построить все многообразие логических схем. Однако такой способ чаще всего оказывается нераациональным, так как требует большого количества этих элементов. На практике в состав серий цифровых схем, выпускаемых промышленностью, входят не только указанные элементы (И-НЕ, ИЛИ-НЕ), но и другие элементы, обладающие большим разнообразием по способу их выполнения, по компоновке и числу входов и выходов. Логические элементы по виду реализуемой функции подразделяют на простейшие элементы одноступенчатой логики (И, ИЛИ, НЕ, И-НЕ, ИЛИ-НЕ) и элементы двухступенчатой логики (И-ИЛИ, И-ИЛИ-НЕ и др.). На рис. 11.2 – 11.4 показаны

элементы одноступенчатой логики. На рис. 11.10 показаны примеры условных графических обозначений двухступенчатых элементов.

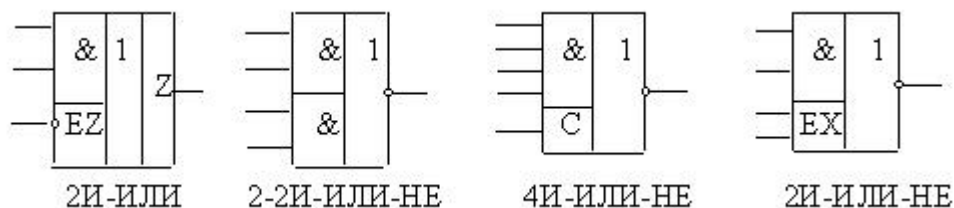


Рис. 11.10. Примеры двухступенчатых логических элементов

Обозначение элемента 2-2И-ИЛИ-НЕ значит, что в составе микросхемы имеются два двухвходовых элемента И, выходы которых подключены к входам элемента ИЛИ, его выход подключен к входу элемента НЕ, выход элемента НЕ является выходом всей микросхемы. Таким образом, в одной микросхеме имеются все три основных элемента. Построение элемента 2-2И-ИЛИ-НЕ с помощью простейших элементов показано на рис. 11.11.

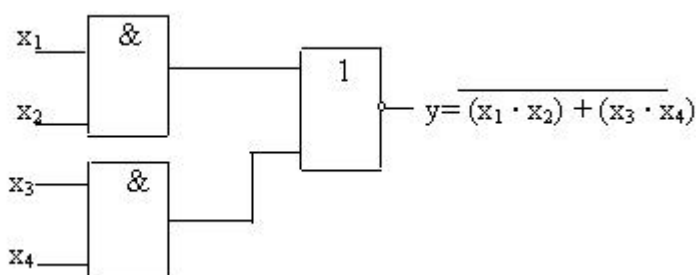


Рис. 11.11. Структурная схема элемента 2-2И-ИЛИ-НЕ

С помощью базовых операций, используемых в двухступенчатой логике, выполняются некоторые функции, нашедшие широкое применение в электронных системах. Примерами таких функций являются: ЗАПРЕТ, ИМПЛИКАЦИЯ (вовлечение), ИСКЛЮЧАЮЩЕЕ ИЛИ. Таблицы истинности и УГО элементов, реализующих перечисленные функции, показаны на рис. 11.12, 11.13:

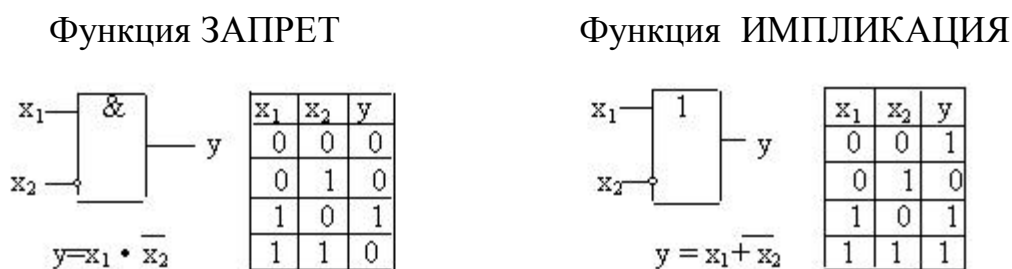


Рис. 11.12. Условные изображения, таблицы истинности и аналитическое представление дополнительных логических функций
Функция ИСКЛЮЧАЮЩЕЕ ИЛИ

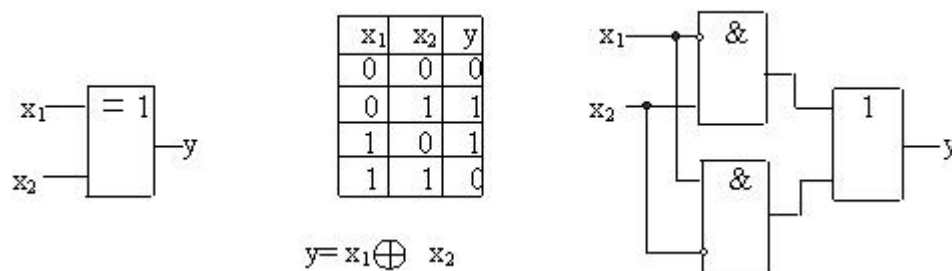


Рис. 11.13. Изображение, таблица истинности и структурная схема логического элемента ИСКЛЮЧАЮЩЕЕ ИЛИ

Выпускается несколько серий микросхем, наибольшее распространение из которых получили серии логических элементов ТТЛ (транзисторно-транзисторная логика), ТТЛШ (на транзисторах Шоттки), ЭСЛ (эмиттерно-связанная логика), КМОП (на комбинированных МОП-транзисторах).

Характерной особенностью логических элементов (ЛЭ) ТТЛ является использование на входах многоэмиттерных транзисторов. Рассмотрим электрическую принципиальную схему элемента 4И-НЕ (рис. 11.14, а), условное графическое обозначение которого показано на рис. 11.14, б. Схема содержит четырехэмиттерный транзистор VT_1 на входе, промежуточный усилитель (VT_2) и выходной усилительный каскад на транзисторах VT_3, VT_4 .

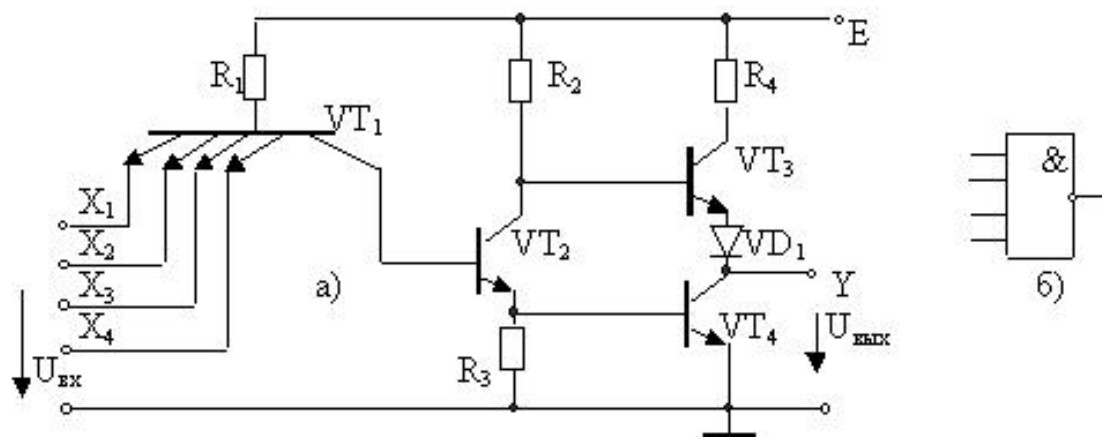


Рис. 11.14. Электрическая принципиальная схема логического элемента 4И-НЕ (а) и его условное обозначение (б)

Логический элемент работает следующим образом. Многоэмиттерный транзистор в исходном состоянии (при наличии источников входного сигнала) может находиться либо в состоянии насыщения (если хотя бы один из входных сигналов равен 0, а остальные 1), либо в состоянии отсечки, когда все входные сигналы

равны 1. Если транзистор VT_1 насыщен, то транзистор VT_2 закрыт, так как его базовое напряжение близко к нулю. Соответственно закрыт транзистор VT_4 , так как его базовый ток мал.

Транзистор VT_3 открыт базовым током, протекающим через резистор R_2 . Напряжение источника E через резистор R_4 , открытый транзистор VT_3 и диод VD_1 попадает на выход, т.е. на выходе получим уровень, соответствующий 1. Таким образом, при появлении на входе хотя бы одного сигнала с уровнем, соответствующим логическому нулю, на выходе будем иметь уровень, соответствующий логической единице. Если на все четыре входа подать уровень сигнала, соответствующий логической единице, транзистор VT_1 окажется в режиме отсечки, однако по цепи база-коллектор VT_1 – база-эмиттер транзистора VT_2 будет протекать ток, достаточный для открытия транзистора VT_2 , и, соответственно, транзистора VT_4 . Открытый транзистор VT_2 шунтирует базовую цепь транзистора VT_3 и он закрывается, отсекая выход Y от источника питания. На выходе появляется низкий уровень сигнала, соответствующий логическому нулю. Следовательно, рассматриваемая схема реализует функцию И-НЕ по отношению к сигналам, подаваемым на любой (или на все) из четырех входов.

Примером микросхемы, в которой используются все три основные логические функции, может служить элемент ТТЛ 2-2И-ИЛИ-НЕ, принципиальная схема которого показана на рис. 11.15.

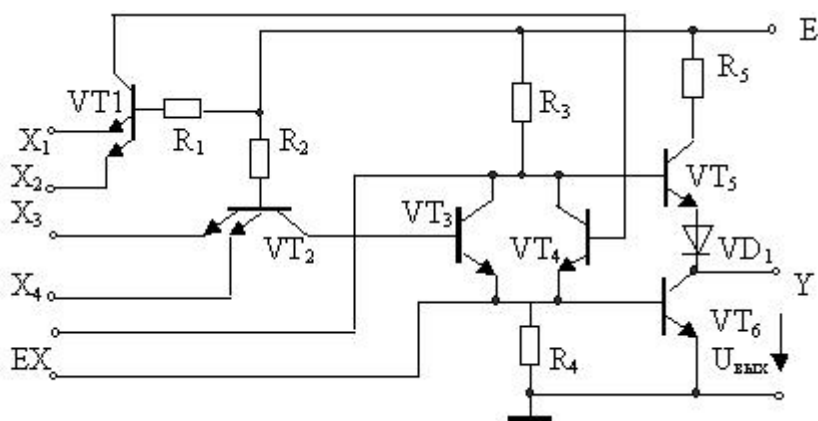


Рис. 11.15. Электрическая принципиальная схема элемента 2-2И-ИЛИ-НЕ

Функцию И в этой схеме выполняют двухэмиттерные транзисторы VT_1 и VT_2 , функцию ИЛИ – транзисторы VT_3 , VT_4 . Принцип действия каждой пары транзисторов (VT_1 , VT_2), (VT_3 , VT_4) практически не

отличается от работы транзисторов VT_1 , VT_2 схемы рис. 11.14, а. Для появления сигнала 0 на выходе логического элемента безразлично, открыт только один из транзисторов VT_1 , VT_2 или открыты оба, что соответствует реализации функции ИЛИ. Выводы, обозначенные EX , служат для подключения специальных схем (расширителей по входу), с помощью которых можно увеличить количество входных сигналов [1, 2].

11.6. Основные параметры и характеристики логических элементов

Схемотехническая реализация цифровых логических устройств осуществляется на основе типовых (базовых) функциональных элементов. Классификацию параметров и характеристик логических элементов можно произвести по следующим признакам:

1. Функциональные признаки:

- а) реализуемая логическая функция;
- б) нагрузочная способность (коэффициент разветвления по выходу) K_p ;
- в) коэффициент объединения по входу K_o .

2. Статические характеристики:

- а) входные;
- б) выходные;
- в) передаточная;
- г) уровни сигналов, соответствующих логической единице и логическому нулю;
- д) статическая помехоустойчивость.

3. Импульсные и переходные характеристики (динамические):

- а) среднее время задержки распространения сигнала;
- б) предельная рабочая частота;
- в) необходимая скорость нарастания управляющего напряжения на входе логического элемента;
- г) динамическая помехоустойчивость.

4. Требования к источнику питания:

- а) потребляемая мощность;
- б) входные токи при входных напряжениях низкого и высокого уровня;
- в) напряжение источника питания и допустимые отклонения от номинального значения.

5. Климатические признаки:

а) диапазон рабочих температур;

б) влагоустойчивость и др.

6. Конструктивные и другие признаки:

а) вес;

б) габариты;

в) стоимость и т.д.

Краткое описание основных параметров и характеристик. Нагрузочная способность логического элемента характеризуется коэффициентом разветвления K_p , который показывает, какое число логических входов устройств этой же серии может быть одновременно присоединено к выходу данного логического элемента без нарушения его работоспособности. Увеличение K_p расширяет логические возможности элемента, позволяет уменьшить число элементов в цифровом устройстве. Однако это увеличение ухудшает другие параметры: быстродействие, помехоустойчивость, увеличивает потребляемую мощность. По этой причине в составы серий цифровых интегральных схем часто входят логические элементы с различной нагрузочной способностью: основные с $K_p = 4 - 10$ и буферные с $K_p = 20 - 50$. Это позволяет более гибко проектировать цифровые устройства, достигая оптимальных показателей по потребляемой мощности и количеству логических элементов.

Коэффициент объединения по входу K_o характеризует максимальное число логических входов функционального элемента. С увеличением K_o расширяются логические возможности схемы за счет выполнения функций с большим числом аргументов на одном базовом логическом элементе, однако это ухудшает нагрузочную способность, помехоустойчивость и быстродействие. Обычно логические элементы выполняются с $K_o = 2 - 8$. Увеличение K_o сверх восьми обеспечивается за счет применения специальных логических расширителей.

Статические характеристики рассмотрим на примере характеристик базового элемента серии 155 [22] (серия устаревшая).

Передаточная и входная характеристики базового элемента ТТЛ серии 155 приведены на рис. 11.16.

На характеристиках можно отметить следующие параметры: $U_{\text{вх1п}} \approx 1,5 \text{ В}$; $U_{\text{вх0п}} \approx 0,8 \text{ В}$; $U_{\text{вых1}} \approx 4 \text{ В}$; $U_{\text{вых0}} \approx 0,4 \text{ В}$, где $U_{\text{вх1п}}$, $U_{\text{вх0п}}$ – пороговые напряжения соответственно высокого и низкого уровней – это наименьшее ($U_{\text{вх1п}}$) или наибольшее ($U_{\text{вх0п}}$) значения соответствующих уровней, при которых начинается переход логического элемента в другое состояние.

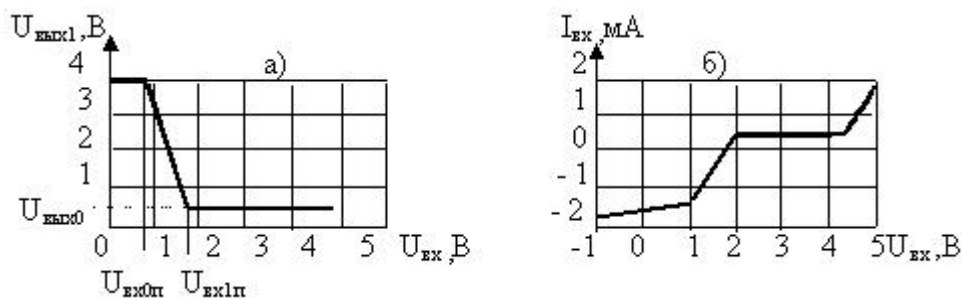


Рис. 11.16. Характеристики логического элемента ТТЛ:
а – передаточная; б – входная

Входная характеристика (рис. 11.16, б) показывает, что при $U_{\text{вх}} > 4 \text{ В}$ начинается заметный рост входного тока. По этой причине для логических элементов серии ТТЛ недопустимо увеличение $U_{\text{вх}}$ свыше 5 В. Выходные характеристики элементов ТТЛ имеют вид, показанный на рис. 11.17.

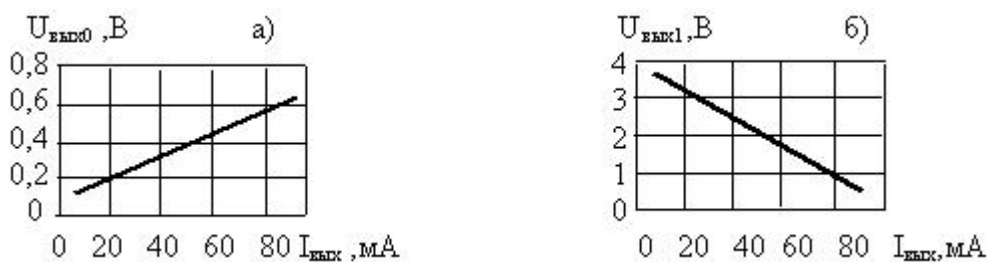


Рис. 11.17. Выходные характеристики логических элементов ТТЛ:
а – для сигналов низкого уровня; б – для сигналов высокого уровня

По характеристикам видно, что уровень выходного сигнала существенно зависит от величины сопротивления нагрузки. При заданных допустимых значениях уровней выходных напряжений нагрузка не должна превышать допустимых значений. Поэтому в составе серий микросхем различают микросхемы с нормальной и повышенной нагрузочной способностью. Например, в серии 155 микросхемы с $I_{\text{вых0}} \leq 16 \text{ мА}$, $K_p \leq 10$ относятся к микросхемам

с нормальной нагрузочной способностью, а схемы с повышенной нагрузочной способностью имеют $I_{\text{вых0}} = 48$ мА. По выходным характеристикам можно определить, что выходные сопротивления логических элементов ТТЛ имеют небольшую величину. По этой причине нельзя объединять между собой выходы нескольких ТТЛ ЛЭ, так как в случае разных уровней выходных сигналов через выходные транзисторы ЛЭ (рис. 11.15) будут протекать большие токи. Чтобы осуществлять непосредственное соединение выводов нескольких логических элементов между собой и получать разные уровни выходного сигнала используют схемы с «открытым» электродом, например, коллектором, т.е. схемы, на выходе которых установлен транзистор, чья коллекторная цепь оставлена свободной [22]. Следует заметить, что «открытым» может быть не только коллектор, но и эмиттер у биполярных транзисторов, а также сток или исток у полевых.

Быстродействие логического элемента характеризуется временем задержки распространения сигналов при включении t_{310} , выключении t_{301} и средним временем t_{3c} (рис. 11.18).

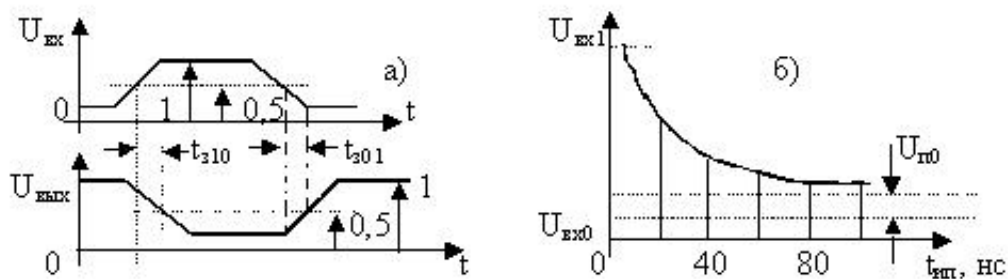


Рис. 11.18. Определение времени задержки распространения сигнала (а) и изменение амплитуды импульсной помехи с изменением её длительности (б)

Время задержки распространения сигнала при включении ЛЭ – это интервал времени между входным и выходным импульсами при переходе выходного напряжения от уровня логической единицы к уровню логического нуля, измеренный на уровне 0,5 амплитуды.

Аналогично время задержки распространения сигнала при выключении ЛЭ - это интервал времени между входным и выходным импульсами при переходе выходного напряжения от уровня логического нуля к уровню логической единицы, измеренный на уровне 0,5 (рис. 11.18, а). Среднее время задержки распространения – это интер-

вал времени, равный полусумме времен задержки распространения сигнала при включении и выключении логического элемента:

$$t_{зс} = (t_{301} + t_{310})/2. \quad (11.6)$$

Помехоустойчивость логического элемента различается статическая и динамическая. Статическая помехоустойчивость определяется как минимальная разность между значениями выходного и входного сигналов данного логического уровня:

$$\begin{aligned} U_{п1} &= U_{вых1} - U_{вх1}, \\ U_{п0} &= U_{вх0} - U_{вых0}. \end{aligned} \quad (11.7)$$

Из (11.7) можно заключить, что статическая помехоустойчивость – это минимальное значение напряжения помехи на выходе ЛЭ, которое может вызвать срабатывание подключенного к нему ЛЭ.

Помехи могут быть импульсными. При малых длительностях помехи, меньших или соизмеримых с $t_{зс}$, этот импульс напряжения может быть значительно больше напряжения статической помехи и не вызывать срабатывания ЛЭ. Это объясняется наличием емкостей между элементами микросхемы, емкостей полупроводниковых структур, проявляющимися при больших частотах сигналов. Динамическую помехоустойчивость обычно характеризуют графиком, связывающим длительность и амплитуду допустимой помехи (рис. 11.18, б).

Важным параметром логического элемента является потребляемая мощность $P_{п}$ или ток потребления $I_{п}$, которые приводятся в справочных данных. В целях сравнения между собой микросхем отдельных серий иногда используют интегральный параметр, называемый энергией переключения:

$$\mathcal{E}_{п} = P_{п} \cdot t_{зс}. \quad (11.8)$$

Смысл этого параметра в том, что он характеризует работу, затрачиваемую на выполнение одного переключения.

Условные графические обозначения логических элементов в нашей стране и за рубежом разные, поэтому их соответствие приведено в табл. 11.3.

*Условные графические обозначения
логических элементов*

Вид операции	УГО			
	1	2	3	4
		Российское	Зарубежное	
			Общее	Интегральное исполнение
И				
ИЛИ				
НЕ				
И-НЕ				
ИЛИ-НЕ				
ИСКЛЮЧАЮЩЕЕ ИЛИ				
ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ				

12. КОМБИНАЦИОННЫЕ ЛОГИЧЕСКИЕ УСТРОЙСТВА

Ранее уже отмечалось, что к комбинационным устройствам относятся функциональные узлы, в которых отсутствуют элементы памяти. Состояние комбинационного узла однозначно определяется комбинацией входных сигналов в данный момент и не зависит от предыдущего состояния. К таким узлам относятся шифраторы, дешифраторы, сумматоры, мультиплексоры, демультимплексоры, компараторы, преобразователи кодов и другие.

12.1. Шифраторы и дешифраторы

Шифратор – это функциональный узел, преобразующий поступающие на его входы сигналы (команды) в n -разрядный двоичный код. «Командами» могут быть, например, десятичные цифры. Построим шифратор, преобразующий десятичные цифры в нормальный двоичный код (НДК). Функциональное описание такого шифратора представим в виде таблицы истинности, в которой кодируемые цифры обозначим переменной x_n , где $n = 0 \dots 9$, а в качестве кода, присваемого кодируемым цифрам, выберем четырехразрядный двоичный код.

Таблица 12.1

Таблица истинности шифратора

Число	Код			
	a_3	a_2	a_1	a_0
x_0	0	0	0	0
x_1	0	0	0	1
x_2	0	0	1	0
x_3	0	0	1	1
x_4	0	1	0	0
x_5	0	1	0	1
x_6	0	1	1	0
x_7	0	1	1	1
x_8	1	0	0	0
x_9	1	0	0	1

В табл. 12.1 числа $a_0 \dots a_3$ представлены как функции аргументов x_n , принимающих различные значения десятичных цифр. Для синтеза схемы, реализующей указанные функции, записываем их представления в аналитической форме по табличным данным: $a_0 = x_1 + x_3 + x_5 + x_7 + x_9$; $a_1 = x_2 + x_6 + x_7$; $a_2 = x_4 + x_5 + x_6 + x_7$; $a_3 = x_8 + x_9$. В полученных выражениях знак $+$ обозначает логическую операцию ИЛИ, поэтому очевидная (не минимизированная) структура устройства должна содержать четыре дизъюнктора, каждый из которых имеет разное число входов (рис. 12.1).

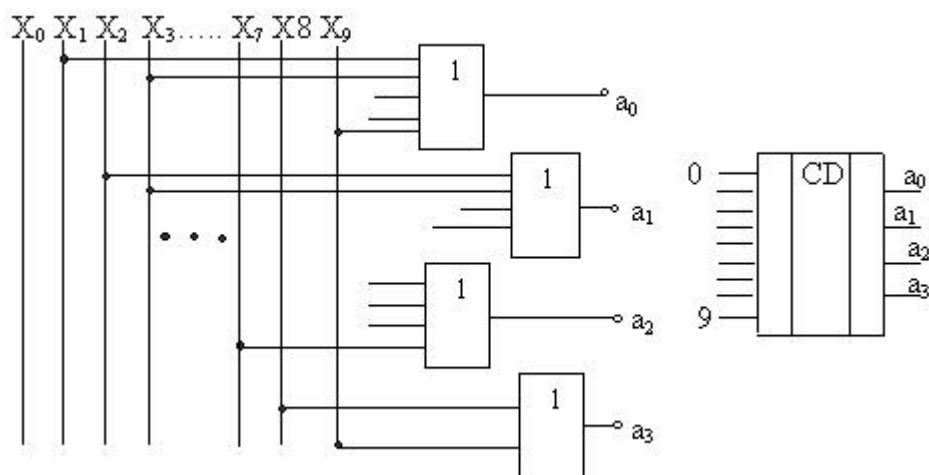


Рис. 12.1. Структурная схема и интегральное изображение шифратора

Дешифратор – это функциональный узел, преобразующий n -разрядный двоичный код в комбинацию выходных сигналов (команд). Этот n -разрядный код дает 2^n наборов входных переменных, которые могут превратиться в 2^n выходных сигналов. В этом случае дешифратор называют полным. Если число выходных сигналов меньше 2^n , то дешифратор неполный.

Рассмотрим методику построения простейшего дешифратора, имеющего два входа и четыре выхода (дешифратор 2 – 4) (табл. 12.2). Составляем таблицу функционирования дешифратора, исходя из его функционального назначения: 2-разрядный код, подаваемый на вход, может быть превращен на выходе в четыре выходных сигнала. Пусть таким выходным сигналом будет позиционный код, в котором значение определяется положением «1» в цепочке «0».

Рассматривая логические переменные « x » как функции входных логических переменных « a », запишем логические выражения для выходных сигналов: $x_0 = \overline{a_0} \cdot \overline{a_1}$; $x_1 = \overline{a_0} \cdot a_1$; $x_2 = a_0 \cdot \overline{a_1}$; $x_3 = a_0 \cdot a_1$.

Таблица 12.2

Таблица истинности дешифратора

Входной код		Выходной сигнал			
a_1	a_0	x_0	x_1	x_2	x_3
0	0	1	0	0	0
1	0	0	1	0	0
0	1	0	0	1	0
1	1	0	0	0	1

Анализ полученных выражений показывает, что структурная схема, реализующая функцию разрабатываемого дешифратора, должна содержать два инвертора и четыре двухвходовых конъюнктора. Син-

тезированная таким способом структурная схема и её интегральное изображение показаны на рис. 12.2.

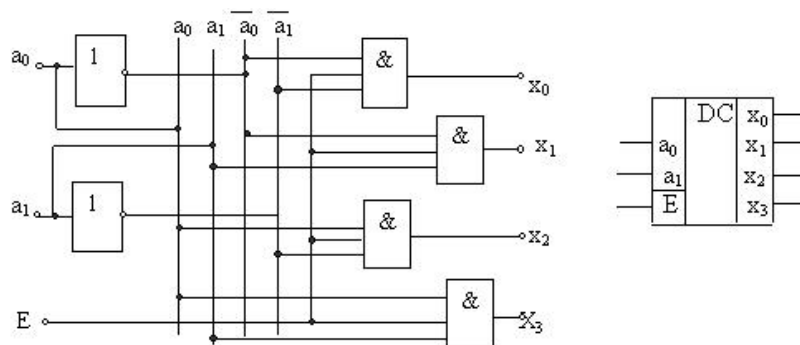


Рис. 12.2. Структурная схема дешифратора 2 – 4 и его интегральное изображение

Реальные дешифраторы обычно снабжены дополнительным входом, разрешающим или запрещающим выполнение основной функции. Например, в схеме (рис. 12.2) можно снабдить каждый конъюнктор дополнительным входом, объединить эти входы и обеспечить внешний доступ к ним (обычно этот дополнительный вход обозначают буквой E). Если на вход E подать логический 0, функции дешифратора будут запрещены, а на выходах установится инверсный (нулевой) уровень выходного сигнала. Логическая 1, установленная на дополнительном входе E, не препятствует работе дешифратора. Аналогичным способом можно синтезировать дешифраторы (1 – 2), (3 – 8) и т.д.

Более сложные дешифраторы можно построить на основе каскадного соединения простых. В качестве примера рассмотрим структурную схему дешифратора (4 – 16), построенного на основе дешифратора (2 – 4) (рис. 12.3).

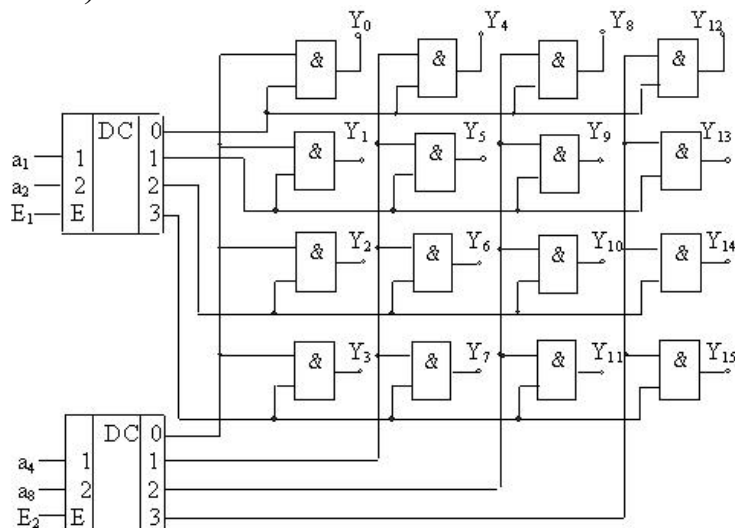


Рис. 12.3. Дешифратор (4 – 16) на основе дешифраторов (2 – 4)

В этом дешифраторе вторая ступень выполнена на матрице двух-входовых конъюнкторов, активируемых сигналами, поступающими с выходов дешифраторов (2 – 4). Запрещение работы дешифратора может осуществляться либо по вертикальным, либо по горизонтальным шинам, при этом на одном из входов разрешения E_1, E_2 должен присутствовать сигнал логического 0. Дешифратор (5 – 32) может быть составлен из одного дешифратора (2 – 4) и четырех дешифраторов (3 – 8), управляемых по входу разрешения выходными сигналами дешифратора (2 – 4) [20].

12.2. Мультиплексоры и демультиплексоры

Мультиплексор – это функциональный узел, который осуществляет управляемую коммутацию логических сигналов с входных линий на одну выходную линию. Коммутация определенной входной линии осуществляется в соответствии с двоичным адресным кодом, установленным на адресных входах мультиплексора.

Если адресный код имеет n разрядов, то можно осуществить 2^n коммутаций входных линий на одну выходную, следовательно, мультиплексор с n -разрядным адресным входом может иметь любое число входных линий, не превышающее 2^n .

В качестве примера рассмотрим методику построения мультиплексора, осуществляющего коммутацию четырех входных линий x_0, x_1, x_2, x_3 на выходную линию Y . Число разрядов адресных входов определяется по выражению $n = \log_2 N$, где N – число входных линий, (n округляется в сторону увеличения). В нашем случае $n = 2$. Для определения структуры составляем таблицу функционирования мультиплексора, обозначив адресные входы символами a_0, a_1 (табл. 12.3).

По данным таблицы можно записать характеристическое уравнение данного мультиплексора:

$$Y = \overline{a_0} \overline{a_1} x_0 + \overline{a_0} a_1 x_1 + a_0 \overline{a_1} x_2 + a_0 a_1 x_3.$$

Таблица 12.3
Таблица истинности
мультиплексора

a_0	a_1	Y
0	0	x_0
0	1	x_1
1	0	x_2
1	1	x_3

Анализ уравнения показывает, что структура мультиплексора должна содержать два инвертора, четыре конъюнктора и один четырехходовый дизъюнктор. Синтезированная по таким признакам схема показана на рис. 12.4.

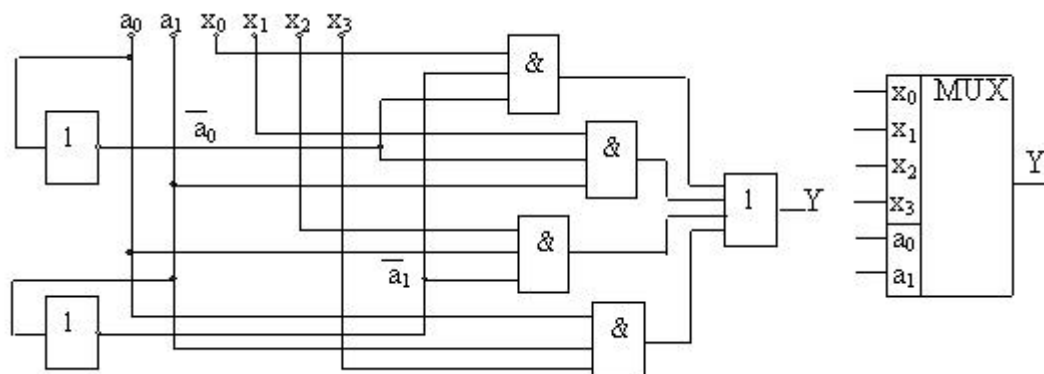


Рис. 12.4. Структурная схема мультиплексора 4 – 1 и его интегральное изображение

Наращивание размерности мультиплексора возможно с помощью пирамидальной структуры из нескольких мультиплексоров меньшей размерности. В этом случае первый каскад должен содержать столько мультиплексоров, сколько необходимо для обеспечения нужного (суммарного) количества входных линий. Мультиплексоры первого каскада адресуются одним и тем же кодом, составленным из соответствующего числа младших разрядов общего адресного кода. Если число адресных разрядов мультиплексоров первого каскада n_1 , а общее число адресных разрядов – n (соответствует суммарному числу адресуемых входных линий 2^n), то мультиплексор второго каскада должен иметь $(n - n_1)$ адресных разрядов.

Например, для построения мультиплексора 32 – 1 на мультиплексорах меньшей размерности, в первом каскаде можно использовать четыре мультиплексора 8 – 1, а во втором каскаде – один мультиплексор 4 – 1. При этом в пятиразрядном адресном коде ($2^5 = 32$) два старших разряда принадлежат мультиплексору второго каскада, а три младших – объединённым адресным входам мультиплексоров первого каскада. Для мультиплексора второго каскада входными линиями являются выходные линии мультиплексоров первого каскада.

Реализация логических функций на основе мультиплексоров.

С помощью мультиплексора, имеющего n адресных входов, можно последовательно адресовать на выход 2^n разрядов информационного слова, поданного на информационные входы. Для воспроизведения на выходе мультиплексора значения логической функции, имеющей

n аргументов, используется условие, согласно которому каждому набору аргументов соответствует передача на выход одного из сигналов, поданных на информационные входы. Следовательно, если на адресные входы мультиплексора подать кодовый набор аргументов функции, а на информационные входы – соответствующие значения функции, то получим устройство, воспроизводящее на выходе значения функции, соответствующие набору аргументов этой функции, установленному на адресных входах мультиплексора. На рис. 12.5 приведен пример использования мультиплексора 8 – 1 в качестве логического устройства («универсального логического элемента» согласно [20]) для реализации функции трех аргументов $F(A_4, A_2, A_1)$.

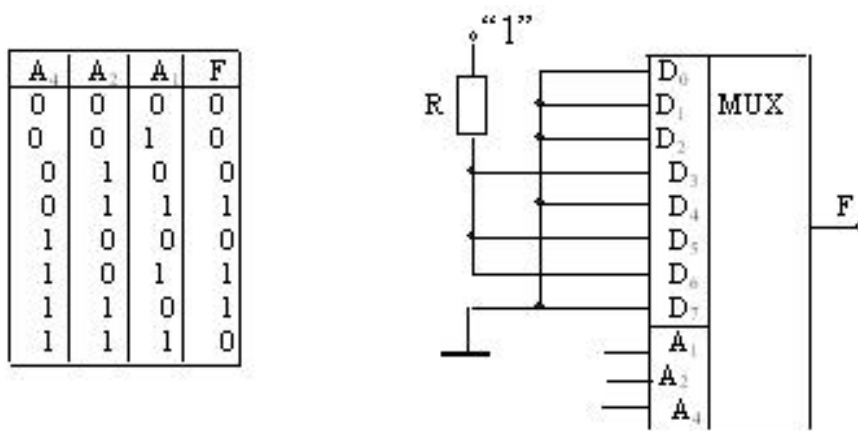


Рис. 12.5. Схема включения мультиплексора 8 – 1 для реализации функции трех аргументов, заданной таблично

Демультимплексор. Демультимплексор выполняет операцию, обратную операции мультиплексора, т.е. передаёт данные из одной входной линии в одну из нескольких выходных линий. Управление коммутацией осуществляется с помощью адресного кода, устанавливаемого на адресных входах, при этом адресуются, в отличие от мультиплексора, не входные, а выходные выводы. В общем случае число выходных линий N определяется разрядностью n -адресного кода согласно соотношению $N = 2^n$. Синтез демультимплексора рассмотрим на примере демультимплексора 1 – 4, для которого $N = 4$. Составляем таблицу истинности (таблицу функционирования), в которой адресный код обозначен символами a_k , выходные линии символами Y_i , а сигнал на входе обозначен символом F (табл. 12.4).

Таблица 12.4

Таблица истинности демультимплексора

		a			
0	1	0	1	2	3
		0			
		1			
		0			
		1			

В соответствии с таблицей истинности характеристические уравнения такого устройства будут: $Y_0 = \overline{a_0}a_1F$; $Y_1 = \overline{a_0}a_1\overline{F}$; $Y_2 = a_0\overline{a_1}F$; $Y_3 = a_0\overline{a_1}\overline{F}$. Соответствующая этим уравнениям структурная схема должна содержать два инвертора и четыре трёхвходовых конъюнктора (рис. 12.6).

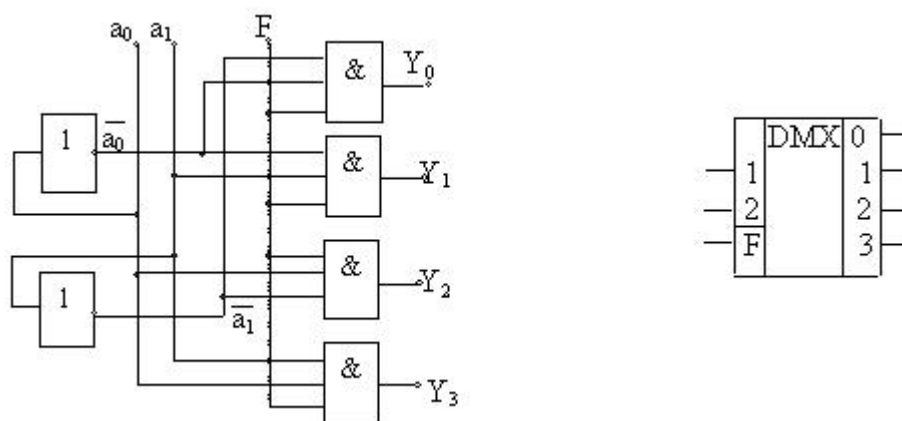


Рис. 12.6. Структурная схема демультиплексора 1 – 4 и его УГО

12.3. Сумматоры

Сумматором называется комбинационный функциональный узел, предназначенный для арифметического сложения двоичных чисел. Основным узлом сумматора является одноразрядный сумматор, на основе которого строятся многоразрядные сумматоры. Одноразрядный сумматор выполняет арифметическое сложение одноразрядных двоичных чисел a_i , b_i и бита переноса c_i из младшего разряда, образуя на выходах значения суммы S_i и бита переноса в старший разряд c_{i+1} . Сумматор, не имеющий бита переноса из младшего разряда, называют полусумматором. Он имеет два входа и два выхода в отличие от «полного» одноразрядного сумматора, имеющего три входа и два выхода. Таблицы истинности для одноразрядных сумматоров показаны в табл. 12.5.

Таблица 12.5

Таблицы истинности сумматора

a_i	b_i	c_i	S_i	c_{i+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

a_0	b_0	S_0	c_0
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

В соответствии с таблицами истинности можно составить характеристические уравнения для одноразрядного полного сумматора и полусумматора:

$$S_i = \bar{a}_i b_i c_i + a_i \bar{b}_i c_i + a_i b_i \bar{c}_i + a_i b_i c_i; \quad S_0 = a_0 b_0 + a_0 \bar{b}_0;$$

$$c_{i+1} = \bar{a}_i b_i + \bar{a}_i c_i + b_i \bar{c}_i; \quad c_0 = a_0 \bar{b}_0.$$

По полученным характеристическим уравнениям нетрудно синтезировать структурные схемы, используя нужные логические элементы. Выражение для бита переноса c_{i+1} записано после минимизации полного выражения, полученного из таблицы истинности.

Обычно сумматоры выполняются многоразрядными. Число входов и выходов такого сумматора определяется разрядностью слагаемых. Структуру многоразрядного сумматора определяет способ передачи сигнала переноса от младшего разряда к старшему. Различают два основных вида сумматоров: с последовательным и параллельным переносом. На основе этих вариантов разработано несколько видов сумматоров: для сложения параллельных и последовательных операндов, сумматоры групповой структуры, накапливающие сумматоры и др.

В сумматорах с последовательным переносом выход переноса i -разряда последовательно соединен с входом $(i+1)$ – разряда. Структурная схема такого сумматора показана на рис. 12.7.

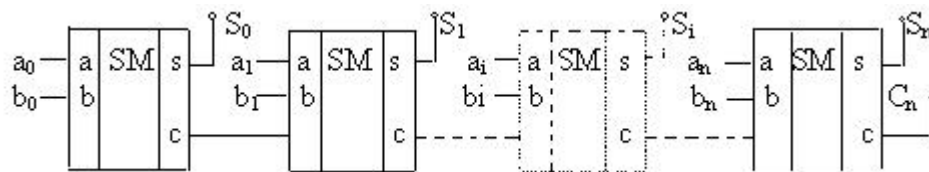


Рис. 12.7. Структурная схема многоразрядного сумматора с последовательным переносом

Важным параметром сумматора является его быстродействие. Для получения максимального быстродействия разработаны сумма-

торы для параллельных операндов с параллельным переносом. В таких сумматорах сигналы переноса для каждого разряда формируются специальными схемами, на входы которых поступают те переменные, которые необходимы для выработки бита переноса. К ним относятся внешний входной перенос (если он есть) и значения всех разрядов слагаемых, младших относительно данного.

Структурная схема сумматора для сложения двух n -разрядных чисел представлена на рис. 12.8, где CR – схемы формирования переносов.

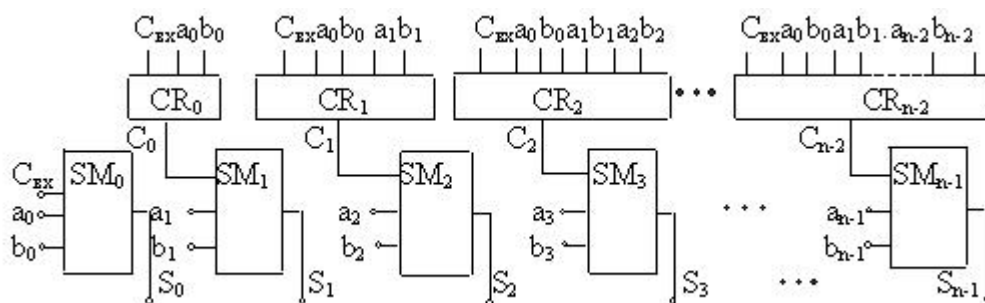


Рис. 12.8. Структурная схема сумматора для сложения двух параллельных операндов с параллельным переносом

Быстродействие в таких сумматорах достигается за счет того, что биты переносов формируются практически одновременно с формированием результата.

Накапливающий сумматор представляет собой сочетание комбинационного сумматора и тактируемого регистра, причем очередное слагаемое добавляется к содержимому сумматора и результат замещает старое значение суммы [20].

12.4. Цифровой компаратор

Компаратор (устройство сравнения) служит для определения соотношения между двумя кодовыми словами. Такими соотношениями можно считать: «меньше», «равно», «больше». Принято считать, что выходные функции, вырабатываемые компараторами, принимают единичные значения, если соблюдаются указанные выше соотношения, и равны нулю, если не соблюдаются. Например, функция равенства $F_{A=B} = 1$, если $A = B$ и равна нулю, если $A \neq B$. С учетом приня-

того соглашения таблица истинности компаратора двух одноразрядных чисел будет выглядеть так, как показано на рис. 12.9.

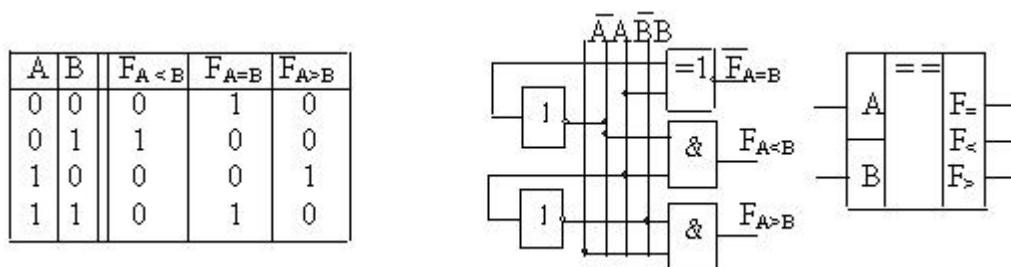


Рис. 12.9. Таблица истинности, структурная схема и условное обозначение компаратора двух одноразрядных слов

Устройства сравнения строятся на основе поразрядных операций над одноименными разрядами обоих слов. Признак равенства разрядов $r_i = \overline{A_i \oplus B_i}$. Компараторы для слов большей разрядности получают наращиванием размерности путем использования нескольких схем компараторов. Например, для сравнения восьмиразрядных чисел можно использовать две четырехразрядные схемы. Для этой цели в четырехразрядном компараторе предусмотрены три дополнительных входа: $A > B$, $A = B$, $A < B$, к которым подводятся соответствующие выходы схемы, выполняющей сравнение младших разрядов.

12.5. Преобразователи кодов

Преобразователи кодов используются для перевода представления информации из одного кода в другой. Необходимость такого перевода возникает потому, что для представления информации используют различные двоичные и двоично-десятичные коды. Таблицы истинности некоторых кодов для представления десятичных чисел представлены в табл. 12.6.

Синтез преобразователей кодов осуществляется в соответствии с таблицами их функционирования. В качестве примера рассмотрим синтез схемы, преобразующей двоично-десятичный код (8421) в код Айкена (2421). С этой целью каждую переменную кода Айкена будем рассматривать как функцию соответствующих коэффициентов двоично-десятичного кода. В этом случае можно в соответствии

с таблицами составить характеристические уравнения для каждой переменной кода 2421. Например, для переменной k_3 имеем:

$$k_3 = \overline{e_3 e_2 e_1 e_0} + \overline{e_3 e_2 e_1 e_0} + \overline{e_3 e_2 e_1 e_0} + \overline{e_3 e_2 e_1 e_0} + \overline{e_3 e_2 e_1 e_0}.$$

Таблица 12.6

Таблицы истинности некоторых кодов

Десятичное Число	прямой код				обратный код				Дополнительный				Код Грея				Код 8-4-2-1				Код 2-4-2-1						
	a	a	a	a	b	b	b	b	c	c	c	c	d	d	d	d	e	e	e	e	k	k	k	k	k	k	k
0	0	0	0	0	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	1	1	1	0	1	1	1	1	0	0	0	1	0	0	0	1	0	0	0	0	0	0	1
2	0	0	1	0	1	1	0	1	1	1	1	0	0	0	1	1	0	0	1	0	0	0	0	1	0	0	0
3	0	0	1	1	1	1	0	0	1	1	0	1	0	0	1	0	0	1	1	0	0	0	1	1	0	0	1
4	0	1	0	0	1	0	1	1	1	1	0	0	0	1	1	0	0	1	0	0	0	1	0	0	0	0	0
5	0	1	0	1	1	0	1	0	1	0	1	1	0	1	0	1	1	0	1	1	0	1	1	0	1	1	1
6	0	1	1	0	1	0	0	1	1	0	1	0	0	1	0	1	0	1	0	1	1	0	1	1	0	0	0
7	0	1	1	1	1	0	0	0	1	0	0	1	0	1	0	0	0	1	1	1	1	1	1	0	1	0	1
8	1	0	0	0	0	1	1	1	1	0	0	0	1	1	0	0	1	0	0	0	1	1	1	0	1	0	0
9	1	0	0	1	0	1	1	0	0	1	1	1	1	1	0	1	1	0	1	1	0	1	1	1	1	1	1
10	1	0	1	0	0	1	0	1	0	1	1	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1
11	1	0	1	1	0	1	0	0	0	1	0	1	1	1	1	0	1	1	1	0	1	1	1	1	1	1	1
12	1	1	0	0	0	0	1	1	0	1	0	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	0
13	1	1	0	1	0	0	1	0	0	0	1	1	1	1	0	1	1	0	1	1	1	1	1	1	1	1	1
14	1	1	1	0	0	0	0	1	0	0	1	0	1	0	0	1	0	0	1	1	1	1	1	1	1	1	1
15	1	1	1	1	0	0	0	0	0	0	0	1	1	0	0	1	1	0	0	0	1	1	1	1	1	1	1

Составив характеристические уравнения для всех переменных кода 2421, можно упростить их по правилам логических преобразований, затем построить структурную схему преобразователя.

Однако более эффективным является метод структурного проектирования с использованием карт Карно. Согласно этому методу составляем карты Карно для переменных k_3, k_2, k_1, k_0 , причем клетки, не заполненные значениями аргументов $e_0 - e_3$, заполняем значениями 1 либо 0, делаем соответствующие объединения и записываем минимизированные выражения для переменных k (рис. 12.10).

		k_3				k_2				k_1				k_0			
		$e_0 e_1$				$e_0 e_1$				$e_0 e_1$				$e_0 e_1$			
$e_2 e_3$		00	10	11	01	00	10	11	01	00	10	11	01	00	10	11	01
00		0	0	0	0	0	0	0	0	0	0	1	1	0	0	1	1
10		0	1	1	1	1	0	1	1	0	1	0	0	0	1	1	0
11		x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x
01		1	1	x	x	1	1	x	x	1	1	x	x	0	1	x	x

Рис. 12.10. Карты Карно для преобразователя кодов

В результате минимизации получим: $k_3 = e_3 + e_2 e_1 + e_2 e_0$; $k_2 = e_3 + e_2 e_1 + e_2 e_0$; $k_1 = e_3 + e_2 e_1 + e_2 e_1 e_0$; $k_0 = e_0$.

Полученные выражения полностью определяют структуру и состав элементов преобразователя. Однако технологически более

рациональны структуры, выполненные на однотипных логических элементах, например, на элементах И-НЕ. Структурная схема такого преобразователя представлена на рис. 12.11.

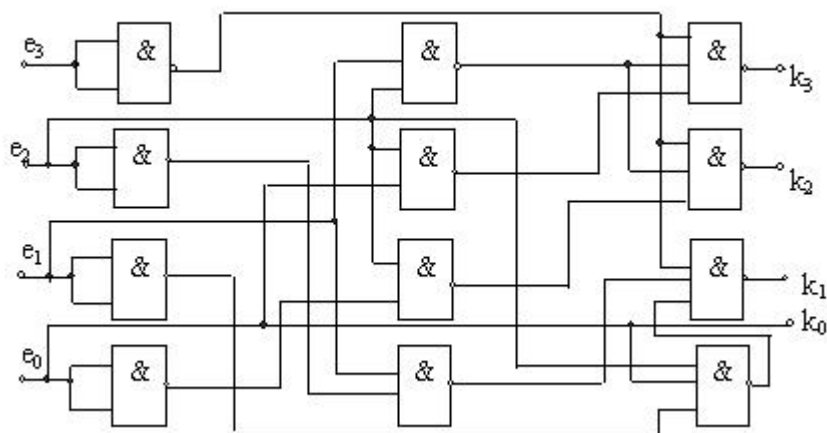


Рис. 12.11. Структурная схема преобразователя кода 8421 в код 2421

12.6. Арифметико-логическое устройство

Арифметико-логическое устройство (АЛУ) – это функциональный узел, предназначенный для реализации арифметических и логических операций по обработке цифровой информации. Типичное АЛУ (обычно четырёхразрядное) имеет входы операндов A и B , входы выбора операций S , вход переноса C_i и вход M (*Mode*), сигнал на котором задает тип выполняемых операций: логические ($M = 1$) или арифметико-логические ($M = 0$). Перечень выполняемых АЛУ операций приведен на рис. 12.12 [20].

Набор логических операций АЛУ позволяет воспроизводить все функции двух переменных. В арифметико-логических операциях сочетаются логические и арифметические операции одновременно. Выражение типа $A \vee \bar{B} + AB$ следует понимать следующим образом: вначале поразрядно выполняется операция инвертирования (\bar{B}), затем логическое сложение ($A \vee \bar{B}$), умножение (AB) и последующее арифметическое сложение.

Для выполнения операций над словами большой размерности АЛУ соединяются друг с другом путем последовательных или параллельных переносов. Организацию параллельных переносов осуществляют с помощью специальных схем-блоков ускоренного переноса, для чего в схеме АЛУ (рис. 12.12) предусмотрены два дополни-

тельных выхода (G, H), позволяющих организовать параллельный перенос.

№	S	Логические функции (M=1)	Арифметико-логические функции (M=0)
0	0000	\overline{A}	$A+C_1$
1	0001	$A \vee B$	$A \vee B + C_1$
2	0010	$\overline{A}B$	$A \vee \overline{B} + C_1$
3	0011	0000	$1111 + C_1$
4	0100	$\overline{A}\overline{B}$	$A + \overline{A}\overline{B} + C_1$
5	0101	\overline{B}	$A \vee \overline{B} + \overline{A}B + C_1$
6	0110	$A \oplus B$	$\overline{A} + \overline{B} + C_1$
7	0111	$\overline{A}B$	$\overline{A}B + 1111 + C_1$
8	1000	$\overline{A} \vee B$	$A + \overline{A}B + C_1$
9	1001	$\overline{A \oplus B}$	$A + B + C_1$
10	1010	B	$A \vee \overline{B} + \overline{A}B + C_1$
11	1011	$\overline{A}B$	$\overline{A}B + 1111 + C_1$
12	1100	1111	$A + A + C_1$
13	1101	$A \vee \overline{B}$	$A \vee \overline{B} + A + C_1$
14	1110	$A \vee B$	$A \vee \overline{B} + A + C_1$
15	1111	A	$A + 1111 + C_1$

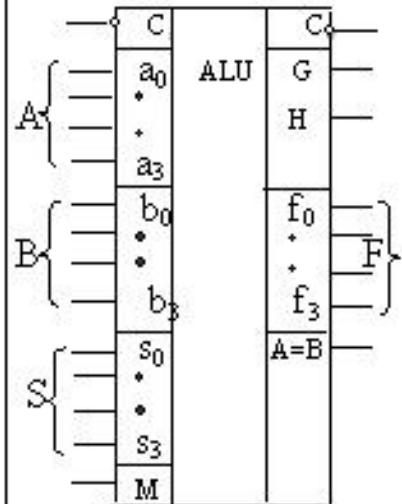


Рис. 12.12. Таблица функций и условное изображение 4-разрядного АЛУ

13. ТРИГГЕРЫ И ЦИФРОВЫЕ АВТОМАТЫ

Триггер – устройство, имеющее два устойчивых состояния, у которого переход из одного состояния в другое происходит при воздействии управляющего сигнала вследствие регенеративного процесса.

Слово триггер означает спусковое устройство – «курок». Отличительной способностью симметричного триггера является свойство запоминания двоичной информации, т.е. *триггер обладает памятью*, под которой подразумевают способность оставаться в одном из двух состояний и после прекращения действия переключающего (управляющего) сигнала. Приняв одно из состояний за «1», а другое за «0», можно считать, что триггер может хранить (помнить) один разряд числа, записанного в двоичном коде, (1 бит).

Регенеративным обычно называют процесс, сопровождающийся самовозбуждением, (самостимулированием). Такой процесс наблюдается в электрической цепи, охваченной положительной обратной связью с петлевым усилением $K\gamma > 1$, он характеризуется резким изменением токов и напряжений в цепи.

13.1. Триггерная схема на двух усилительных каскадах

Рассмотрим принцип действия триггера, для чего возьмем два простейших усилителя и соединим их так, чтобы они были охвачены ПОС (рис. 13.1).

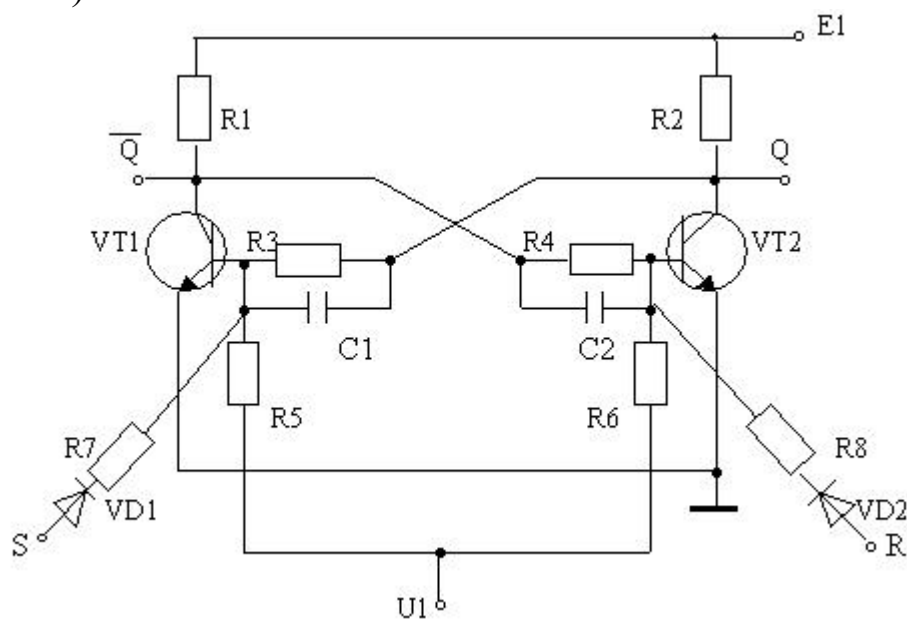


Рис. 13.1. Триггерная схема на двух транзисторах

В схеме (рис. 13.1) возможны теоретически четыре состояния:

- 1) оба транзистора открыты;
- 2) оба транзистора закрыты;
- 3) открыт VT1, VT2 – закрыт;
- 4) VT2 открыт, VT1 – закрыт.

Особенность схемы в том, что первые два состояния являются неустойчивыми.

Предположим, что оба транзистора открыты и находятся в активном режиме. Ввиду симметрии схемы должны быть равны токи коллекторов и токи базы. Неизбежны малейшие флуктуации тока. Например, увеличится чуть-чуть ток коллектора VT1 – это повлечет за собой обязательное уменьшение напряжения на этом коллекторе,

а оно вызовет уменьшение базового тока транзистора VT2, что вызывает увеличение коллекторного напряжения транзистора VT2. В свою очередь это увеличение приведет к увеличению базового тока транзистора VT1, которое вызовет увеличение степени открытия VT1, т.е. дальнейшее уменьшение коллекторного напряжения и увеличение коллекторного тока транзистора VT1. Процесс носит лавинообразный характер и будет продолжаться до тех пор, пока не прекратится действие положительной обратной связи. Это произойдет, когда транзистор VT1 войдет в режим насыщения, а транзистор VT2 – в режим отсечки. Триггерная схема (триггер) окажется в устойчивом состоянии.

Совершенно аналогично будут проходить процессы, если начнет изменяться ток транзистора VT2. Параметры схемы могут быть подобраны так, что открытый транзистор насыщен, либо находится на границе активной области и не входит в режим насыщения. В первом случае триггер называется насыщенным, во втором – ненасыщенным.

В одном из устойчивых состояний триггер может находиться как угодно долго до момента, пока не поступит сигнал от внешнего источника управляющего напряжения. Управляющее напряжение можно вводить различными способами, например, через входные диоды VD1, VD2.

Пусть транзистор VT2 – закрыт, а VT1 – открыт. Подадим открывающий импульс в цепь базы транзистора VT2. Как только появится ток коллектора VT2, транзистор VT1 выйдет из насыщения, возникнет регенеративный процесс, приводящий к опрокидыванию триггера, т.е. транзистор VT2 откроется, VT1 закроется. Конденсаторы, показанные в схеме, не изменяя сути процесса, предназначены для ускорения этого процесса.

Чтобы перевести триггер в другое устойчивое состояние, нужно подать управляющий импульс теперь на базу другого транзистора (VT1), который находится в состоянии отсечки. Процесс пройдет аналогично. Если бы вместо этого мы подали открывающий импульс вновь на транзистор уже открытый, это не изменило бы состояния триггера.

Если подать открывающие импульсы на оба транзистора, они оба могут открыться, но после снятия импульса возникнет неопределенность, так как любой из транзисторов окажется в запертом состоянии. Следовательно, такая комбинация управляющих импульсов должна быть запрещена.

У рассматриваемого триггера два информационных входа и два выхода. Они имеют специфические названия: один из выходов называют прямым и обозначают буквой Q (quit – покидать, оставлять), другой – инверсным и обозначают \bar{Q} , т.е. сигнал противоположен первому. Состояние триггера чаще всего отождествляют с сигналом на прямом выходе. Считается, что триггер «установлен», если $Q = 1$, ($\bar{Q} = 0$), т.е. находится в единичном состоянии.

Триггер «сброшен», «погашен», т.е. находится в нулевом состоянии, если $Q = 0$, ($\bar{Q} = 1$). Когда управляющие входы (R и S) не активны (в данном случае $R = 0$, $S = 0$), триггер находится в режиме хранения. Различают три состояния триггера: установлен, сброшен, хранение. Вход, по которому триггер устанавливается в единичное состояние, обозначают входом S (set – установка). Вход, по которому триггер устанавливается в нулевое состояние, обозначают R (reset – возврат). В нашем случае, если мы обозначили Q и \bar{Q} вход S будет на схеме слева, а вход R – справа.

13.2. RS-триггеры на логических элементах

Триггерную схему, рассмотренную выше, называют *RS-триггером*. Проще всего триггер можно построить на логических элементах, соединяя их по кольцевой схеме так, что вход одного логического элемента является выходом второго, как показано на рис. 13.2.

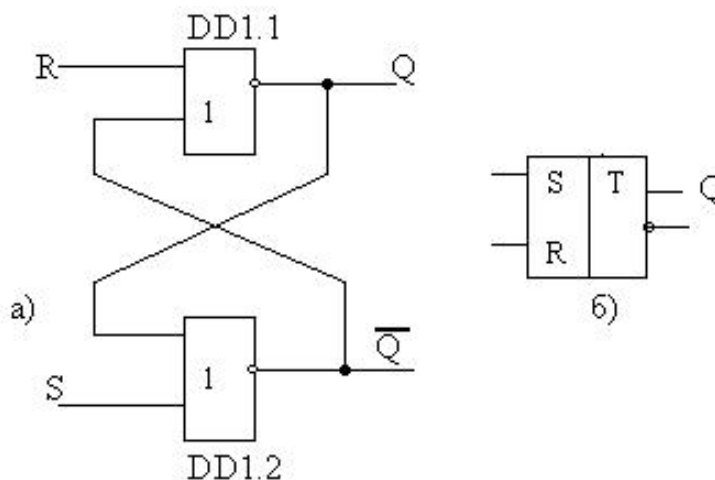


Рис. 13.2. RS-триггер на элементах ИЛИ-НЕ:
а – структурная схема, б – условное графическое обозначение (УГО)

Предположим, что $Q = 1, R = 0, S = 0$, тогда на входах DD1.2 есть сигналы $Q = 1, S = 0$, на выходе будет $\bar{Q} = 0$; на входах DD1.1 будут $R = 0, \bar{Q} = 0$, на выходе $Q = 1$, т.е. такое состояние будет устойчивым и поддерживать само себя.

Подадим на вход сигнал $R = 1$, тогда на выходе микросхемы DD1.1 получим $\bar{Q} = 0$, на входе DD1.2 будем иметь $Q=0, S=0$ – на выходе $\bar{Q}=1$, этот сигнал поступит на вход DD1, будем на входе иметь $R=1, \bar{Q}=1$, на выходе $Q=0$, т.е. подтверждаем новое состояние. Если теперь сделать $R=0$, положение не изменится: на выходе DD1.1 $Q=0$, на выходе DD1.2 $\bar{Q}=1$, т.е. триггер принял состояние «сброшен». Рассуждая аналогично, приходем к выводу, что при подаче на вход сигнала $S=1$ триггер установится в состояние «1». Последовательность изменения состояний на выходах триггера после подачи сигналов управления на его входы можно показать на диаграммах сигналов.

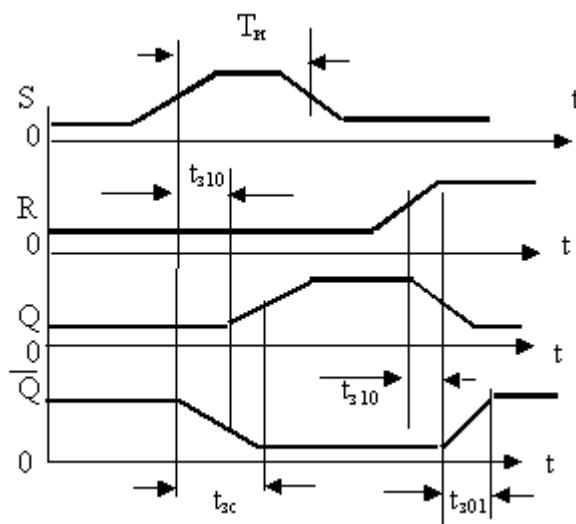


Рис. 13.3. Диаграммы сигналов RS-триггера

На рис. 13.3 обозначено:

t_{310} – время задержки переключения логического элемента DD1.2 из «1» в «0» под действием сигнала S , либо переключения логического элемента DD1.1 под действием сигнала R ;

t_{301} – время задержки переключения логического элемента DD1.1 из «0» в «1» под действием сигнала R ;

t_{3c} – среднее время перехода сигнала на выходе триггера из одного состояния в другое.

Условно считается, что действие переключающего сигнала по изменению состояния других сигналов начинается с момента достиже-

ния этим сигналом половины своего уровня. Анализируя при этих условиях диаграммы сигналов, изображенные на рис. 13.3, можно сделать следующие выводы:

1. Для надежного переключения триггера входными сигналами минимальная длительность импульса T_u должна выбираться из условия:

$$T_u = 2 t_{зс}.$$

2. Учитывая разброс средних значений времени задержки и появления сигналов на входах, для предотвращения сбоев, т.е. нарушения порядка переключения, следует обеспечивать паузу между фронтами и срезами управляющих сигналов. С этой целью для триггера должно быть определено «разрешающее» время – минимальный интервал времени между моментами посылок входных импульсов:

$$T_p = 3 t_{зс}.$$

3. Максимальная частота переключения может быть определена как величина обратная разрешающему времени:

$$f_{max} = 1/T_p = 1/3t_{зс}, \text{ (если } t_{зс} \text{ измерять в мкс, то } f_{max} \text{ – в МГц).}$$

Состояние триггера обычно отражают в таблицах состояния. Для RS-триггера на логических элементах ИЛИ-НЕ эта таблица будет выглядеть так, как показано в табл. 13.1, где $t, (t+1)$ – дискретные моменты времени до и после воздействия входных сигналов; Q^n, Q^{n+1} – состояния до переключения и после него; X – неопределенное состояние. В табл. 13.1 видно, что при наличии или подаче «0» на входы R и S на выходе будет сохраняться предыдущее значение Q^n .

Таблица 13.1
Таблица состояний
RS-триггера

t		t+1
R	S	Q^{n+1}
0	0	Q^n
0	0	1
1	1	0
1	1	X

Часто можно встретить в литературе упрощенные временные диаграммы, в которых не показывают наклоны фронтов и спадов сигналов. Такие диаграммы можно использовать для определения общей картины, но для подробного анализа они мало пригодны (рис. 13.4).

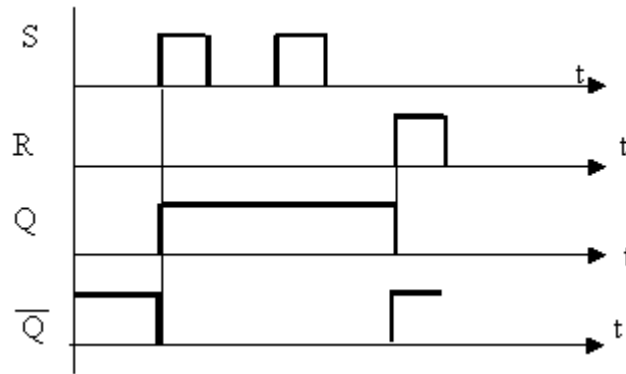


Рис. 13.4. Упрощенные временные диаграммы сигналов RS-триггера

RS-триггер может быть построен не только на логических элементах ИЛИ-НЕ, но и на элементах И-НЕ (рис. 13.5), причём управление таким триггером осуществляется логическим сигналом низкого уровня.

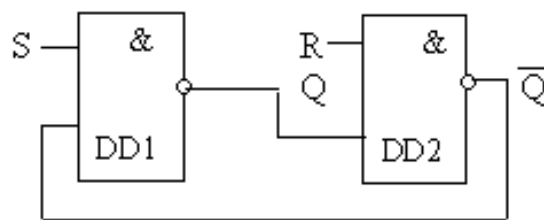


Рис. 13.5. Структурная схема RS-триггера на логических элементах И-НЕ

Состояния триггера при различных сочетаниях входных сигналов показаны в табл. 13.2. Анализ структурной схемы и таблицы показывает, что «активным», т.е. изменяющим состояние триггера логическим уровнем в рассматриваемом триггере является уровень «0».

Таблица 13.2

Таблица состояний RS-триггера на логических элементах И-НЕ

t		t+1
R	S	Q^{n+1}
1	1	Q^n
1	0	1
0	1	0
0	0	X

Упрощенные диаграммы сигналов будут выглядеть следующим образом (рис. 13.6):

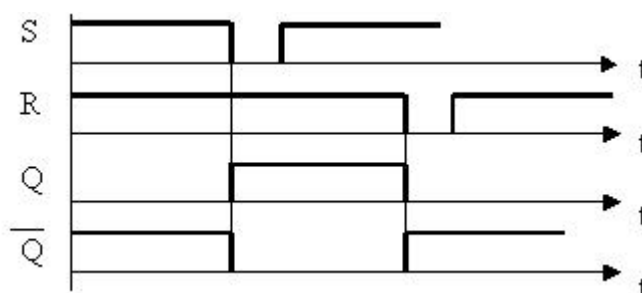


Рис. 13.6. Диаграммы сигналов RS-триггера на элементах И-НЕ

Триггеры являются схемной реализацией элементарных *цифровых автоматов*, т.е. устройств, которые можно описать с помощью конечных множеств входных сигналов $x(t)$ (входного алфавита), выходных сигналов $Y(t)$ (выходного алфавита), функций переходов F_n , конечного множества внутренних состояний $q(t)$ и функций выходов $F_{\text{вых}}$ [19]. При этом используется понятие дискретного времени t , $(t + 1)$, $(t - 1)$ и т.д., т.е. моменты текущий, последующий и предыдущий (подробнее см. п. 13.7). Если текущее состояние $Q(t)$, то $Q(t+1) = F_n [Q(t), x(t)]$, $Y(t) = F_{\text{вых}} [Q(t), x(t)]$, где: $x(t)$ – входной сигнал; $Y(t)$ – выходной сигнал.

Например, анализируя таблицы состояний рассмотренных ранее триггеров, можно записать их функции переходов:

– RS-триггер на элементах ИЛИ-НЕ: $Q(t+1) = S(t) + Q(t) R(t)$;
 $RS = 0$.

– RS-триггер на элементах И-НЕ: $Q(t+1) = \overline{S}(t) + Q(t) R(t)$;
 $R + S = 1$.

Функциональное назначение RS-триггера – реализация задержки на такт или запоминание значения двоичной переменной.

Рассмотренные RS-триггеры являются *асинхронными*, т.е. такими, в которых переключения ЛЭ (логических элементов) происходят только как следствие изменения сигналов на входе. Физически после каждого переключения входного сигнала имеет место переходный процесс, состоящий в переключении связанных между собой ЛЭ, и этот процесс заканчивается переходом триггера в новое состояние, сохраняющееся до нового переключения. Поэтому можно условно принять временной интервал между двумя соседними переключениями на входе, равный условной единице ($t = 1$). Тогда к началу каждо-

го переключения условное (дискретное) время принимает целочисленные значения, для которых состояние триггера можно предсказать, так как к моменту нового переключения переходный процесс предыдущего переключения уже завершен. Этим объясняется форма записи функций переходов триггера.

Асинхронные RS-триггеры используются и как самостоятельные изделия, но чаще всего в составе более сложных триггерных схем.

Помимо асинхронных RS-триггеров очень часто используются *тактируемые (синхронизированные)* RS-триггеры. Тактируемые триггеры имеют на входе ЛЭ, входы которых соединены так, чтобы образовать вход *C-тактовый вход* (рис. 13.7).

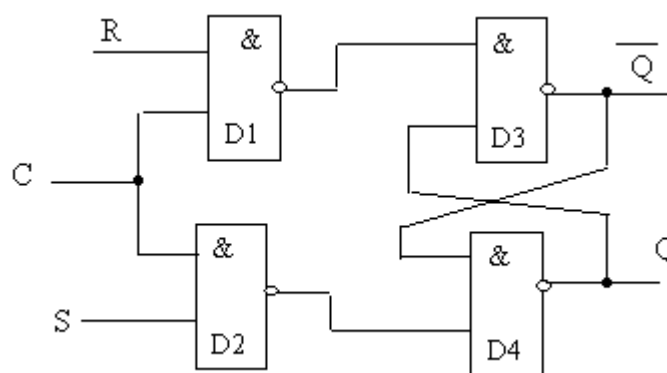


Рис. 13.7. Структурная схема тактируемого уровнем сигнала RS-триггера

Пусть $S = 1$, $C = 1$, $R = 0$, тогда должно быть $Q = 1$, $(\overline{Q} = 0)$, так как асинхронный триггер D3, D4 устанавливается в 1 сигналом 0.

Тактируемые RS-триггеры при наличии тактового импульса действуют как асинхронные, поэтому смена сигналов на информационных входах должна происходить только в паузах между тактовыми импульсами, иначе возникнут нарушения в работе – сбои. Как отмечалось ранее, для RS-триггера есть сочетание входных сигналов, после снятия которых триггер может принять любое из двух состояний, причем это состояние заранее не определено.

13.3. Разновидности RS-триггеров

Подключая к входам RS-триггера схему управления из ЛЭ, включенных определенным образом, можно обеспечить такое положение, что при всех комбинациях входных сигналов сигналы на вы-

ходе будут иметь заведомо известные состояния. В литературе можно встретить S-триггеры, R-триггеры, E-триггеры, как разновидности RS-триггеров. S-триггер принимает единичное состояние при запрещенной для RS-триггера комбинации; R-триггер принимает нулевое состояние; E-триггер принимает состояние, в котором он был до подачи запрещенной комбинации. Триггер, меняющий свое состояние на противоположное после действия запрещенной для RS-триггера комбинации, относится к JK-триггерам, причем вход J соответствует входу S, а вход K – входу R. Каждый из этих триггеров может быть асинхронным либо тактируемым. Кроме того они могут быть с прямым, либо с инверсным управлением, тогда их можно обозначить как \bar{S} -триггер, \bar{R} -триггер, \bar{E} -триггер, \bar{JK} -триггер. Сводная таблица асинхронных RS-триггеров (табл. 13.3) и структурные схемы E и R-триггеров (рис. 13.8) представлены ниже (прямое управление триггерами).

Таблица 13.3

Сводная таблица RS-триггеров

Такт n		Такт (n+1)			
S	R	Тип триггера			
(J)	(K)	S-триггер	R-триггер	E-триггер	JK-триггер
0	0	Q_n	Q_n	Q_n	Q_n
0	1	0	0	0	0
1	0	1	1	1	1
1	1	1	0	Q_n	Q_n

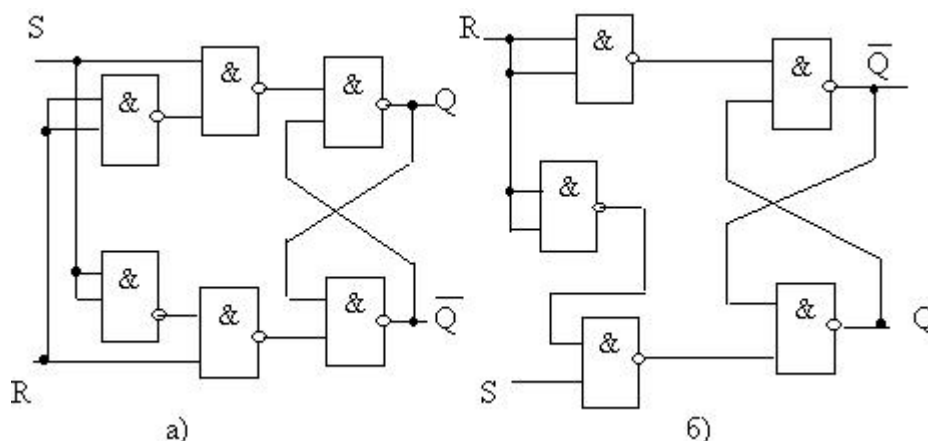


Рис. 13.8. Структурные схемы E-триггера (а), R-триггера (б)

Двухступенчатый RS-триггер (MS-триггер). MS-триггер состоит из двух последовательно включенных синхронных RS-триггеров. Один из триггеров называют M-триггер (master – хозяин), другой S-триггер (slave – раб) (рис. 13.9).

Благодаря общему синхросигналу C вся схема функционирует как единое целое и называется двухступенчатым или MS-триггером (flip-flop). В этом триггере при $C = 1$ разрешается действие M-схемы: она действует как синхронизируемый RS-триггер, однако \bar{C} обеспечивает режим хранения на выходах Q_s, \bar{Q}_s .

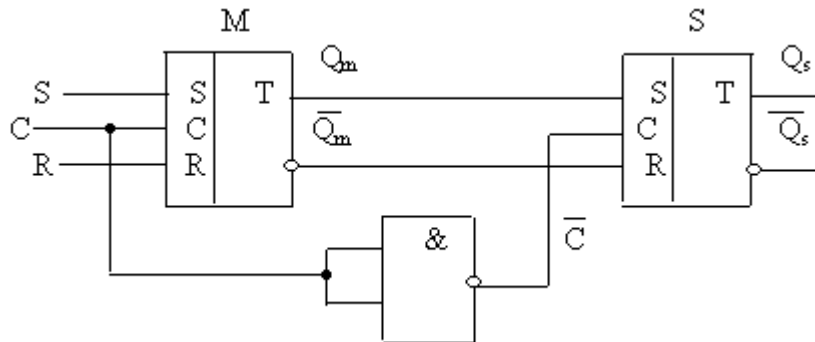


Рис. 13.9. Структурная схема MS-триггера

При $C = 0$ обеспечивается режим хранения на выходах Q_m, \bar{Q}_m , а вторая ступень действует как синхронизируемый RS-триггер, так как $C = 1$ и на выходах Q_s, \bar{Q}_s будут устанавливаться значения, соответствующие предыдущему состоянию Q_m, \bar{Q}_m . Работу MS-триггера можно показать с помощью упрощенных временных диаграмм сигналов (рис. 13.10).

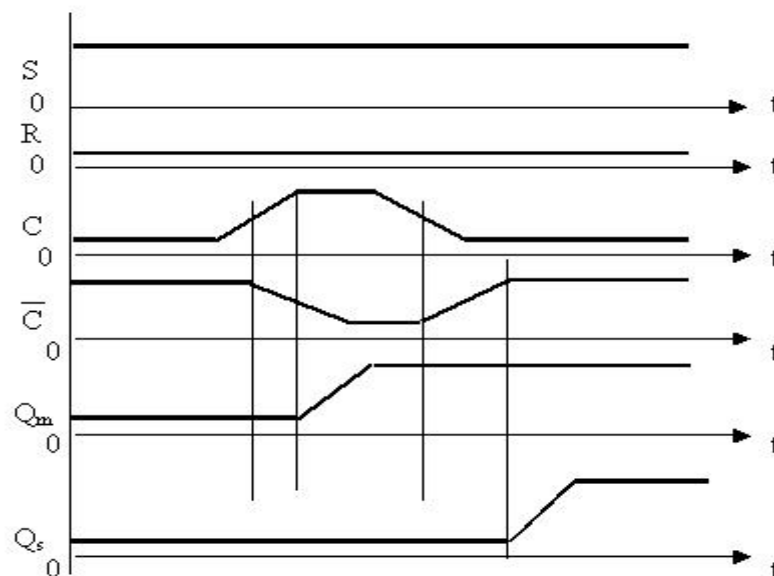


Рис. 13.10. Временные диаграммы сигналов двухступенчатого RS-триггера

На входах R и S уровни сигналов должны быть установлены заранее, а управление делается сигналом C. Анализ диаграмм (рис. 13.10) показывает, что информация, поступившая на входы R и S принимается в M-триггер, когда сигнал C изменится от 0 к 1 (по фронту). Но пока C = 1, эта информация не приходит в S-триггер, так как инверсией $\bar{c} = 0$ закрыты входные конъюнкторы S-схемы. Эти конъюнкторы откроются лишь тогда, когда сигнал $\bar{c} = 0$ изменится от 0 к 1, т.е. по спаду синхронного сигнала C. Только после этого информация с выхода Q_m попадет на выход Q_s, т.е. триггер меняет свое состояние по срезу C-сигнала.

Срезом C-сигнала должен предшествовать интервал подготовки, в течение которого входные сигналы на входах R и S не должны меняться. Иначе, если срез C-сигнала наложится на процесс переключения M-схемы, правильную работу гарантировать нельзя. Так как входные конъюнкторы закрываются срезом синхроимпульса, то они не пропустят никаких изменений входного сигнала после этого, т.е. управляющие сигналы можно обновлять тоже по срезу (сразу после него) синхроимпульса. Рассмотренный принцип построения двухступенчатого триггера лежит в основе принципа динамического управления триггером, при котором существенно повышается помехоустойчивость триггерной системы.

Действие рассмотренных триггеров аналитически описывается так называемыми уравнениями состояний, в которых показано, под действием каких сочетаний входных логических сигналов триггер изменяет состояние на выходе. Для несинхронизируемых триггеров эти уравнения показаны ниже:

$$\begin{aligned} \underline{R}S\text{-триггер:} & \quad Q(t+1) = \underline{S}(t) + Q(t) \overline{R}(t), RS=0; \\ RS\text{-триггер:} & \quad Q(t+1) = S(t) \underline{R}(t) + Q(t), R + S = 1; \\ \text{JK-триггер:} & \quad Q(t+1) = I(t) \overline{Q}(t) + K(t) Q(t). \end{aligned}$$

Рассмотрев основные принципы построения триггеров можем сделать классификацию триггеров. Триггеры классифицируют по способу записи информации и функциональному признаку. По способу записи различают *тактируемые* (синхронизируемые) и *асинхронные* (несинхронизируемые) триггеры. У асинхронного триггера изменение его состояния происходит непосредственно с приходом управляющего сигнала. В синхронизируемых триггерах кроме информационных входов имеются так называемые *входы синхронизации* (*тактовые входы*). Изменение состояния тактируемого триггера при наличии на входах информационных сигналов может произойти

только после подачи на тактовые входы соответствующих разрешающих сигналов. Причем разрешающий сигнал может быть подан либо в виде потенциала (статическое управление), либо в виде перепада (динамическое управление). Классификация триггеров по функциональному признаку представлена на рис. 13.11:

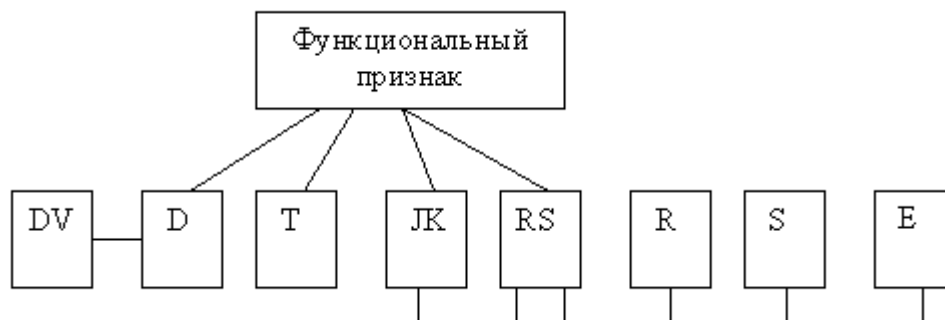


Рис. 13.11. Классификация триггеров

Основой классификации по функциональному признаку является способ организации логических связей между входами и выходами в определенные (дискретные) моменты времени (t , $t+1$, $t-1$). Название триггера отражает особенности его управления и характеризует вид логического уравнения (уравнение состояния), описывающего его функционирование при подаче соответствующих сигналов.

Ввиду разнообразия различных видов триггеров общеприняты обозначения входов и выходов триггеров, которые применяются в основных видах УГО (условных графических обозначений). Ранее было отмечено, что состояние триггера отождествляют с сигналом на его прямом выходе: триггер находится в единичном состоянии (установлен) при $Q = 1$ ($\overline{Q} = 0$) и в нулевом состоянии («сброшен»), если $Q = 0$ ($\overline{Q} = 1$). Входы имеют следующие обозначения:

S – вход для отдельной установки триггера в состояние 1;

R – вход для отдельной установки триггера в состояние 0;

J – вход для установки триггера в состояние 1;

K – вход для сброса этого триггера;

T – счетный вход;

D – информационный вход для установки или сброса триггера;

C – тактовый вход;

E – дополнительный управляющий вход для разрешения приема информации (ранее был V-вход согласно ГОСТ2743-72, отсюда остались названия DV, TV-триггеры).

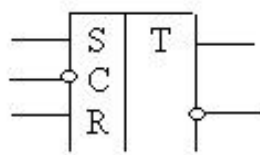
Срабатывание по фронту либо по спаду импульса отмечается знаками:

- срабатывание по фронту (перепаду от 0 к 1, \nearrow);
- срабатывание по спаду (перепаду от 1 к 0, \searrow).

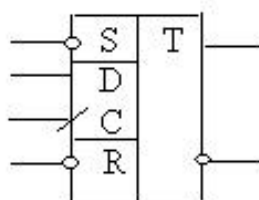
Если триггер управляется инверсным сигналом (логическим нулем), то это показывается кружком, располагаемым на конце входного вывода.

Если требуется указать инверсный выход, то кружок ставят в начале выходного вывода: вход $\text{---}\bigcirc$, $\bigcirc\text{---}$ – выход.

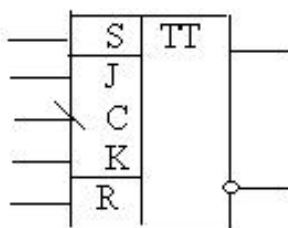
Выходы всегда указываются с правой стороны прямоугольника, изображающего триггер (рис. 13.12).



RS-триггер, синхронизируемый нулем



D-триггер, срабатывающий по фронту синхроимпульса с входами независимой установки



JK-триггер, срабатывающий по срезу синхроимпульса.

Рис. 13.12. Примеры УГО триггеров

13.4. JK-триггеры

JK-триггер носит название универсального триггера, так как используется во многих устройствах (регистры, счетчики, делители частоты и т.п.) чаще других за счет того, что легко преобразуется в триггеры других видов.

JK-триггер с потенциальным (статическим) управлением может быть построен на базе RS-триггера (рис. 13.13) путем введения дополнительных элементов и цепей обратной связи.

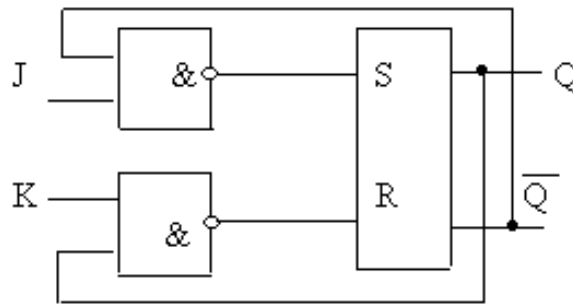


Рис. 13.13. Структурная схема JK-триггера со статическим управлением

Функция переходов (уравнение состояния) имеет вид:

$$Q(t+1) = J(t) \overline{Q}(t) + K(t) Q(t).$$

JK-триггеры обычно выполняются синхронными и двухступенчатыми, что расширяет их возможности и повышает помехоустойчивость. Логическая структура двухступенчатого JK-триггера представлена на рис. 13.14. Эта структура отличается от рассмотренной ранее двухступенчатой структуры RS-триггера наличием обратных связей с выхода на вход.

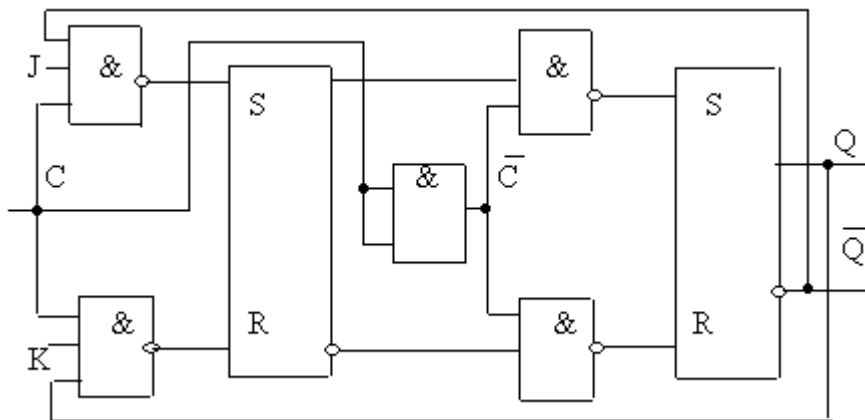


Рис. 13.14. Структурная схема двухступенчатого JK-триггера, срабатывающего по спаду синхроимпульса

Можно видеть, что схема отличается от MS-триггера наличием цепей обратной связи и трехходовыми элементами И в первой ступени (в М-схеме). При любом состоянии триггера сигналы обратной связи открывают для С-сигнала (при $J = K = 1$) именно тот конъюнктор, пройдя через который С-сигнал переведет триггер в противоположное состояние. Данные о функционировании JK-триггера приведены в табл. 13.4.

Таблица 13.4

Таблица функционирования JK-триггера

C	J	K	Q (t+1)	Режим
X	0	0	Q(t)	Хранение
↓	0	1	0	Сброс
↓	1	0	1	Установка
↓	1	1	Q(t)	Счетный

Главное условие правильной работы остается прежним: во время изменения синхросигнала не должны меняться сигналы на информационных входах J, K.

13.5. D-триггер и T-триггер

D-триггер. D-триггер имеет один информационный вход; сигнал на выходе D-триггера повторяет сигнал на входе D, существовавший в предыдущем такте, т.е. D-триггер «запоминает» этот сигнал до следующего такта. Функция переходов имеет вид:

$$Q(t+1) = D(t).$$

Можно сказать, что D-триггер задерживает на один такт информацию, существовавшую на входе D. D-триггеры выполняются тактируемыми. Логическая структура D-триггера со статическим управлением, построенного на базе RS-триггера с тактированием потенциалом (уровнем) синхронизирующего сигнала, представлена на рис. 13.15.

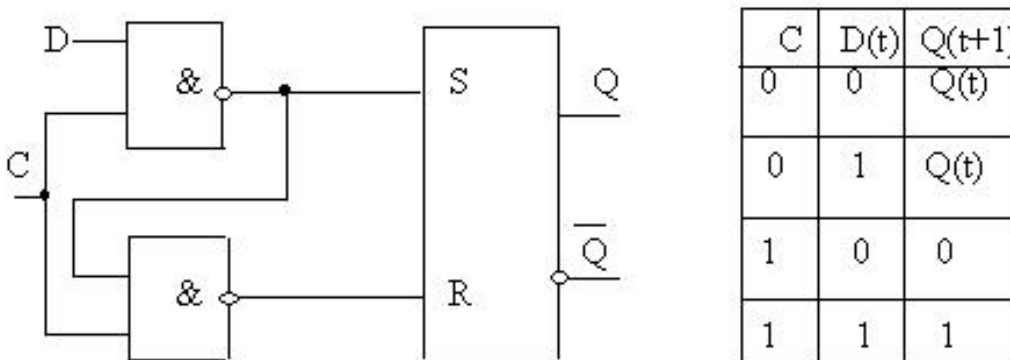


Рис. 13.15. Структурная схема и таблица функционирования D-триггера с потенциальным управлением

Принцип действия рассматриваемого D-триггера поясняется диаграммами сигналов, приведенными на рис. 13.16.

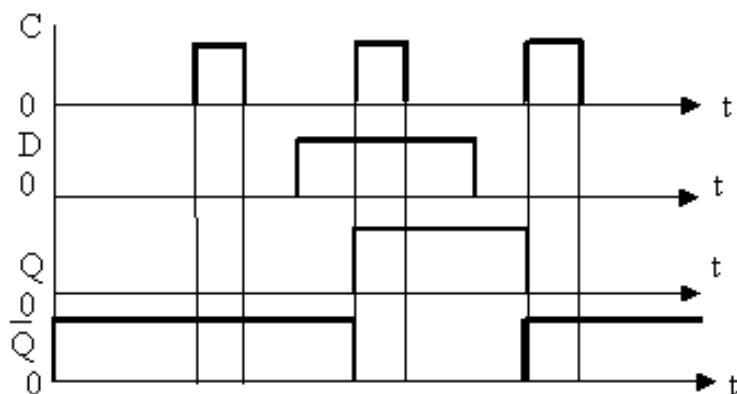


Рис. 13.16. Диаграммы сигналов D-триггера

Из диаграмм видно, что D-триггер осуществляет «задержку» появления, (исчезновения) импульса на выходе на промежутки времени между фронтом импульса и фронтом (спадом) сигнала на D-входе.

D-триггер, как и любой другой, может быть построен не только на элементах И-НЕ, но и на других: ИЛИ-НЕ, И-ИЛИ-НЕ. При этом удастся совместить функции триггерной ячейки и комбинационной логической схемы. Примером может служить DV-триггер на элементах И-ИЛИ-НЕ (рис. 13.17).

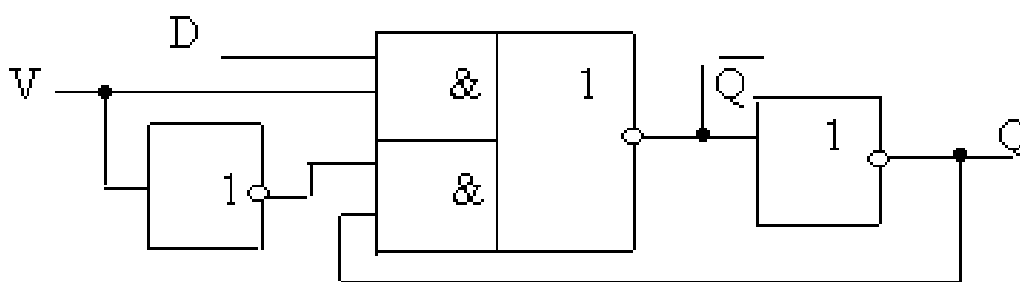


Рис. 13.17. Структурная схема DV-триггера

Характеристическое уравнение для DV-триггера имеет вид:

$$Q(t+1) = V(t) D(t) + \bar{V}(t) Q(t).$$

DV-триггер позволяет получить: при $V = 1$ $Q(t+1) = D(t)$;
при $V = 0$ $Q(t+1) = Q(t)$.

Лучшими функциональными характеристиками обладает D-триггер с динамическим управлением, так называемый шестиэлементный триггер (триггер Вебба) (рис. 13.18) [22].

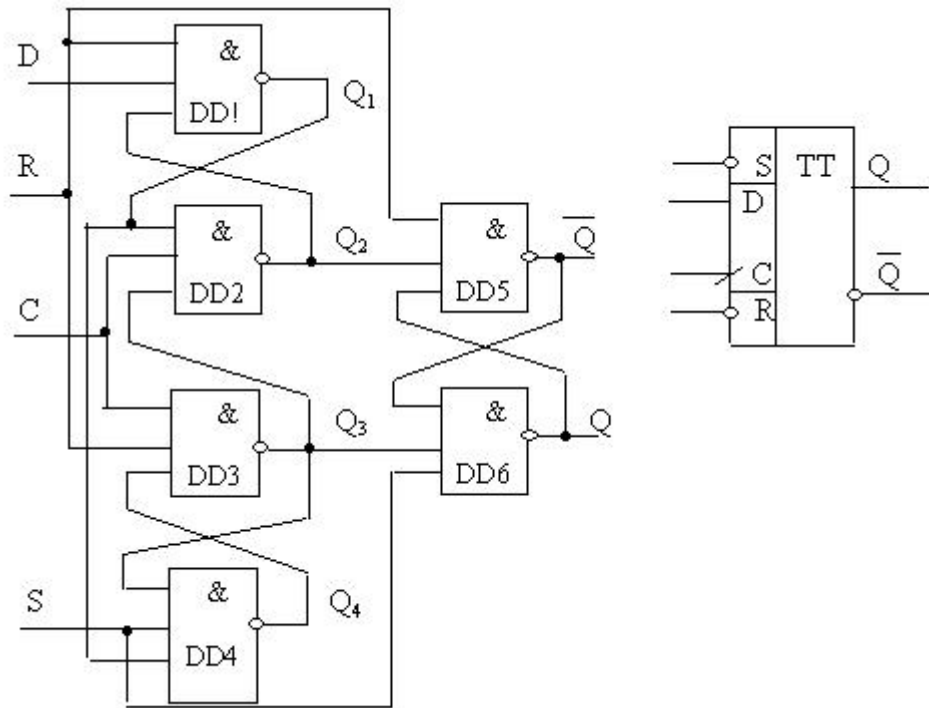


Рис. 13.18. Структурная схема и УГО шестиэлементного D-триггера

В структуре (рис. 13.18) имеются шесть элементов И-НЕ, образующих попарно три элементарных триггера. Дополнительные входы асинхронного управления R, S действуют независимо от D-входа и служат для асинхронной установки или сброса триггера.

Если $C=0$, на выходе $Q_2 = Q_3 = 1$ и триггер DD5, DD6 находится в режиме хранения $Q = Q(t)$. Состояние элементов DD1 и DD4 определяется сигналами $D(t)$: если $D = 0$, то $Q_1 = 1$, $Q_4 = Q_3 \cdot Q_1 = 0$; если $D = 1$, то $Q_1 = Q_2 \cdot D = 0$, $Q_4 = 1$.

Если $C = 0$, а сигнал на входе D изменится, то это отразится лишь на состоянии Q_1, Q_4 , но на выходах схемы это не отразится.

С приходом сигнала $C = 1$ (при изменении от 0 до 1) возникает такая комбинация сигналов Q_2, Q_3 , которая приводит выходную триггерную ячейку в состояние, которое было на входе $D(t)$. УГО триггера отражает тот факт, что «активным» уровнем для входов R, S является низкий логический уровень входного сигнала.

Режимы работы триггера отражены в таблице состояний (табл. 13.5).

D-триггеры очень часто используются в различных схемах: регистрах, счетчиках. Это объясняется тем, что D-триггеры позволяют построить схемы с малой вероятностью ложных срабатываний.

Таблица 13.5

Таблица состояний шестиэлементного D-триггера

Операция	Вход				Выход	Режим	
	S	R	C	D(t)	Q(t+1)		
Загрузка 0 Загрузка 1	1 1	1 1	↑	0 1	0 1	Синхронный	
Хранение Хранение Хранение	1 1 1	1 1 1	↓ 0 1	X X X	Q(t) Q(t) Q(t)		Хранение
Установка 1 Установка 0	0 1	1 0	X X	X X	1 0	Асинхронный	

Т-триггер. Т-триггер – это логическая схема с двумя устойчивыми состояниями и одним информационным входом, изменяющая свое состояние на противоположное всякий раз, когда на вход Т поступает управляющий сигнал.

Т-триггер – единственный вид триггера, состояние которого в текущий период определяется собственным состоянием в предыдущем периоде. Самостоятельных Т-триггеров не выпускают. Основной способ построения Т-триггеров – введение соответствующих обратных связей в тактируемых – RS, JK, D-триггерах.

Т-триггер называют также *счетным триггером* (триггером со счетным входом). Его применяют в основном для счета входных импульсов и деления частоты этих импульсов. Применение Т-триггеров в счетчиках обусловлено тем, что каждому входному импульсу соответствует одно срабатывание, т.е. число срабатываний триггера соответствует числу импульсов.

Деление частоты Т-триггером следует из принципа его действия. Каждому периоду изменения входного сигнала соответствует половина периода на выходе (двум периодам соответствует один), т.е. частота выходного сигнала оказывается в два раза ниже частоты входного. Импульсы на выходе Т-триггера имеют равные длительность паузы и ширину импульса независимо от скважности входного

периодического сигнала. Последовательность таких импульсов называют *меандром*. Диаграммы сигналов и таблица состояний Т-триггера показаны на рис. 13.19.

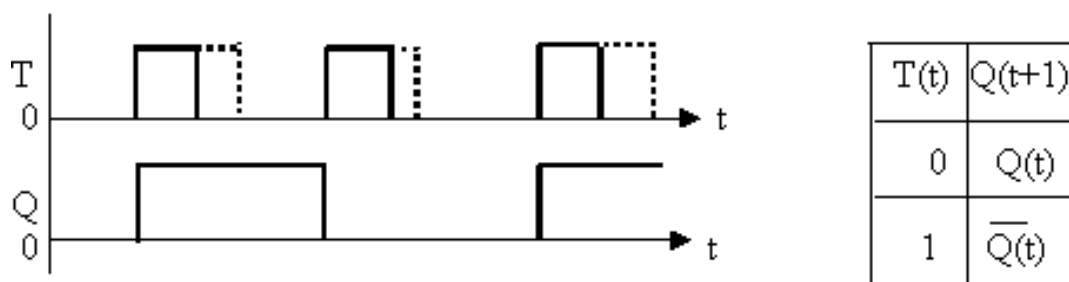


Рис. 13.19. Диаграммы сигналов и таблица состояний Т-триггера

Уравнение состояний (функция переходов) Т-триггера имеет вид:

$$Q(t+1) = \overline{T(t)} \cdot Q(t) + T(t) \cdot \overline{Q(t)} = T(t) \otimes Q(t),$$

где знак \otimes обозначает функцию ИСКЛЮЧАЮЩЕЕ ИЛИ.

Имея функцию переходов, можно определить способы получения Т-триггеров из других. Например, если в уравнении состояний JK-триггера положить $J=K$, то получим уравнение, идентичное уравнению Т-триггера. На практике это означает, что если соединить между собой входы J и K и подавать на них импульсы, JK-триггер будет выполнять функцию Т-триггера.

13.6. Несимметричные триггеры

Такие триггеры часто называют триггерами Шмитта [1]. По своим свойствам они существенно отличаются от симметричных триггеров, так как у них нет «памяти» о предыдущем состоянии.

Несимметричный триггер – это регенеративное устройство, имеющее гистерезисную передаточную характеристику, у которого выходной сигнал может принимать два значения.

Переход от одного уровня выходного напряжения к другому происходит скачкообразно при определенном значении входного сигнала – напряжении срабатывания $U_{ср\text{аб}}$. Возвращение в исходное состояние происходит при другом уровне входного сигнала – напряжении отпущения $U_{отп}$ (рис. 13.20).

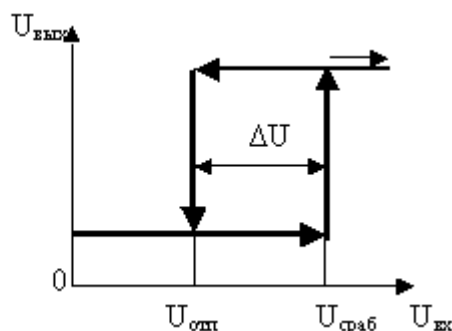


Рис. 13.20. Амплитудная характеристика триггера Шмитта

Характеристика имеет вид гистерезисной петли с шириной ΔU .

Триггер Шмитта используется для формирования резких перепадов напряжения из медленно меняющихся входных сигналов. Принцип действия триггера Шмитта поясняется схемой, составленной из дискретных элементов (рис. 13.21).

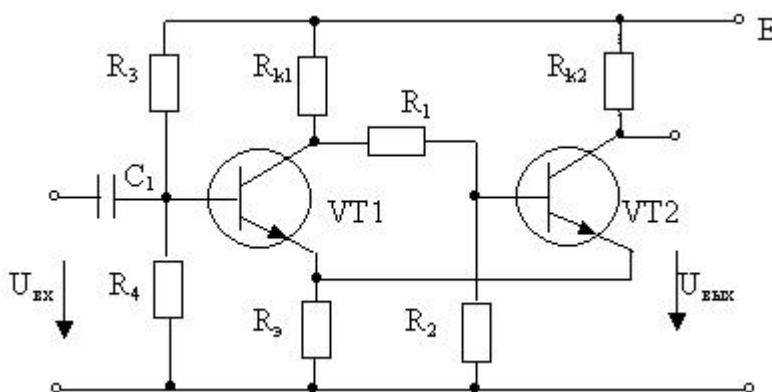


Рис. 13.21. Схема триггера Шмитта на биполярных транзисторах

Работа схемы происходит следующим образом.

Пусть транзистор $VT2$ открыт при $U_{вх} = 0$ и насыщен. Ток, протекающий в цепи $E - R_{к2} - R_3$ создает падение напряжения на резисторе R_3 , препятствующее открыванию транзистора $VT1$. При этом в исходном состоянии $VT1$ будет находиться в состоянии отсечки, если управляющее напряжение $U_{бэ1}$ меньше порогового напряжения открытия $U_{пор}$ для данного транзистора. При подаче входного напряжения $VT1$ открывается в тот момент, когда $U_{бэ1} = U_{пор}$, потенциал его коллектора понижается, следовательно понижается потенциал и ток базы $VT2$. Транзистор $VT2$ из режима насыщения начнет переходить в активный режим, т.е. ток через него понижается, что приводит к уменьшению падения напряжения на резисторе R_3 . Послед-

нее увеличивает ток через VT1 и еще более снижает потенциал его коллектора, что ведет к переходу его из активной области в режим насыщения. Процесс идет лавинообразно. В результате транзистор VT2 переходит в область отсечки, а транзистор VT1 – в область насыщения. Напряжение, при котором происходит переключение, называется напряжением срабатывания. Дальнейшее увеличение входного напряжения только увеличивает глубину насыщения транзистора VT1. Если уменьшить входное напряжение, то возврат схемы в исходное положение будет при меньшем входном напряжении. Схема представляет собой двухкаскадный усилитель, охваченный слабой положительной обратной связью. Параметры элементов схемы выбирают так, чтобы ток насыщения транзистора VT2 был больше тока насыщения транзистора VT1. Это условие выполняется, если

$$E/(R_{к2} + Rэ) > E/(R_{к1} + Rэ); R_{к1} > R_{к2}.$$

Различие в уровнях срабатывания и отпускания является необходимым условием работы схемы в триггерном режиме. Логические элементы со свойствами триггера Шмитта имеют внутреннюю ПОС, глубина которой подобрана так, чтобы получить передаточную характеристику со значительным гистерезисом. Триггеры Шмитта в интегральном исполнении широко используются во входных цепях электронных средств.

Триггер Шмитта на основе операционного усилителя (ОУ). Достоинство триггера Шмитта на основе ОУ – возможность получения заданных стабильных уровней напряжений срабатывания и отпускания и возможность регулирования ширины петли гистерезиса. Уровень входного сигнала срабатывания определяется опорным напряжением, которое можно регулировать в широких пределах. Одна из схем показана на рис. 13.22.

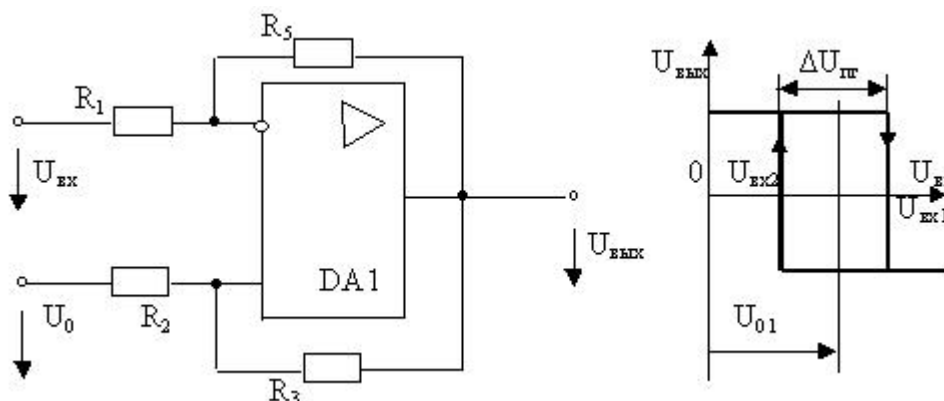


Рис. 13.22. Схема триггера Шмитта на основе ОУ и его амплитудная (выходная) характеристика

Триггер представляет собой ОУ, охваченный ПОС (положительной обратной связью) с помощью резисторов R_2 и R_3 . Коэффициент ПОС:

$$\gamma = R_2 / (R_2 + R_3).$$

Известно, что усилитель, охваченный ПОС, переходит в генераторный режим или становится регенеративным устройством, если $K\gamma \geq 1$, где K – собственный коэффициент усиления ОУ.

Если $R_2 / (R_2 + R_3) > 1/K$, то устройство будет обладать регенеративными свойствами и выходная характеристика будет иметь вид релейной, т.е. имеет скачкообразный характер. Смещение центра петли гистерезиса:

$$U_{01} = U_0 \cdot R_3 / (R_2 + R_3).$$

Ширина петли гистерезиса $\Delta U_{n2} = (U_m^+ + |U_m^-|) \cdot (\gamma - 1/K)$, где U_m^+ – максимальное положительное выходное напряжение ОУ; $|U_m^-|$ – модуль максимального отрицательного выходного напряжения ОУ.

13.7. Цифровые автоматы

В электронных системах и устройствах управления различными объектами широкое применение находят функциональные узлы, называемые цифровыми автоматами (ЦА) [2].

В общем случае цифровым автоматом называют цифровое устройство с памятью, предназначенное для преобразования входной цифровой информации в выходные сигналы управления различными объектами.

Поведение цифрового автомата определяется:

- множеством входных сигналов $X = (x_1, x_2, \dots, x_l)$;
- множеством выходных сигналов $Y = (y_1, y_2, \dots, y_n)$;
- множеством внутренних состояний $Z = (z_1, z_2, \dots, z_s)$;
- начальным состоянием $z_i^{(t=0)} \in Z$;
- функцией переходов $z^{(t+1)} = f(z^{(t)}; x^{(t)})$;
- функцией выходов: $y^{(t)} = \varphi(z^{(t)}; x^{(t)})$ – для ЦА Мили;
- $y^{(t)} = \varphi(z^{(t)})$ – для ЦА Мура.

Разница между автоматами Мили и Мура состоит в разной форме зависимости функций выходов: в автоматах Мили функция выходов зависит от входных сигналов и внутреннего состояния, а в автоматах Мура функция выходов однозначно определяется его внутренним состоянием.

Функционирование ЦА может быть представлено в виде:

- словесного (текстового описания);
- таблиц переходов и выходов;
- графа функционирования.

Структурно ЦА может быть представлен в виде трех функциональных устройств (рис. 13.23).

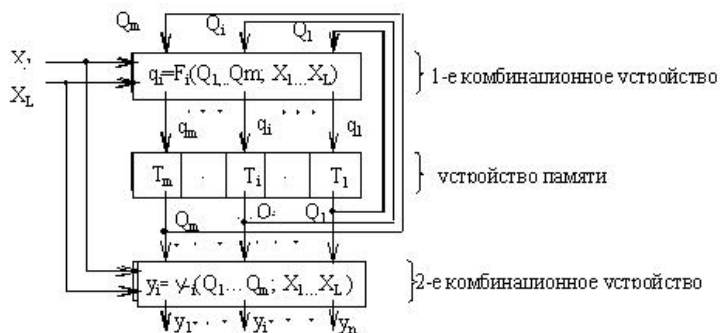
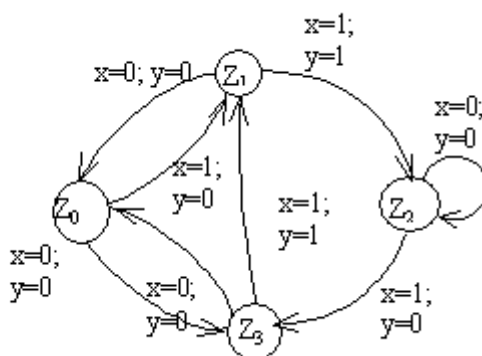


Рис. 13.23. Структурная схема ЦА Мили

Как следует из структурной схемы, первое комбинационное устройство формирует сигналы управления памятью, а второе комбинационное устройство вырабатывает выходные сигналы Y . ЦА содержит m триггеров, поэтому может иметь 2^m состояний, соответствующих m -разрядному двоичному слову. Разрядность n выходного слова Y может отличаться от значения m .

Синтез цифрового автомата. Выполнение этапов синтеза ЦА показано на примере гипотетического ЦА Мили, функционирование которого задано графом и таблицей переходов (выходов): $(z)/(y)$ (рис. 13.24).



Входные сигналы	Состояния ЦА			
	Z_0	Z_1	Z_2	Z_3
$x_1(x = 0)$	$z_3/0$	$z_0/0$	$z_2/0$	$z_0/0$
$x_2(x = 1)$	$z_1/0$	$z_2/1$	$z_3/0$	$z_1/1$

Рис. 13.24. Граф и таблица переходов ЦА

Этапы синтеза ЦА:

1. Определяем структуру памяти ЦА – число и тип триггеров. Число триггеров m зависит от числа состояний ЦА S и в данном примере равно $m = \lceil \log_2 S \rceil = \lceil \log_2 4 \rceil = 2$. В качестве триггеров выбираем JK-триггеры.

2. Производим кодирование S состояний ЦА состояниями JK-триггеров (табл. 13.7).

Таблица 13.7

Кодирование состояний ЦА

Состояние ЦА – Z	Z ₀	Z ₁	Z ₂	Z ₃
Состояние триггера T ₀ (Q ₀)	0	1	0	1
Состояние триггера T ₁ (Q ₁)	0	0	1	1

3. Составляем таблицу функционирования ЦА, учитывающую функцию переходов $z^{(t+1)} = f(z^{(t)}; x^{(t)})$, функцию выходов $y^{(t)} = \varphi(z^{(t)}; x^{(t)})$ и тип триггеров-JK (табл. 13.8).

Таблица 13.8

Таблица функционирования ЦА

Входной сигнал	Предыдущее состояние ЦА			Новое состояние ЦА			Сигналы управления триггерами				Выходной сигнал
	x	Z ^(t)	Q ₁ ^(t)	Q ₀ ^(t)	Z ^(t+1)	Q ₁ ^(t+1)	Q ₀ ^(t+1)	J ₁	K ₁	J ₀	
0	Z ₀	0	0	Z ₃	1	1	1	*	1	*	0
0	Z ₁	0	1	Z ₀	0	0	0	*	*	*	1
0	Z ₂	1	0	Z ₂	1	0	*	0	0	*	0
0	Z ₃	1	1	Z ₀	0	0	*	1	*	1	0
1	Z ₀	0	0	Z ₁	0	1	0	*	1	*	0
1	Z ₁	0	1	Z ₂	1	0	1	*	*	*	1
1	Z ₂	1	0	Z ₃	1	1	*	0	1	*	0
1	Z ₃	1	1	Z ₁	0	1	*	1	*	0	1

4. Пользуясь данными таблицы функционирования с помощью карт Карно (рис. 13.25) определяем минимизированные ЛФ (логические функции) для построения схем комбинационных устройств, формирующих сигналы управления триггерами J₁, K₁, J₀, K₀ и выходной сигнал Y:

$$\begin{aligned}
 J_1 &= \overline{x} \cdot \overline{Q_0} + x \cdot Q_0; & K_1 &= Q_0; \\
 J_0 &= \overline{Q_1} + x; & K_0 &= \overline{Q_1} + \overline{x}; \\
 Y &= Q_0 \cdot x.
 \end{aligned}$$

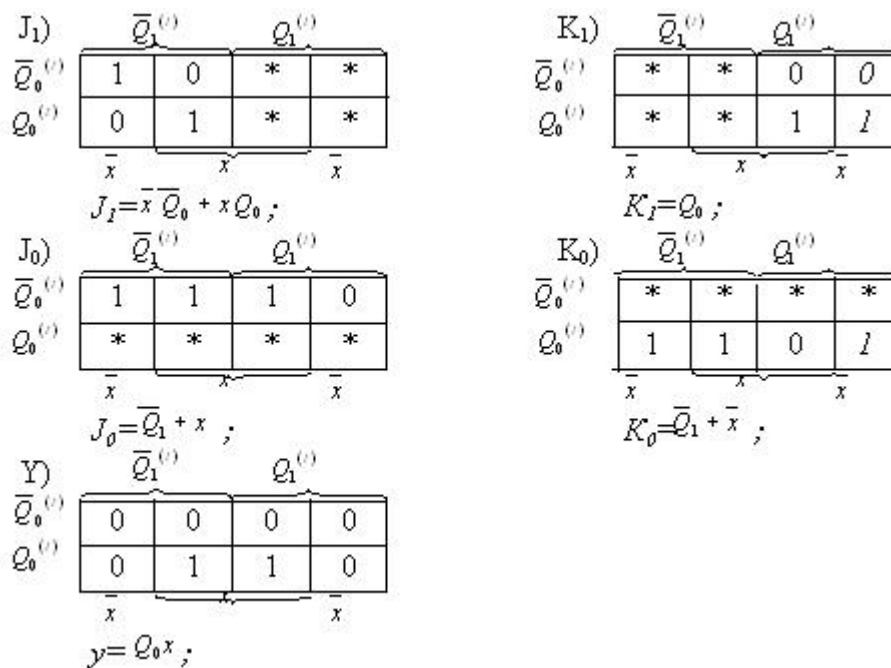


Рис. 13.25. Карты Карно и минимизированные логические функции для управляющих входов и выхода ЦА

5. На основании полученных ЛФ строим логическую схему ЦА (рис. 13.26).

Следует заметить, что схема синтезируемого ЦА может быть построена на триггерах любого типа, поэтому критерии выбора типа триггеров могут быть самыми разными, зависящими от конкретных условий. Можно, например, исходить из условия минимального количества логических элементов в комбинационной части ЦА и т.п.

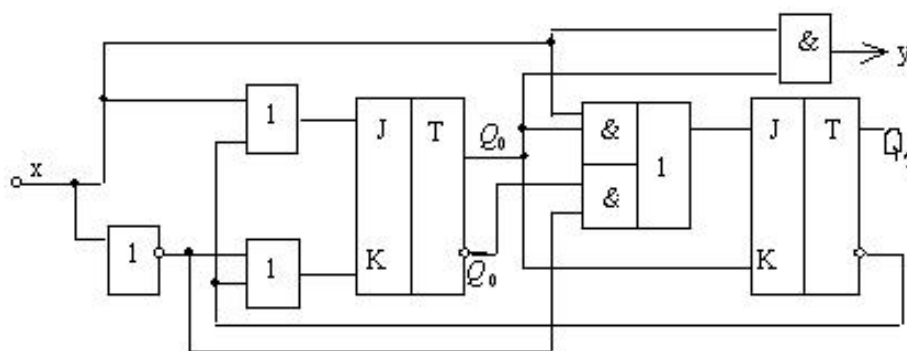


Рис. 13.26. Логическая схема синтезируемого ЦА

Пользуясь данными таблицы функционирования, получим, например, ЛФ для комбинационной части при реализации ЦА на D-триггерах, для чего составим карты Карно для сигналов управления D-триггерами D_0 и D_1 (рис. 13.27).

$D_0)$	$\overline{Q_1}^{(t)}$	$Q_1^{(t)}$	
$\overline{Q_0}^{(t)}$	1	1	0
$Q_0^{(t)}$	0	0	1
	\overline{x}	x	\overline{x}
	$D_0 = \overline{Q_1}\overline{Q_0} + xQ_1;$		

$D_1)$	$\overline{Q_1}^{(t)}$	$Q_1^{(t)}$	
$\overline{Q_0}^{(t)}$	1	0	1
$Q_0^{(t)}$	0	1	0
	\overline{x}	x	\overline{x}
	$D_1 = \overline{Q_1}Q_0x + Q_1\overline{Q_0} + x\overline{Q_0}$		

Рис. 13.27. Карты Карно и логические функции для D-входов ЦА

Подсчёт по полученным ЛФ сложности реализации логических схем управления триггерами даёт для реализации:

- а) на JK-триггерах требуется шесть элементов на 13 входов;
- б) на D-триггерах потребуется другое количество элементов.

На основании сравнения выбранных критериев сложности реализации синтезируемых схем можно, например, сделать вывод о предпочтительности выбора того или иного вида триггера или набора логических элементов.

14. РЕГИСТРЫ И СЧЁТЧИКИ

14.1. Общие сведения о регистрах

Регистр – это функциональный узел, предназначенный для записи, обработки и хранения цифровых слов. Над словами выполняются следующие операции: приём, выдача, хранение, сдвиг, поразрядные логические операции.

Главным классификационным признаком для регистров является способ приёма и выдачи данных. По этому признаку различают регистры *параллельные* (статические), *последовательные* (регистры сдвига) и *параллельно-последовательные* (универсальные). В параллельных регистрах приём и выдача слов производятся по всем разрядам одновременно. В последовательных регистрах слова принимаются и выдаются разряд за разрядом. Эти регистры называют *сдвигающими*, так как в них под действием тактирующих импульсов слова перемещаются в разрядной сетке с шагом в один разряд.

Параллельно-последовательные регистры имеют одновременно как последовательные так и параллельные входы и (или) выходы. Существуют варианты с возможностью любого сочетания способов приёма и выдачи слов.

Структурно любой регистр представляет собой несколько триггеров (по числу разрядов обрабатываемых слов), объединённых общими цепями тактирования (синхронизации), сброса и установки, разрешения приёма (записи) или выдачи (чтения) слов. Важнейшие характеристики регистров – *разрядность* и *быстродействие*. Разрядность определяется количеством триггеров для хранения слов, быстродействие характеризуется максимальной тактовой частотой, с которой может производиться запись, чтение или сдвиг информации. Для построения регистров используются D-триггеры, JK и RS-триггеры. Однако в современной схемотехнике, согласно [20], характерно построение регистров именно на D-триггерах, преимущественно с динамическим управлением. Достоинство регистров на D-триггерах состоит в существенном уменьшении числа соединений в узле, кроме того D-триггер повышает устойчивость регистра к помехам.

Пример структурной схемы статического (параллельного) регистра показан на рис. 14.1.

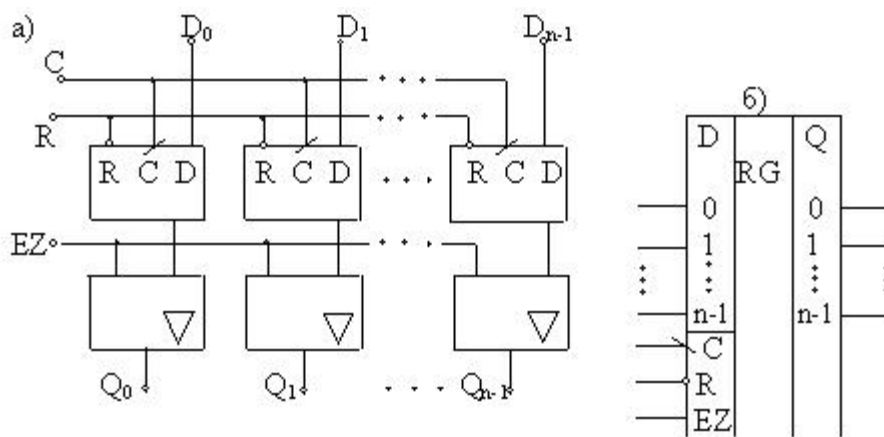


Рис. 14.1. Структурная схема (а) и условное изображение статического n -разрядного регистра (б)

В структурной схеме приняты следующие обозначения:

C – вход сигнала тактирования;

R – вход сигнала сброса («очистки») – установка логического нуля во всех разрядах выходного слова;

$D_0 \dots D_{n-1}$ – n -разрядное слово, подаваемое на входы данных D ;

EZ – вход разрешения третьего состояния на выходе;

$Q_0 \dots Q_{n-1}$ – n -разрядное слово, образованное на выходах Q .

Режимы работы регистра (рис. 14.1) определяются совокупностью трех управляющих сигналов: «тактирование» – С, «сброс (очистка)» – R, «третье состояние на выходе» – EZ в соответствии с таблицей функционирования (табл. 14.1).

Таблица 14.1

Таблица функционирования регистра

Режим работы	Управляющие сигналы			Выходные сигналы
	C	R	EZ	
Очистка	1	0	1	$Q_0 \dots Q_{n-1}$
Запись		1	1	$Q_0 \dots Q_{n-1}$
Хранение	1	1	1	$Q_0 \dots Q_{n-1}$
Чтение		1	0	$D_0 \dots D_{n-1}$

По принципу хранения информации регистры делят на *статические* и *динамические*. С этой точки зрения статические регистры – это регистры, которые строят на триггерах, способных хранить информацию сколь угодно долго (конечно, при наличии напряжения питания).

Динамические регистры строят на таких элементах памяти, как конденсатор, причем в качестве конденсатора обычно используется входная ёмкость МОП-транзистора. Подобный элемент памяти может хранить информацию лишь в течение небольшого промежутка времени (несколько мс), поэтому в динамических регистрах записанная информация требует постоянной *регенерации*.

Из статических регистров можно составить блоки, называемые регистровыми файлами. Регистровые файлы позволяют хранить несколько многобитных слов с возможностью независимой и одновременной записи одного слова и чтения другого. Схема управления регистровым файлом позволяет легко наращивать размерность регистровой памяти, составляя блоки памяти из нескольких микросхем. Пример схемы регистрового файла показан на рис. 14.2 [20].

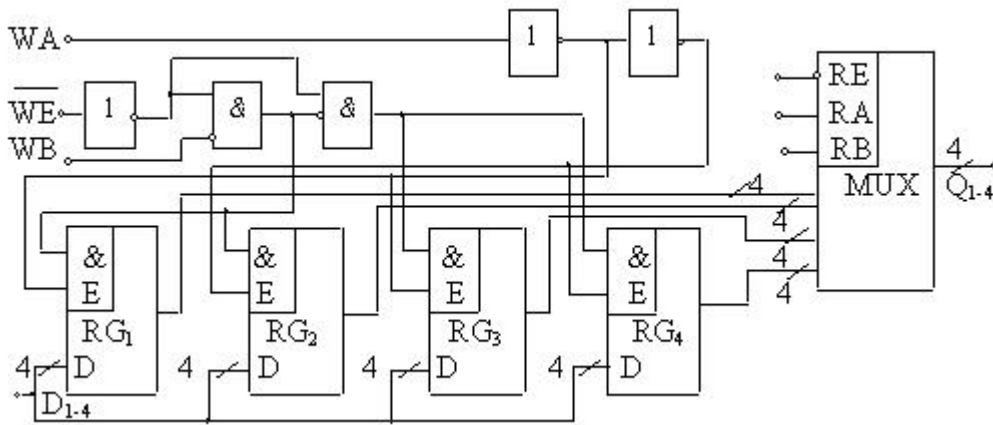


Рис. 14.2. Структурная схема четырёхразрядного регистрового файла

14.2. Сдвиговые регистры

Сдвиговый регистр – это устройство, состоящее из нескольких триггеров, соединенных между собой определенным образом и предназначенное для обработки и кратковременного хранения цифровой информации.

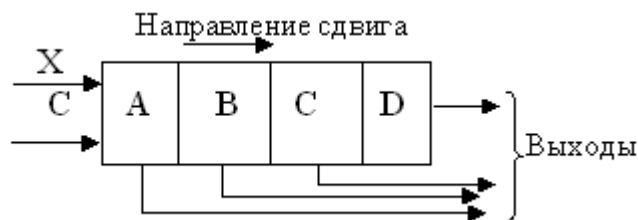


Рис. 14.3. Иллюстрация действия сдвигового регистра

Принцип действия сдвигового регистра можно представить следующим образом [5]. Пусть имеется, например, четыре триггерных ячейки, соединенных между собой последовательно (рис. 14.3). На вход первой ячейки будем подавать двоичную информацию X, считая, что триггеры тактируются тактовыми импульсами C. Символы A, B, C, D представляют триггеры регистра. Соединения внутри выполнены так, что после каждого тактового импульса каждый триггер фиксирует информацию предыдущего триггера.

Составим таблицу состояний на выходах триггеров при поступлении на вход X (рис. 14.3) двоичной информации. Примем для определенности, что до подачи тактовых импульсов исходное состояние триггеров было $A=0, B=0, C=0, D=0$ (табл. 14.2).

Таблица 14.2
Таблица состояний регистра

№ такта	X	A	B	C	D
-	-	0	0	0	0
1	1	1	0	0	0
2	0	0	1	0	0
3	1	1	0	1	0
4	1	1	1	0	1

Регистры сдвига могут быть построены на триггерах разного вида, но наиболее распространены регистры на JK и D-триггерах. Структурные схемы таких регистров показаны на рис. 14.4, 14.5.

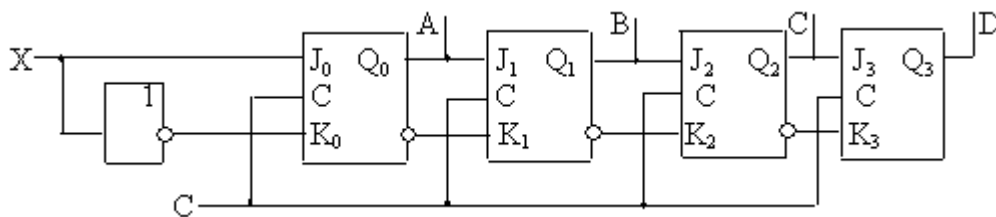


Рис. 14.4. Структурная схема сдвигового регистра на JK-триггерах

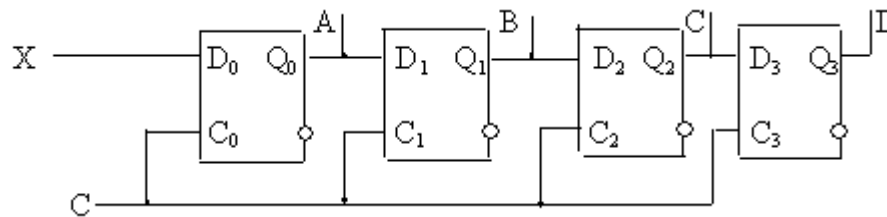


Рис. 14.5. Структурная схема сдвигового регистра на D-триггерах

В показанных схемах используется последовательный ввод и вывод информации. На практике часто используют комбинации видов ввода и вывода: последовательный ввод и параллельный вывод, параллельный ввод и последовательный вывод. Кроме этого сдвиговый регистр можно построить таким образом, что информацию, загруженную в него, возможно сдвигать в двух направлениях: либо вправо (в сторону младших разрядов сдвигаемого числа), либо влево (в сторону старших разрядов сдвигаемого числа). Такие сдвиговые регистры называют *реверсивными*. Все эти возможности обеспечиваются дополнительными логическими элементами, которые соединяются между собой и с триггерами таким образом, чтобы обеспечить необ-

ходимую структуру регистра как единого целого. Пример структурной схемы реверсивного сдвигового регистра показан на рис. 14.6.

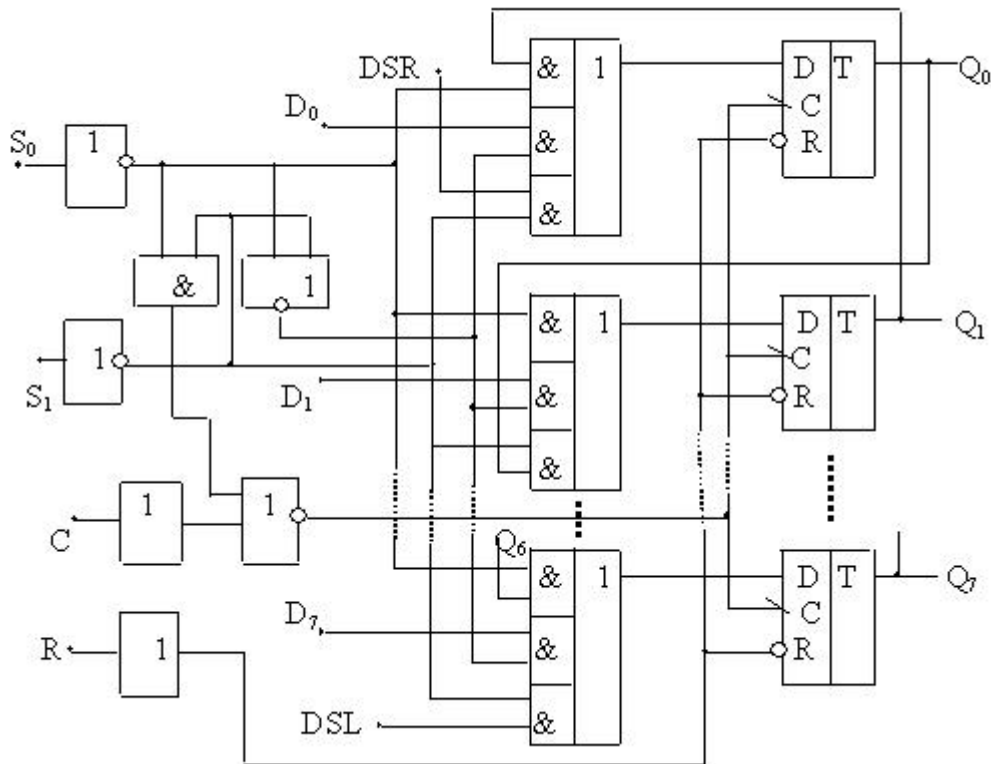


Рис. 14.6. Структурная схема универсального сдвигового регистра (регистр реверсивный, с параллельным выводом)

Условное графическое обозначение универсального регистра КР 1533 ИР13 показано на рис. 14.7.

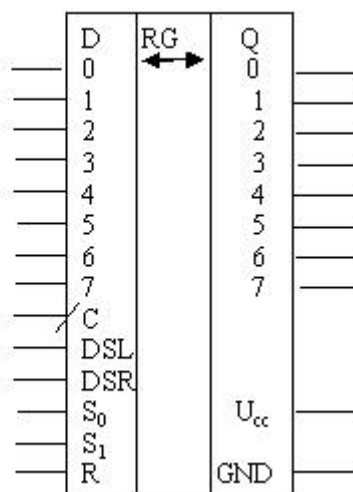


Рис. 14.7. Условное графическое обозначение регистра КР1533ИР13

Функциональные возможности регистра отражены в его таблице функционирования (табл. 14.3).

Таблица 14.3

Таблица функционирования реверсивного регистра

Режимы	Входы							Выходы				
	C	R	S ₀	S ₁	DSR	DSL	D _n	Q ₀	Q ₁	...	Q ₆	Q ₇
Сброс	x	0	x	x	x	x	x	0	0	...	0	0
Хранение	↑	1	0	0	x	x	x	Q ₀	Q ₁	...	Q ₆	Q ₇
Сдвиг влево	↑	1	1	0	x	0	x	Q ₁	Q ₂	...	Q ₇	0
Сдвиг вправо	↑	1	0	1	0	x	x	0	Q ₀	...	Q ₅	Q ₆
		1	0	1	1	x	x	1	Q ₀	...	Q ₅	Q ₆
Параллельная загрузка	↑	1	1	1	x	x	D _n	D ₀	D ₁	...	D ₅	D ₆

14.3. Синхронные сдвиговые регистры с обратными связями

Обратные связи в сдвиговых регистрах осуществляют, соединяя выходы регистра с управляющими входами триггеров, образующих структуру регистра, с использованием дополнительных комбинационных схем.

В простейшем случае обратную связь образуют соединением выхода комбинационной схемы с первым каскадом сдвигового регистра, как показано на рис. 14.8, где обозначено: А, В, С...N – цепочка триггеров; ТИ – тактовые импульсы; F – логическая функция обратной связи.

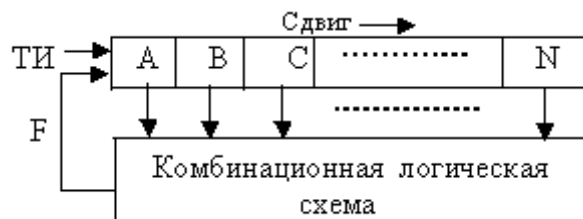


Рис. 14.8. Структурная схема организации обратной связи для сдвигового регистра

Принцип действия и возможности трехразрядного регистра сдвига с обратной связью и числом каскадов N=3 выясняются при построении его диаграммы состояний. Следует учесть, что трехразряд-

ное двоичное число может принимать восемь значений. Принцип построения диаграммы состоит в том, что необходимо назначить исходное состояние регистра, а следующее состояние будет зависеть от того, какое значение имеет функция обратной связи F . Если, например, исходное состояние $ABC=000$, а $F=0$, то состояние регистра не изменится; если $F=1$, то следующее состояние регистра будет $ABC=100$ и т.д. (рис. 14.9).

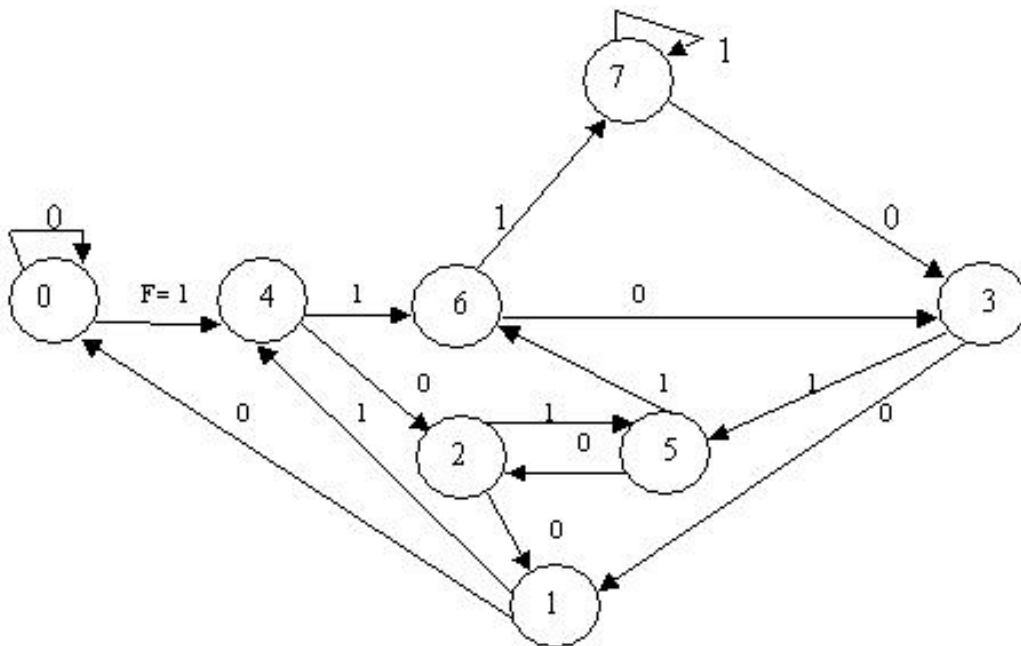


Рис. 14.9. Диаграмма состояний трехразрядного регистра сдвига с обратной связью

На диаграмме состояния регистра обозначены цифрами в кружках, причем значения цифр соответствуют десятичным значениям двоичных чисел, образующихся в регистре после очередного сдвига. Диаграмма показывает, что регистр позволяет выполнить несколько циклов сдвига, однако максимальная длина цикла равна $2^3=8$. Для синтеза логической функции F , обеспечивающей выбранный цикл сдвига, нужно составить таблицу состояний регистра. С этой целью в таблицу записываем исходное сочетание логических переменных для трех выходов триггеров ABC . Справа записываем значение функции обратной связи, изменяющей исходное состояние, в следующей строке записываем новое состояние, в котором окажется регистр после сдвига и т.д.

№ состояния	A	B	C	F
0	0	0	0	1
4	1	0	0	1
6	1	1	0	1
7	1	1	1	0
3	0	1	1	1
5	1	0	1	0
2	0	1	0	0
1	0	0	1	0

Рис. 14.10. Таблица состояний и карта Карно для сдвигового трехразрядного регистра

Используя карту Карно, получим логическое выражение для функции F :

$$F = \overline{B} \overline{C} + A \overline{C} + ABC.$$

По найденному выражению, используя логические элементы, синтезируется часть схемы сдвигового регистра, образующая функцию обратной связи F в соответствии с таблицей состояний, при этом следует учитывать конкретный вид триггеров регистра. Следует отметить, что функция обратной связи значительно усложняется с увеличением числа разрядов регистра, так как зависит от состояния всех триггеров, образующих регистр.

14.4. Функциональные узлы на базе регистров сдвига

На основе сдвигового регистра, синтезируя нужные схемы управления, можно реализовать разнообразные цифровые функциональные узлы. Примеры реализации приведены ниже [5].

Сдвиговый регистр-кольцевой счетчик. На практике обычно используется цикл с одной единицей, циркулирующей в кольце, образованном сдвиговым регистром с логическими цепями, формирующими функцию обратной связи. Максимальная длина цикла в этом случае $L=n$, где n – число каскадов регистра.

В качестве примера рассмотрим методику синтеза трехканального распределителя тактов, выполненного на сдвиговом регистре, замкнутом в кольцо (такой распределитель можно назвать счетчиком в коде «1 из n »).

В диаграмме состояний трехразрядного регистра (рис. 14.11) следует выбрать для реализации цикла только те состояния, в коде которых имеется лишь одна единица. Остальные состояния должны быть

исключены, так как в нашем случае они являются ложными (на диаграмме их изобразим не в кружках, а в прямоугольниках). Диаграмме состояний соответствует таблица истинности, в которой нужно отразить конкретные значения логических переменных на выходах триггеров синтезируемого устройства при поступлении тактирующих импульсов на входы синхронизации регистра. Синтез схемы управления триггерами делается по таблице после выбора вида используемых триггеров.

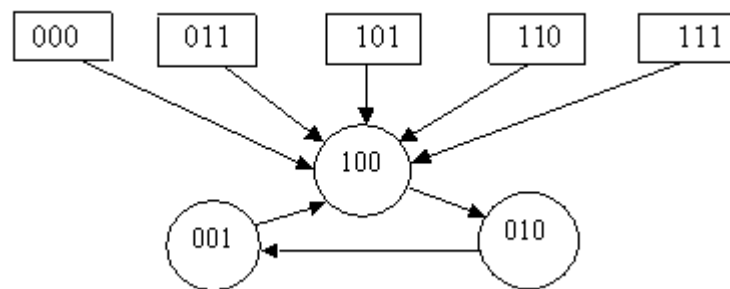


Рис. 14.11. Диаграмма состояний трехканального распределителя на кольцевом регистре

Таблица истинности для рассматриваемого случая показана в табл. 14.4.

Таблица 14.4
*Таблица истинности
регистра-кольцевого счётчика*

Q_1	Q_2	Q_3	Q_{1t}	Q_{2t}	Q_{3t}
0	0	0	1	0	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	1	0	0
1	0	0	0	1	0
1	0	1	1	0	0
1	1	0	1	0	0
1	1	1	1	0	0

Диаграмма состояний и таблица истинности показывают, что при случайном попадании сдвигового регистра в одно из состояний, показанных в прямоугольниках (рис. 14.11), система управления вернет регистр в состояние 100, с которого начнется очередной цикл сдвига.

Реализация схемы наиболее простой получается при использовании триггеров типа D. Функция возбуждения (переключения) для них: $D_n = Q_{nt}$.

Анализ таблицы с помощью карт Карно дает:

$$D_1 = Q_2 Q_1 + Q_2 Q_1 + Q_3; \quad D_2 = Q_1 Q_2 Q_3; \quad D_3 = Q_1 Q_2 Q_3.$$

Полученные логические соотношения позволяют синтезировать структурную схему распределителя импульсов на кольцевом регистре (рис. 14.12).

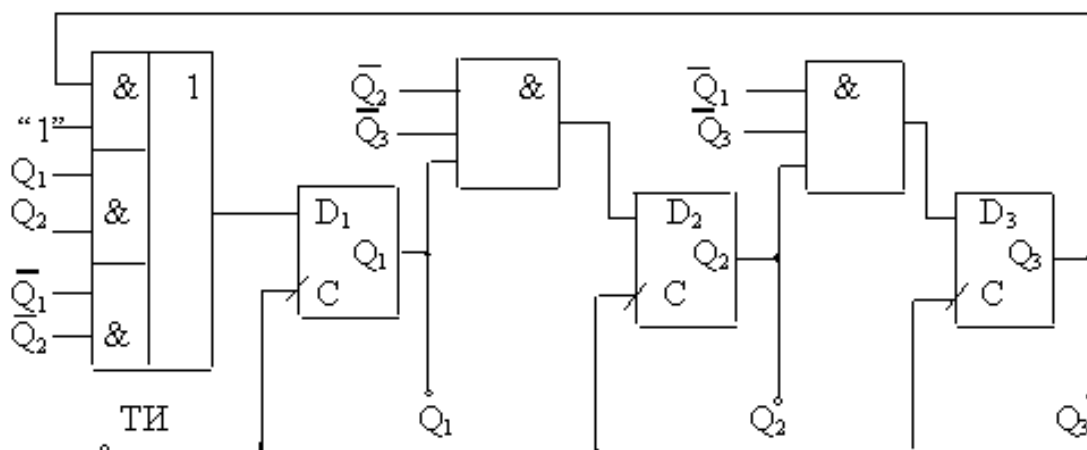


Рис. 14.12. Структурная схема трехканального распределителя импульсов (инверсные выходы и входы сброса триггеров не показаны)

Методика синтеза кольцевых регистров сдвига – распределителей импульсов для большего количества каналов не отличается от рассмотренной выше.

Сдвиговой регистр-счетчик Джонсона. Кольцевой регистр с перекрестной обратной связью, замкнутой на первый триггер от инверсного выхода последнего триггера, известен как счетчик Джонсона [5]. Достоинство счетчика Джонсона в простоте структуры, обеспечивающей к тому же и простоту схем преобразования его выходного кода в код «1 из N» для получения выходов распределителя импульсов. Структурная схема счетчика и временные диаграммы его работы показаны на рис. 14.13.

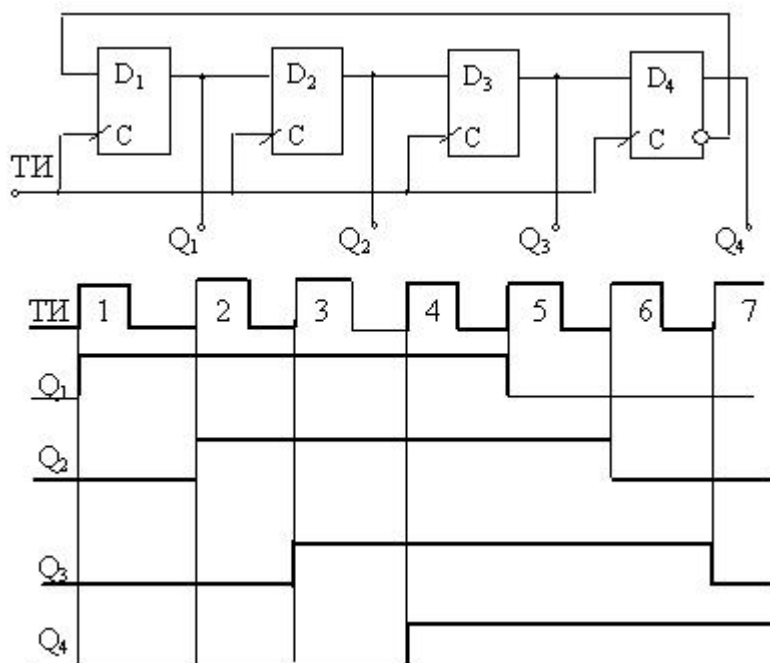


Рис. 14.13. Структурная схема четырехразрядного счетчика Джонсона и временные диаграммы его работы

Одно из отличительных свойств счетчика Джонсона – он имеет $2n$ состояний, т.е. в два раза больше, чем обычный кольцевой сдвиговый регистр.

Преобразование выходного кода счетчика в код «1 из N» производится добавлением одного двухвходового элемента И либо И-НЕ на каждый выход. На основе счетчика Джонсона изготавливаются интегральные схемы распределителей в сериях элементов КМОП, например ИС К561ИЕ8 [22].

Генераторы псевдослучайных последовательностей (ГПСЦ). ГПСЦ используются в устройствах тестового диагностирования цифровых устройств, при моделировании систем с учетом случайного разброса параметров их элементов и т.п. Наиболее простые реализации ГПСЦ представлены так называемыми генераторами М-последовательностей, которые способны формировать последовательности с периодом $2^n - 1$, где n – число разрядов сдвигового регистра [5]. Для генерации М-последовательностей необходимо организовать обратную связь с выходов первого и n -го триггеров регистра через элемент сложения по модулю 2 на вход первого триггера. Упрощенная структурная схема генератора М-последовательности с периодом $2^4 - 1 = 15$ показана на рис. 14.14.

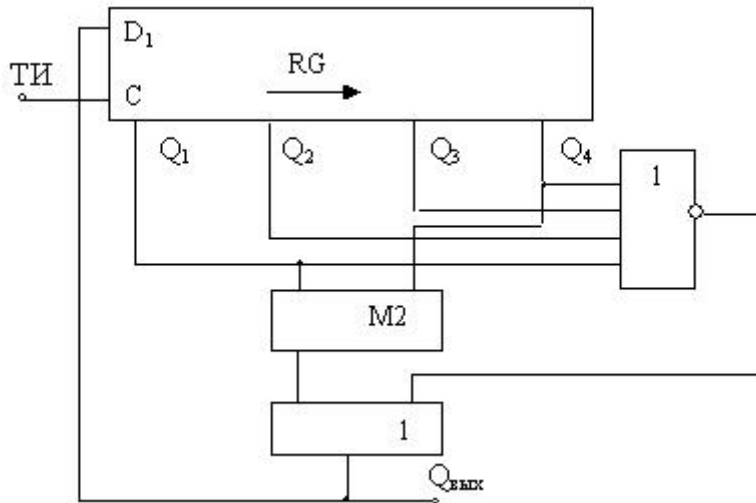


Рис. 14.14. Генератор 15-разрядной последовательности двоичных символов

Процесс генерации поясняется табл. 14.5. Образование выходной последовательности происходит после запуска генератора согласно логическому выражению $Q_{\text{ВЫХ}} = D_1 = Q_1 \otimes Q_4$. Исходное состояние обеспечивается логическими элементами 2И и 4И-НЕ после активизации схемы, т.е. после подачи питания и начального сброса триггеров регистра.

Таблица 14.5

Таблица истинности для генератора

№ ТИ	Q ₄	Q ₃	Q ₂	Q ₁	Q _{ВЫХ}	№ТИ	Q ₄	Q ₃	Q ₂	Q ₁	Q _{ВЫХ}
0	0	0	0	0	1	9	1	0	1	1	0
1	0	0	0	1	1	10	0	1	1	0	0
2	0	0	1	1	1	11	1	1	0	0	1
3	0	1	1	1	1	12	1	0	0	1	0
4	1	1	1	1	0	13	0	0	1	0	0
5	1	1	1	0	1	14	0	1	0	0	0
6	1	1	0	1	0	15	1	0	0	0	1
7	1	0	1	0	1	16	0	0	0	1	1
8	0	1	0	1	1						

Анализ табл. 14.5 показывает, что после вхождения в рабочий цикл, начиная с тактового импульса (ТИ № 1), повтор состояния на выходах триггеров будет наблюдаться на 16-м ТИ, следовательно генерируется последовательность 111101011001000. Эта последовательность повторяется со сдвигом на выходе каждого триггера.

Сдвиговой регистр как устройство деления полиномов. Если в схеме ГПСП ввести дополнительный вход на элемент сложения по модулю 2, то получится устройство для аппаратного выполнения операции деления полиномов по правилам арифметики по модулю 2. Такое устройство применяется для построения средств тестового диагностирования, построения и анализа циклических кодов. В частности, сдвиговой регистр, выполняющий деление полиномов, широко используется в сигнатурных анализаторах.

В этих устройствах входная двоичная последовательность подается на дополнительный вход элемента сложения по модулю 2 и трактуется как полином, который с помощью сдвигового регистра делится на другой полином, структура которого определяется схемой обратных связей, подающих сигналы выходов триггеров на входы элемента сложения по модулю 2. Этот полином часто называют порождающим. В результате деления в регистре образуется остаток от деления входной двоичной последовательности на двоичную последовательность, соответствующую структуре порождающего полинома. Этот остаток в сигнатурном анализаторе называют *сигатурой* и применяют для диагностирования цифровых устройств.

В качестве примера рассмотрим процесс образования сигнатуры в 8-разрядном сдвиговом регистре для заданной 12-разрядной тестовой последовательности. Структурная схема устройства представлена на рис. 14.15.

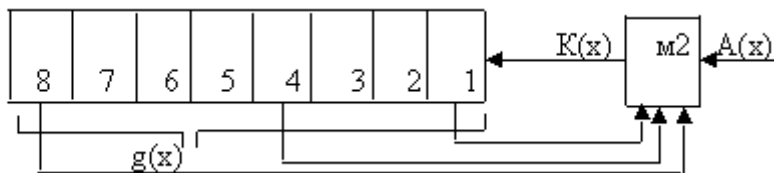


Рис. 14.15. Структурная схема делителя полиномов

В структурной схеме триггеры показаны условно, а три отвода от выходов триггеров № 1, 4, 8 образуют обратные связи и включены к входам схемы сложения по модулю 2. 12-разрядная двоичная последовательность $A(x)$ подается на дополнительный вход схемы м2. В такой N-структуре на вход первого триггера подается комбинация $K(x) = A(x) \oplus Q_8 \oplus Q_4 \oplus Q_1$, а образующий полином в этом случае

будет $g(x) = 10001001$. Образование остатка от деления полиномов показано в табл. 14.6.

Таблица 14.6
Образование остатка от деления

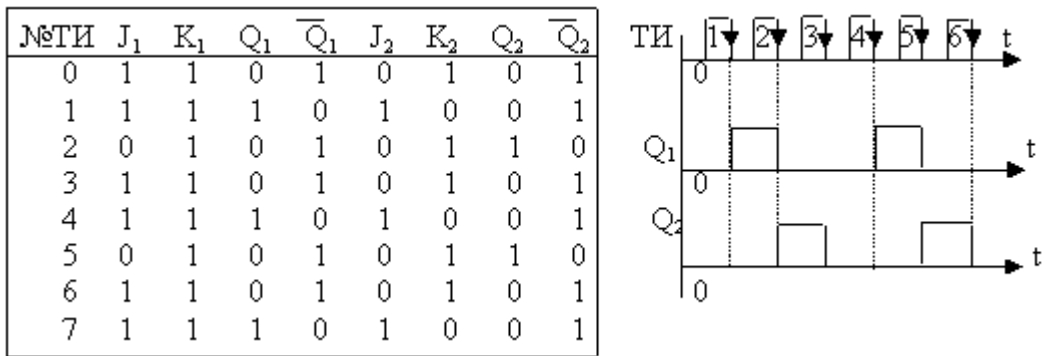
8	7	6	5	4	3	2	1	$K(x)$	$A(x)$	№ такта
0	0	0	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	1	0	1	1
0	0	0	0	0	0	1	0	0	0	2
0	0	0	0	0	1	0	0	1	1	3
0	0	0	0	1	0	0	1	1	1	4
0	0	0	1	0	0	1	1	1	0	5
0	0	1	0	0	1	1	1	1	0	6
0	1	0	0	1	1	1	1	1	1	7
1	0	0	1	1	1	1	1	0	1	8
0	0	1	1	1	1	1	0	0	1	9
0	1	1	1	1	1	0	0	0	1	10
1	1	1	1	1	0	0	0	1	1	11
1	1	1	1	0	0	0	1	-	-	12

Предполагается, что регистр сдвига реализован на D-триггерах, двоичная последовательность $A(x) = 110110011111$. Остаток от деления – $Q(x) = 11110001$ (последняя строка в табл. 14.6).

Делители частоты с нечетным коэффициентом деления. Известно, что цепочка из последовательно соединенных Т-триггеров обеспечивает деление частоты входных импульсов в 2^n раз, где n – число триггеров. Для построения делителей частоты с нечетным коэффициентом деления можно использовать сдвиговой регистр на JK-триггерах с внешними обратными связями [5]. Реализация структурной схемы осуществляется после синтеза таблицы состояний, отражающей переключение триггеров в процессе тактирования. Таблица строится после принятия исходного состояния выходов триггеров и управляющих сигналов на входах триггеров, соответствующих принятым состояниям (удобно принять $Q_1=0 \dots Q_n=0$). Построим, например, делитель частоты входных импульсов на 3. При синтезе таблицы следует помнить, что для JK-триггеров комбинация $J=1, K=1$ при тактировании соответствует счетному режиму работы, комбинация $J=0, K=1$ – установке 0. Синтезированная таблица и соответствующие ей временные диаграммы сигналов показаны в табл. 14.7.

Таблица 14.7

Таблица состояний делителя частоты и диаграммы сигналов



Анализ таблицы дает соотношения: $J_1 = \overline{Q_2}$, $K_1 = 1$, $J_2 = Q_1$, $K_2 = \overline{Q_1}$. Синтезированная схема представлена на рис. 14.16.

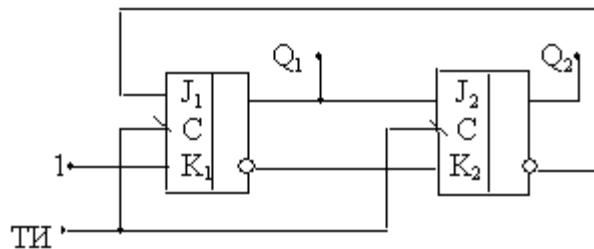


Рис. 14.16. Структурная схема делителя частоты тактовых импульсов на 3 (ТИ – вход тактового импульса)

Аналогичным способом можно синтезировать схему делителя частоты на сдвиговом регистре с любым нечетным коэффициентом деления.

Преобразователь кодов на сдвиговом регистре. Преобразователи параллельного кода в последовательный или последовательного в параллельный имеют разнотипные входы и выходы и строятся на регистрах сдвига. В качестве примера рассмотрим схему преобразователя параллельного кода в последовательный на основе 8-разрядного регистра с параллельным входом и последовательным выходом [5] (рис. 14.17).

Преобразователь работает следующим образом. В исходном состоянии $DSR=1$, $D_0=0$, $C=1$, $St=1$, на входе присутствует преобразуемое информационное слово ($D_1...D_7$). Загрузка в регистр информации осуществляется при подаче на вход St кратковременного (короткого) импульса низкого уровня.

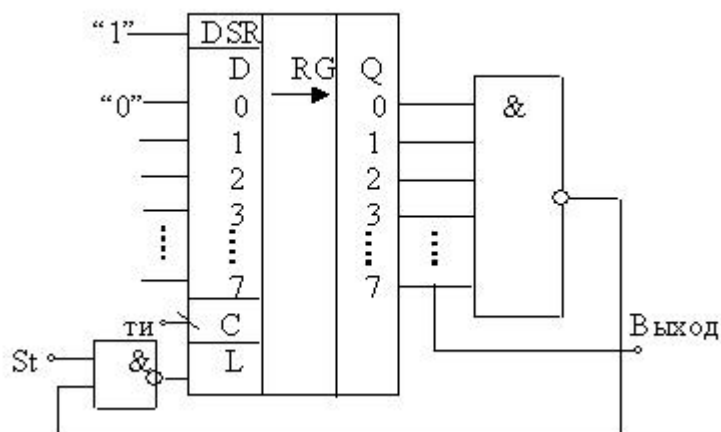


Рис. 14.17. Преобразователь параллельного кода в последовательный

Образующийся на входе L короткий единичный импульс разрешает загрузку входного информационного слова в разряды (1...7), а в нулевой разряд – «0». По мере поступления тактовых импульсов на вход C загруженное слово с каждым спадом импульса сдвигается вправо (от разряда 0 к разряду 7). На выходе слово будет появляться поразрядно в последовательном виде, начиная с седьмого разряда. После первого разряда идет логический нуль, а за ним появится цепочка логических единиц, так как логическая единица постоянно присутствует на входе DSR. В момент появления логических единиц на всех входах 8-входового элемента И-НЕ на его выходе формируется сигнал низкого уровня, разрешающий со стартовым сигналом St загрузку очередного информационного слова.

14.5. Электронные счетчики

Счетчиками называют функциональные узлы, в которых выходной код отражает число импульсов, поступающих на его входы. Счетчики, как и регистры, строятся на основе триггеров, соединяемых последовательно с помощью комбинационных схем, формирующих сигналы управления триггерами. Отличительной особенностью счетчика является возможность выполнения двух операций над кодовыми словами: *инкремент* – увеличение кодового слова на единицу и (или) *декремент* – уменьшение слова на единицу. Вместе с этим счетчики могут выполнять операции над кодовыми словами, характерные для регистров: установку в исходное состояние, запись входного слова, хранение и выдачу хранимой информации.

Основным параметром счетчика является *модуль счета* M – это максимальное число кодовых комбинаций на выходе счетчика, после которого счетчик возвращается в исходное состояние. Быстродействие счетчика характеризуется временем установления выходного кода – интервалом времени между моментом подачи входного сигнала и моментом установления нового кода на выходе.

Краткая классификация счетчиков. По направлению счета счетчики делятся на *суммирующие* (прямого счета), *вычитающие* (обратного счета) и *реверсивные* (с изменением направления счета). У суммирующего счетчика его выходной код по мере поступления счетных импульсов изменяется в сторону увеличения его числового эквивалента.

По значению модуля счета счетчики подразделяют на *двоичные*, модуль счета которых равен целой степени числа 2 ($M=2^n$), и *двоично-кодированные*, у которых модуль счета не равен целой степени числа 2. Помимо двоичных различают ещё счетчики Джонсона, счетчики с кодом «1 из N» и другие.

По способу организации межразрядных связей счетчики делятся на счетчики с последовательным, параллельным и комбинированным переносом. У счетчиков с последовательным переносом переключение триггеров происходит последовательно один за другим. У счетчиков с параллельным переносом переключение триггеров разрядных схем осуществляется по сигналу синхронизации одновременно.

Счетчик, как функциональный узел, относится к классу автоматов, поэтому по принадлежности к тому или другому виду автоматов различают *синхронные* и *асинхронные* счетчики.

Двоичные счетчики. Вид структурной схемы двоичного счетчика определяется из анализа его таблицы истинности, представляющей собой последовательность двоичных чисел от нуля до $M-1$. Анализ показывает, что младший разряд счетчика переключается от каждого входного импульса, следующий по старшинству разряд переключается с частотой, в два раза меньшей и т.д. Известно, что простейшим делителем частоты в два раза является счетный триггер (Т-триггер). Таким образом, двоичный счетчик должен содержать цепочку соединенных между собой последовательно счетных триггеров.

Число триггеров определяется по условию $n = \log_2 M$. Например, двоичный счетчик с модулем счета $M=8$ будет содержать три счетных триггера, с модулем $M=16$ – четыре триггера и т.д. Структурная

схема двоичного счетчика с модулем $M=8$ и временные диаграммы его работы показаны на рис. 14.18.

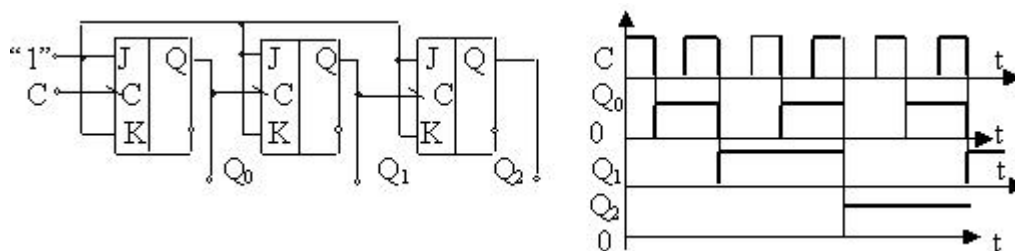


Рис. 14.18. Структурная схема суммирующего двоичного счетчика с модулем счета $M=8$ и временные диаграммы его работы

Отличие вычитающего счетчика (счетчика обратного счета) от суммирующего состоит в направлении переключения предыдущего разряда, вызывающего переключение последующего. У суммирующего счетчика это переключение происходит от «1» к «0», а у вычитающего – от «0» к «1».

Если схема строится на счетных триггерах с прямым динамическим управлением (срабатывание триггера по «фронту»), то характер подключения следующих триггеров к предыдущим для получения счетчика обратного счета будет таким же, как на рис. 14.18.

В структуре реверсивного счетчика для реализации его на триггерах с прямым динамическим управлением в межрегистровые связи необходимо вставить логические переключатели соединительных линий, как показано на рис. 14.19.

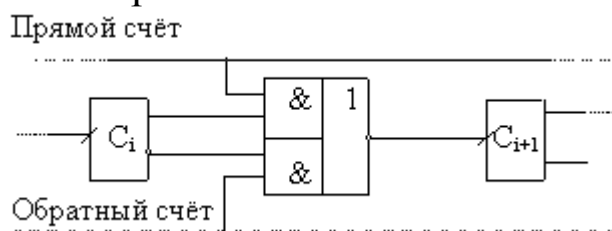


Рис. 14.19. Структурная схема межрегистровой связи в реверсивном двоичном счетчике (триггеры показаны условно)

Рассмотренные выше структуры относятся к асинхронным счетчикам, так как в них переключение триггеров происходит не одновременно, а последовательно один за другим. Время установления кода в асинхронном счетчике составит величину $t_y = n \cdot t_{mp}$, где t_{mp} – собственное время переключения триггера. Для получения максимального быстродействия используют синхронные счетчики с параллельным переносом. Время установления нового кода на выходе та-

ких счетчиков теоретически не зависит от их разрядности и приближенно равно t_{mp} . В структурных схемах таких счетчиков сигнал синхронизации подается одновременно на все разрядные триггеры, а межразрядные связи осуществляются с помощью конъюнкторов.

Счетчики такого типа имеют ещё одно название – *счетчики со сквозным переносом*. Пример схемы показан на рис. 14.20.

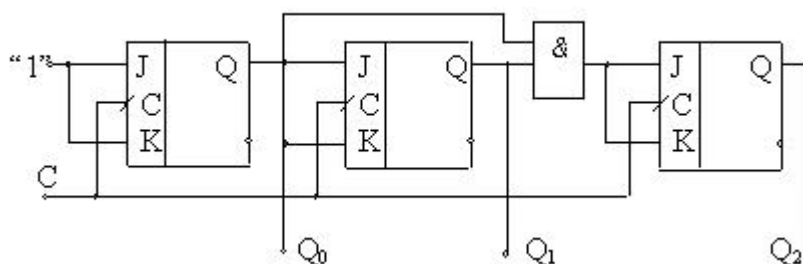


Рис. 14.20. Структурная схема синхронного (параллельного) счетчика прямого счета с модулем $M=8$

Двоично-кодированные счетчики с произвольным модулем.

Двоично-кодированные счетчики строятся на основе двоичных, но их разрядность определяется из условия $n = \lceil \log_2 M \rceil$, где $\lceil \cdot \rceil$ – знак округления до ближайшего большего числа. В этом случае двоичный счетчик будет иметь некоторое число лишних состояний $L = 2^n - M$, которые необходимо исключить. В схемах с естественным порядком счета (с нулевым начальным состоянием счетчика) обычно исключают последние состояния. Существуют два основных способа построения счетчиков с произвольным модулем счета: *модификация межразрядных связей и управление сбросом*.

При синтезе счетчика на основе модификации межразрядных связей в таблице функционирования исключаются лишние состояния, а функции возбуждения для триггеров определяются обычным для синтеза автоматов способом. При управлении сбросом выявляется момент достижения содержимым счетчика значения $(M - 1)$, что является сигналом сброса в следующем такте. После сброса начинается новый цикл счета. Этот вариант построения счетчиков удобен тем, что для изменения модуля счета требуется лишь изменение кода, с которым сравнивается содержимое счетчика для определения момента сброса. В качестве примера построим структурную схему счетчика с $M=5$ методом модификации межразрядных связей. Функционирование счётчика отражено в табл. 14.8.

Таблица 14.8

Таблица функционирования счётчика

Исходное состояние			Следующее состояние			Функции возбуждения					
Q_2	Q_1	Q_0	Q_2	Q_1	Q_0	J_2	K_2	J_1	K_1	J_0	K_0
0	0	0	0	0	1	0	x	0	x	1	x
0	0	1	0	1	0	0	x	1	x	x	1
0	1	0	0	1	1	0	x	x	0	1	x
0	1	1	1	0	0	1	x	x	1	x	1
1	0	0	0	0	0	x	1	0	x	0	x

Для синтеза схемы используем карты Карно, полагая функции возбуждения зависимыми от трёх переменных исходного состояния (рис. 14.21).

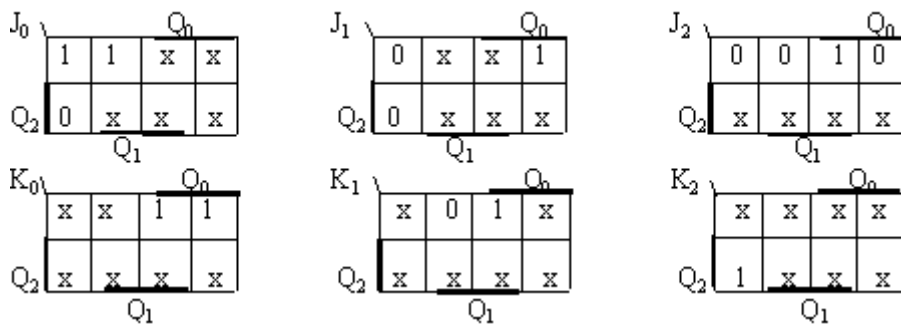
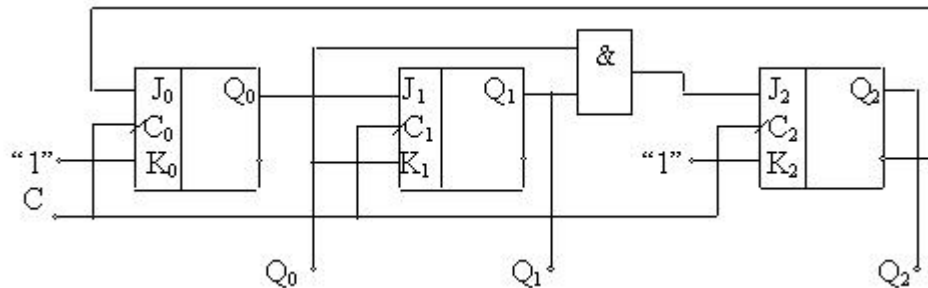


Рис. 14.21. Карты Карно для функций возбуждения триггеров счетчика

По картам получаем аналитические соотношения следующего вида:

$$J_0 = \bar{Q}_2; K_0 = K_2 = 1; J_1 = K_1 = Q_0; J_2 = Q_1 Q_0.$$

Синтезированная согласно полученным результатам схема показана на рис. 14.22.

Рис. 14.22. Структура синхронного счетчика с модулем счета $M=5$

Синтез счетчика методом управляемого сброса. Если триггеры счетчика со сквозным переносом снабдить входами сброса и добавить дополнительный многовходовой конъюнктор, то, используя метод управляемого сброса, можно построить устройство с любым модулем

счета. Основная идея метода управляемого сброса состоит в принудительном формировании сигнала сброса в момент, когда достигается нужное значение модуля счета.

Иллюстрацией использования рассматриваемого метода может служить преобразование двоичного 4-разрядного счетчика со сквозным переносом ($M=16$) в двоично-десятичный счетчик (рис. 14.23) [5].

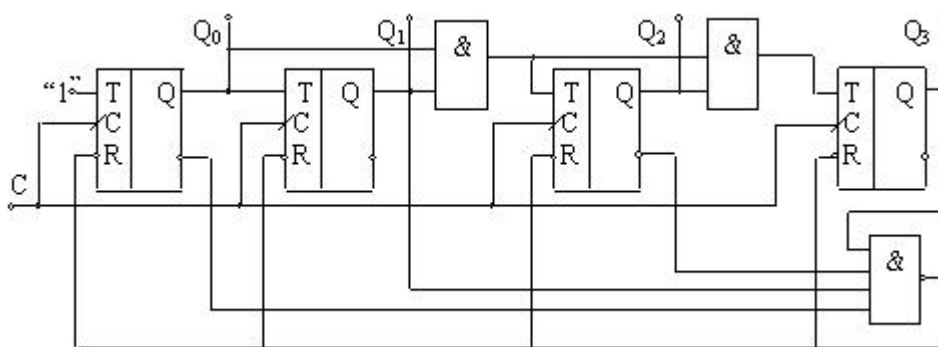


Рис. 14.23. Структурная схема 4-разрядного двоично-десятичного счетчика, синтезированного методом управляемого сброса

15. ЗАПОМИНАЮЩИЕ ЭЛЕКТРОННЫЕ УСТРОЙСТВА

Проектирование сложных цифровых устройств не обходится без применения запоминающих устройств (ЗУ), которые могут сохранять цифровую информацию.

Для кратковременного хранения используют регистры, состоящие из множества триггерных ячеек. Если необходимо длительное время хранить большие объемы информации, то необходимо использовать специально предназначенные для этого устройства, в частности микросхемы ЗУ. Это позволяет существенно упростить аппаратную часть электронных устройств.

Для целей хранения цифровой информации сейчас разработано большое число технических решений, причем эта часть электроники бурно развивается по пути увеличения объемов информации, уменьшения габаритов устройств, повышения надежности долговременного хранения (CD-диски, брелки и т.п.). В конспекте лекций будут рассмотрены только принципы построения и использования полупроводниковых ЗУ, т.е. устройств, выполненных в виде интегральных микро-схем [17].

15.1. Основные параметры и виды запоминающих устройств

К основным параметрам ЗУ относятся:

1. Емкость ЗУ. Единица измерения – 1 бит (разряд), 8-битное слово – байт. 2^{10} бит = 1024 бит = 1 Кбит; 2^{20} бит = 1048576 бит = 1 Мбит.

2. Организация ЗУ – это число кодовых слов с указанием их разрядности (длины). $M = NL$, где N – число кодовых слов, L – число разрядов в коде. Например: $M = 256$ бит: это могут быть ЗУ с организацией 32x8, 256x1, 64x4. Структура этих ЗУ будет разная, разная цоколёвка корпуса микросхемы и разные схемы соединения с другими элементами.

3. Динамические параметры ЗУ характеризуются многими временными параметрами. Из них наиболее важными являются следующие:

а) время выборки – время от момента подачи на вход ЗУ команды на выдачу информации до момента установления данных на выходе;

б) время выборки адреса, t_A , н.с.;

в) время выбора микросхемы, t_{CS} , н.с.;

г) время цикла записи, t_{CYWR} , н.с. – время от подачи до установления сигналов на управляющих входах в режиме записи;

д) время цикла считывания (чтения) – время от подачи до установления сигналов на управляющих входах в режиме считывания t_{CYRD} , н.с.;

е) емкости: входная C_1 , pF; выходная C_o , pF; емкость нагрузки, C_L , pF.

Следует помнить, что прежде чем считать информацию из ЗУ, требуется найти ее местоположение, т.е. определить координаты ячеек, где эта информация находится. Аналогично при записи: прежде чем записать (запомнить) нужно указать адрес, куда эта информация должна попасть. Алгоритмы управления процессами записи и считывания можно показать на временных диаграммах изменения сигналов управления (рис. 15.1).

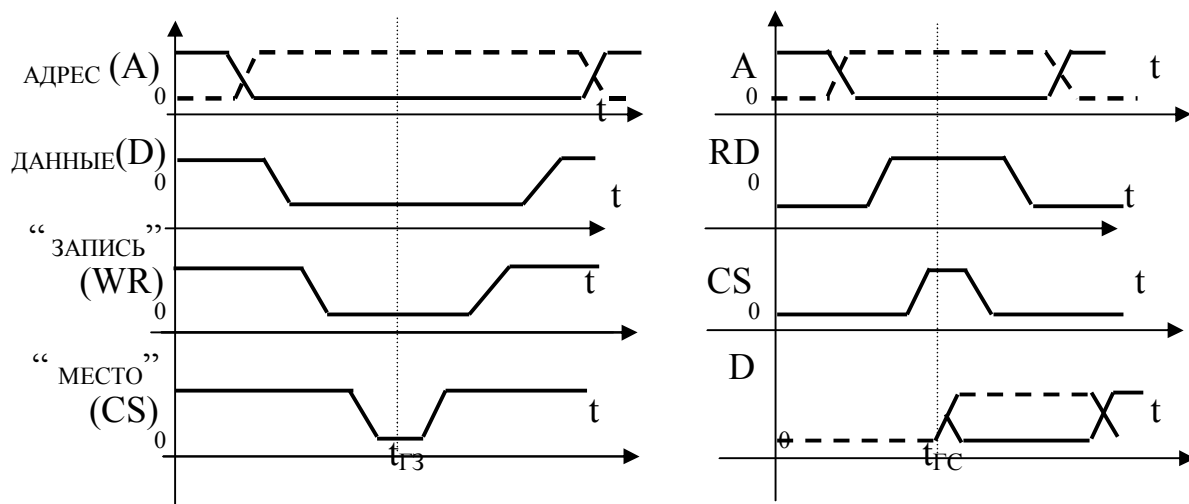


Рис. 15.1. Временные диаграммы изменения сигналов управления записью информации в ЗУ (а) и считыванием (б)

На диаграммах обозначено: А – адрес ячейки памяти; D – команда на выставление (при записи) или получение (при считывании) данных; WR – сигнал готовности к записи; RD – сигнал готовности к чтению (считыванию); CS – сигнал, определяющий микросхему, с которой нужно работать в данный момент времени; $t_{ГЗ}$ – момент готовности к записи; $t_{ГС}$ – момент готовности к считыванию. На диаграммах видно, что в ЗУ операции с данными осуществляются только в те моменты времени, когда на входах управления установлены все необходимые логические сигналы. Это необходимо для обеспечения надежной работы ЗУ. По выполняемым функциям различают: *оперативные* запоминающие устройства (ОЗУ) и *постоянные* запоминающие устройства – ПЗУ (соответствующая английская аббревиатура – RAM и ROM). Оперативные ЗУ используют для временного хранения информации, полученной в процессе работы. ОЗУ могут быть статическими и динамическими. В статических ОЗУ записанная информация хранится в виде состояния триггерных ячеек памяти и при ее считывании не разрушается. Она разрушается, когда выключается напряжение питания или ее принудительно удаляют (стирают). В динамических ОЗУ информация хранится в виде заряда конденсатора и постоянно циркулирует в массиве конденсаторов, выделенном для её хранения. Считывание из динамического ОЗУ разрушает информацию и для восстановления её нужно периодически перезаписывать (осуществлять регенерацию – «подкачку»). Широко распространенные простые запоминающие ячейки статических ОЗУ в виде триггерных схем выполняют на МОП – транзисторах либо на

биполярных транзисторах. Для обеспечения доступа к ячейкам памяти триггерные схемы снабжаются адресными и разрядными шинами (проводниками) и шинами питания. Совокупность сигналов, подаваемых извне на эти шины схемами управления, должна обеспечивать выполнение следующих режимов работы ОЗУ: «хранение», «считывание», «запись». Для динамических ячеек памяти к этим режимам добавляется «регенерация».

15.2. Статические оперативные запоминающие устройства

Упрощенные структурные схемы триггерных ячеек статических ОЗУ показаны на рис. 15.2.

В схеме (рис. 15.2, а) VT_1, VT_6, VT_3 и VT_5 (МОП-транзисторы с индуцированным каналом n -типа) работают в ключевом режиме. VT_2, VT_4 (МОП-транзисторы со встроенным каналом n -типа) выполняют роль резисторов в триггерной схеме, так как обладают начальной проводимостью. Работа ячейки поясняется таблицей истинности (табл. 15.1).

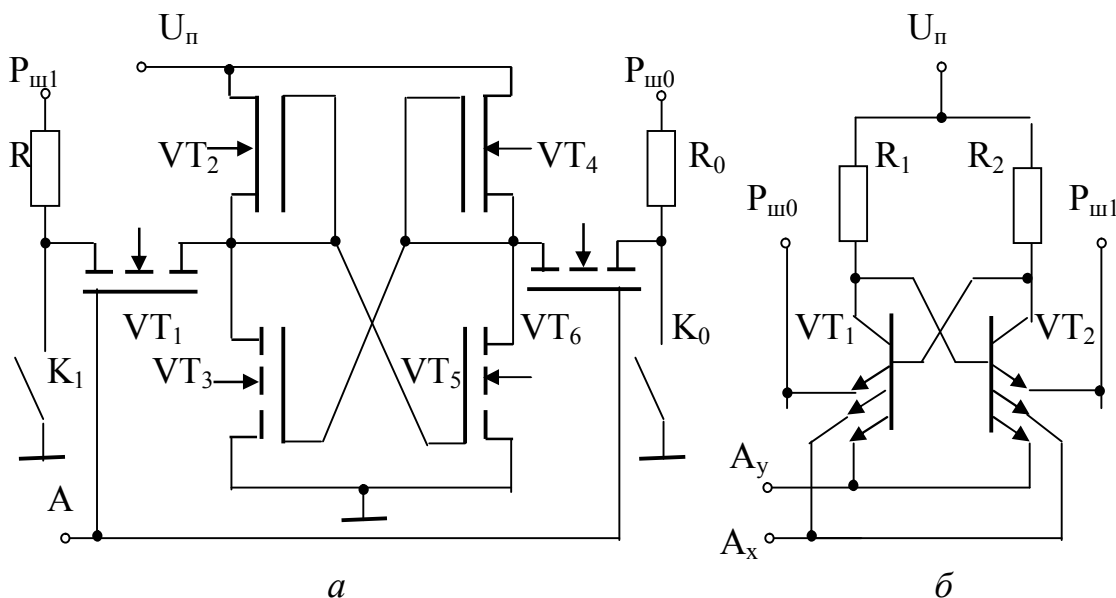


Рис. 15.2. Структурные схемы триггерных ячеек памяти на МОП-транзисторах (а) и на биполярных транзисторах (б)

Таблица 15.1

Таблица истинности ячейки

Режим	Потенциал шины $P_{ш1}$	Потенциал шины $P_{ш0}$	A	VT_1, VT_6	VT_3	VT_5
Хранение нуля	0	0	0	закрыты	закрыт	открыт
Хранение единицы	0	0	0	закрыты	открыт	закрыт
(Пример) Считыв. «1»	Импульс заряда 	Импульс заряда 	1	VT_1 открыт	открыт	закрыт
Запись «0» (Пример)	1 (ключ K_1 разомкнут)	0 (ключ K_0 замкнут)	1	открыты оба	закрыт	открыт

В режиме хранения: на адресной шине – «ноль» ($A=0$), VT_1 и VT_6 закрыты, ячейка отсоединена от $P_{ш1}$ и $P_{ш0}$. При этом на разрядных шинах потенциал равен 0, так как ключи K_1 и K_0 замкнуты. Пусть в режиме «Хранение единицы» VT_3 открыт, а VT_5 – закрыт, так как потенциал затвора VT_5 равен потенциалу стока VT_3 (это подтверждение принятого положения). В режиме считывания сначала импульсом заряжаются до уровня «1» разрядные шины $P_{ш1}$, $P_{ш0}$, затем подается потенциал «1» на адресную шину ($A=1$), транзистор VT_1 открывается и подключает $P_{ш1}$ к точке управления триггером (к стоку транзистора VT_3) при этом открытый транзистор VT_3 подключается к разрядной шине $P_{ш1}$. Заряд, присутствовавший на $P_{ш1}$, создает импульс тока в цепи разрядная шина – общая шина через открытые транзисторы VT_1, VT_3 . Протекание импульса тока является признаком считывания «1» для усилителя считывания, подключенного к разрядным шинам (на схеме не показан).

Режим записи: например, при записи «0» на $P_{ш0}$ устанавливается «0», на $P_{ш1}$ – «1», т.е. ключ K_1 размыкается, ключ K_0 – замыкается. Затем подается «1» на шину A, VT_1 и VT_6 открываются и подключают соответствующие электроды (сток VT_6 и затвор VT_3) к потенциалу «0». VT_3 закрывается, напряжение на его стоке увеличивается – открывается VT_5 , при этом закрывается и VT_1 (на его электродах напряжения сравниваются). Ячейка приняла положение записанного «0». Смена потенциала «1» адресной шины на нулевой потенциал (установка «0») переводит ячейку в режим «Хранение нуля», так как транзисторы VT_1, VT_6 отключают ячейку от $P_{ш0}$ и $P_{ш1}$.

Запоминающий (статический) элемент ОЗУ на биполярных транзисторах (рис. 15.2, б) также представляет собой триггерную ячейку,

собранную на двух многоэмиттерных транзисторах с перекрестными базовыми связями. Различные сочетания управляющих сигналов, подаваемых на шины A_x , A_y , $P_{ш1}$, $P_{ш0}$, позволяют устанавливать режимы записи, хранения и считывания.

15.3. Динамические ОЗУ

В динамических ОЗУ используют ячейки памяти, в которых уровень «1» или «0» отождествляется с наличием или отсутствием заряда конденсатора, образованного структурой транзисторов при обратных смещениях. Так как заряд не может долго храниться, следует периодически производить регенерацию зарядов, что осуществляется специально организованным управлением. По этой причине для таких ОЗУ нужно иметь режимы: хранение, считывание, запись и регенерация. Основное достоинство динамических ОЗУ – более высокая информационная емкость (почти в четыре раза). Недостаток – усложнение управления из-за необходимости регенерации.

Простейший запоминающий элемент динамического ОЗУ может быть построен на одном МОП-транзисторе (рис. 15.3, а). Используется заряд-разряд конденсатора ёмкостью $\leq 0,1\text{pF}$. Величина приращения напряжения оказывается очень малой: $0,2 - 0,25\text{ В}$. Поэтому это напряжение должно быть хорошо усилено – это влечет усложнение усилителей считывания. При считывании происходит разрушение информации, поэтому ее надо восстанавливать.

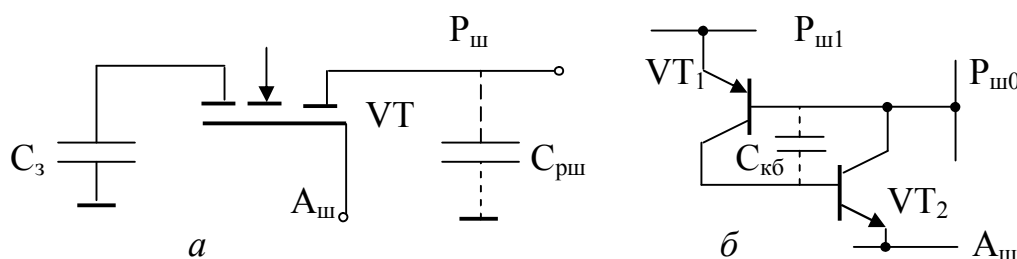


Рис. 15.3. Простейшие ячейки памяти динамических ОЗУ: а – на МДП- транзисторе; б – на биполярном составном транзисторе

В схеме рис. 15.3, а запоминание «1» или «0» – это наличие или отсутствие заряда на конденсаторе $C_з$. В режиме записи сигнал, поданный на адресную шину $A_ш$, разрешает доступ к $C_з$ (транзистор открыт), заряд с разрядной шины $P_ш$ переходит на $C_з$ (большой заряд считается «1», меньший – «0»). В режиме считывания заряд с $C_з$ переходит на емкость $C_рш$ (которая является паразитной ёмкостью раз-

рядной шины), причем $C_{рш} \gg C_3$ и равна нескольким pF. Такое построение позволяет получить ОЗУ, обладающее большой информационной емкостью (несколько Мбит), но невысокой надежностью.

Для построения динамических ОЗУ на биполярных транзисторах используется специальная технология, при которой на кристалле формируется запоминающий элемент в виде емкости коллектор – база сдвоенного транзистора (рис. 15.3, б). Величина ёмкости $C_{кб}$ – около 1pF. В период хранения «конденсатор» хранит поданный на него заряд, а в режиме считывания – отдаёт его на разрядную шину.

15.4. Энергонезависимые оперативные запоминающие устройства

Основной недостаток ОЗУ – разрушение информации при снятии напряжения питания. Очевидный (и самый неэффективный) способ преодоления этого недостатка – сочетание ОЗУ и встроенной литиевой батарейки в одном корпусе микросхемы. Оригинальнее выглядит использование «запоминающих конденсаторов», которые способны сохранять электрическую поляризацию после снятия приложенного электрического напряжения (сегнето – электрический эффект). При смене направления вектора напряженности поля в таких конденсаторах меняется направление электрической поляризации кристаллического вещества. Конденсатор при этом имеет два устойчивых состояния и два различных пороговых напряжения перехода из одного состояния в другое и наоборот. Такими свойствами обладают, например, пленки цирконата – титана – свинца (PZT-керамика, $\epsilon = 1200$). Недостаток – ограниченное число циклов перезарядки, (приблизительно 10^{10} циклов). Ячейку памяти с таким конденсатором можно представить так, как показано на рис. 15.4.

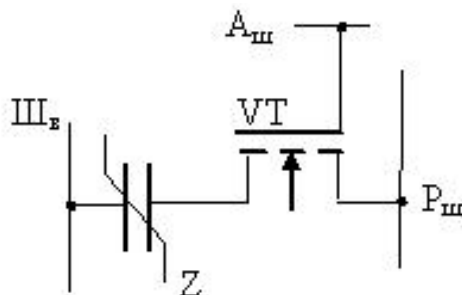


Рис. 15.4. Структурная схема ячейки памяти на основе «запоминающего» конденсатора:
 $Ш_в$ – шина импульсного возбуждения, A_{III} – адресная шина,

$P_{ш}$ – разрядная шина

Можно так построить схемы управления, что при снятии питания конденсатор будет поляризоваться таким образом, чтобы его состояние соответствовало состоянию запоминаящей ячейки до отключения питания. Время поляризации примерно 10 – 20 н.с., что значительно меньше времени разрушения информации в триггере.

Более перспективными являются ЗУ, сочетающие в себе свойства быстродействия, компактности, технологичности, простоты управления при обеспечении энергонезависимости, т.е. неразрушения информации в условиях исчезновения напряжения питания. К таким ЗУ относятся, в частности, ОЗУ, называемые в международной терминологии FRAM, MRAM, PFRAM [20].

FRAM – это ЗУ ферроэлектрического типа, PFRAM – разновидность ЗУ ферроэлектрического типа, в которых используются полимерные ферроэлектрические материалы (тонкие плёнки), обладающие свойством образования диполей в своей структуре. Участки с ориентированными диполями служат запоминаящими элементами и в зависимости от направления поляризации хранят биты информации. Следует заметить, что ЗУ типа PFRAM для построения ОЗУ считаются менее перспективными вследствие их относительно небольшого быстродействия [20].

MRAM – это магниторезистивные ЗУ. В них запоминаящим элементом является участок магнитного материала, способный сохранять приданное ему состояние намагниченности независимо от наличия или отсутствия питания схемы.

15.5. Основные структуры оперативных запоминаящих устройств

Микросхемы ОЗУ могут иметь одноразрядную и многоразрядную (словарную) организацию. В структуре одноразрядной организации данные записываются и считываются по одному биту последовательным кодом, что позволяет уменьшить до минимума число вводов и выводов данных.

Структура микросхемы статического ОЗУ с одноразрядной организацией имеет вид, показанный на рис. 15.5.

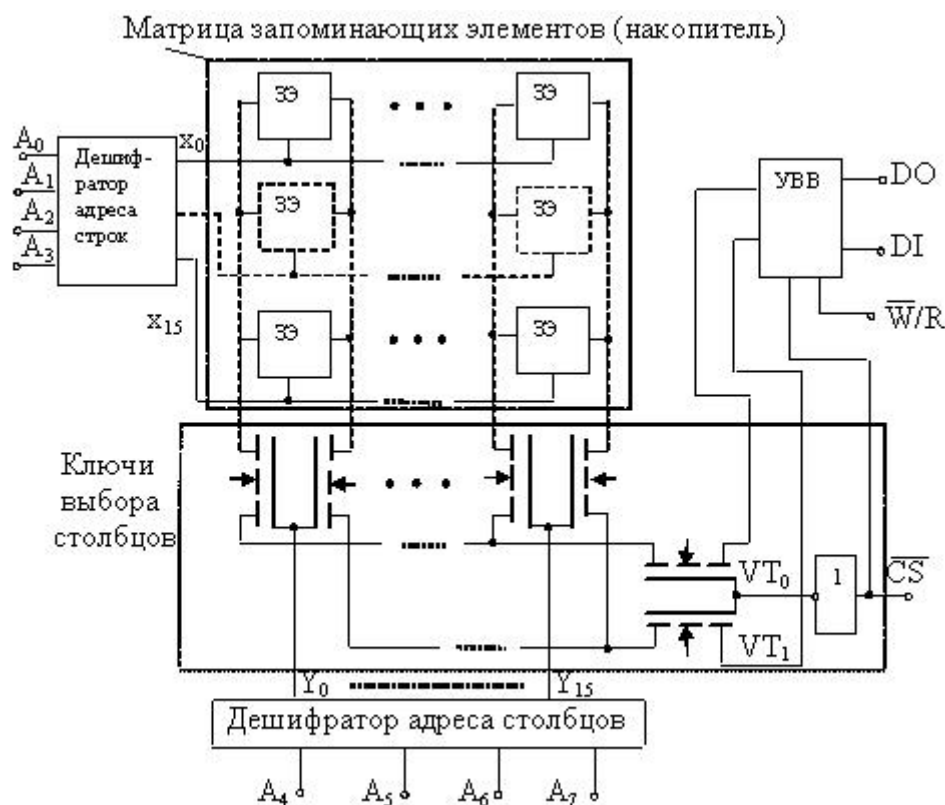


Рис. 15.5. Структурная схема одноразрядного статического ОЗУ

На рис. 15.5 обозначено: ($A_0 - A_3$) – адресные входы строк накопительной матрицы; ($A_4 - A_7$) – адресные входы столбцов матрицы; DO – выход данных при чтении (считывании); DI – вход данных при записи; W/R – вход сигнала «Запись»/ «Чтение»; CS – выбор микросхемы; УВВ – устройство ввода-вывода.

Запоминающий элемент (ЗЭ) представляет собой, например, триггерную схему, изображенную на рис. 15.2, а, причем в рассматриваемой схеме ключи выбора столбцов исполняют роль коммутаторов разрядных шин, изображенных на рисунке справа и слева возле каждого ЗЭ.

Транзисторы ЗЭ, затворами соединенные с адресной шиной элемента, подключены к шинам возбуждения строк, которые являются выходами дешифратора строк. При возбуждении строки сигналом выборки x_0-x_{15} , снимаемым с выхода дешифратора адреса строк, ключевые транзисторы открываются и подключают входы-выходы триггера к разрядным шинам. При отсутствии сигнала выборки строк ($x = 0$) ключевые транзисторы закрыты и триггер изолирован от разрядных шин. Для сохранения информации требуется источник питания, т.е. ОЗУ – энергозависимое.

Особенность МОП (КМДП)-триггеров заключается в том, что в режиме хранения они потребляют незначительную мощность от источника питания. В режиме обращения, когда переключаются элементы матрицы, дешифраторы и другие функциональные узлы микросхемы, уровень энергопотребления возрастает на два – три порядка.

Доступ к разрядным шинам столбца со стороны УВВ обеспечивается сигналом $\overline{CS} = 1$, открывающим ключи VT0, VT1. Настройку УВВ на прием сигнала для записи со входа DI осуществляет сигнал $\overline{W/R} = 1$.

В большинстве микросхем памяти УВВ содержит выходной ключевой усилитель – формирователь, способный принимать три состояния на выходе: «0», «1» и третье состояние (высокоомное), имеющее обозначение «Z».

По способу управления различают асинхронные и синхронизируемые (тактируемые) ОЗУ. У асинхронных статических ОЗУ сигналы управления могут быть поданы в виде уровней напряжений, соответственно 0 и 1, у тактируемых – в форме импульса.

Структура микросхемы статического ОЗУ со словарной организацией представлена на рис. 15.6.

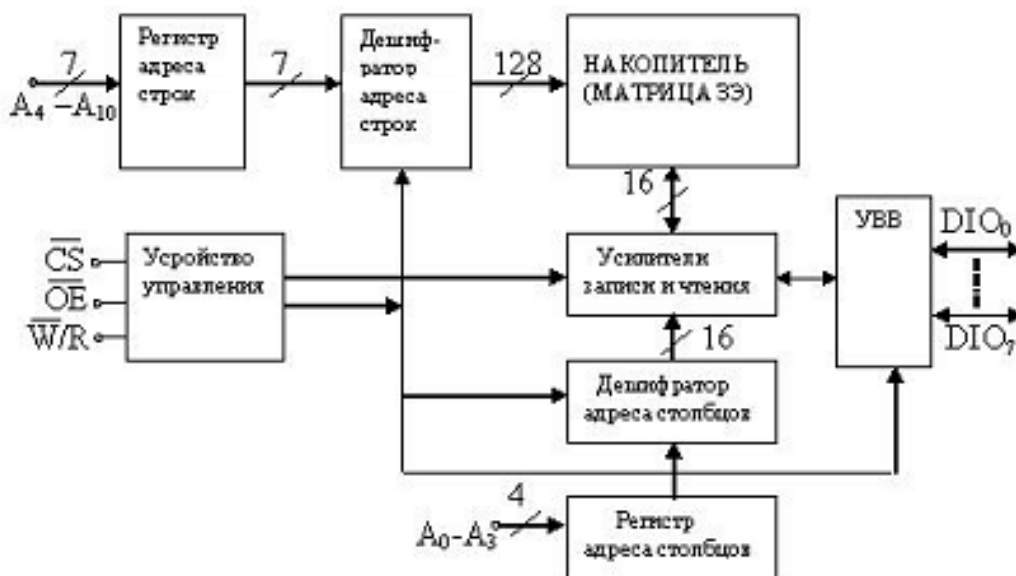


Рис. 15.6. Структурная схема статического

ОЗУ со словарной организацией

Сигнал разрешения выхода \overline{OE} позволяет в режиме хранения запрещать вывод информации: при $\overline{OE} = 1$ входы-выходы $DIO_0 - DIO_7$ принимают третье состояние, информация на выходе отсутствует. В представленной схеме запись и чтение информации производится восьмиразрядными кодовыми словами, что повышает быстродействие устройства. По количеству адресуемых слов и их разрядности можно определить, что ёмкость рассматриваемого ЗУ составляет 2048 байт (2 КБ) или 16 Кбит.

Выбор определенного типа ЗУ при проектировании основывается на оценке их классификационных и статических параметров, перечисленных ниже.

Классификационные параметры:

- информационная емкость – число бит;
- число разрядов адреса – число слов адреса;
- число разрядов слова в ЗУ;
- K_p – коэффициент разветвления по выходу (нагрузочная способность);
- число циклов перепрограммирования;
- $P_{\text{потр.}}$ – мощность потребления в рабочем режиме;
- $P_{\text{нагр.}}$ – мощность потребления в режиме хранения;
- время хранения информации (быстродействие).

Статические параметры:

- U_{cc} – напряжение источника питания;
- I_{cc} – ток потребления;
- U_{ccs} – напряжение питания в режиме хранения;
- I_{ccs} – ток питания в режиме хранения;
- U_1 – уровень логической 1;
- U_0 – уровень логического нуля.

15.6. Постоянные запоминающие устройства

Постоянные запоминающие устройства (ПЗУ) предназначены для хранения информации, остающейся неизменной в течение длительного времени или всего времени эксплуатации устройства. Такая

информация обычно представляет собой либо кодовые преобразования, либо последовательности кодов управления согласно заданному алгоритму, либо константы, которые требуются для определенных вычислений.

В зависимости от технологии записи информации различают три подкласса ПЗУ: *масочные ПЗУ, программируемые* (прожигаемые) *ПЗУ, репрограммируемые ПЗУ*. ПЗУ обозначают на схемах аббревиатурой ROM.

В масочные ПЗУ, или ROM(M), информация записывается в процессе изготовления микросхем с помощью шаблона (маски). Прожигаемые ПЗУ – это однократно программируемые ПЗУ (программирование может делать пользователь). Репрограммируемые ПЗУ – ПЗУ, способные к многократному перепрограммированию.

В масочных ПЗУ используется простой принцип программирования: заготовка микросхемы (кристалл) формируется со всеми соединениями между элементами, а затем ненужные соединения ликвидируются. Элементом связи могут быть диоды, транзисторы, металлические перемычки и т.п. Фрагмент структуры диодного ROM(M) показан на рис. 15.7.

Принцип представления информации в таких ЗУ состоит в том, что информация представляется в виде наличия или отсутствия соединения между шинами адреса и шинами данных. Используя указанный принцип, разработаем структуру диодного ПЗУ, реализующего произвольную таблицу истинности, представленную в табл. 15.2.

Таблица 15.2

Таблица истинности ПЗУ

Вход		Выход								Сигнал
A ₁	A ₀	DO ₀	DO ₁	DO ₂	DO ₃	DO ₄	DO ₅	DO ₆	DO ₇	ШИНЬА
0	0	1	0	0	1	1	0	0	1	A _{III0}
0	1	0	1	0	1	0	0	1	0	A _{III1}
1	0	1	1	0	0	1	1	0	0	A _{III2}
1	1	0	0	1	0	0	1	0	1	A _{III3}

Анализ табл. 15.2 показывает, что ЗУ должно содержать 32 бита двоичной информации и иметь восьмиразрядный выход, при этом выходное слово должно появляться на выходе при обращении к ЗУ с помощью двухразрядного слова. На основании анализа строим структурную схему на базе координатной сетки, содержащей восемь

столбцов и четыре строки. Используем дешифратор 2 – 4 для создания адресных шин координатной сетки (рис. 15.7).

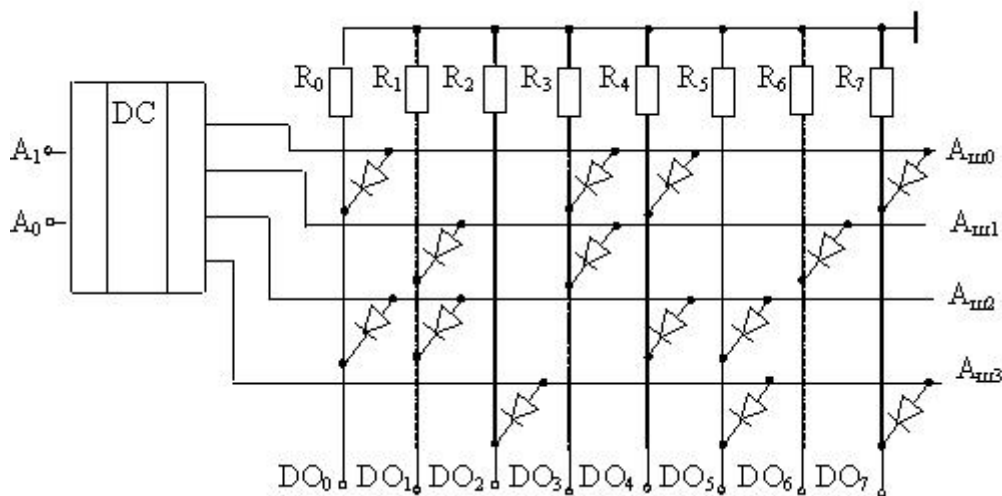


Рис. 15.7. Структурная схема масочного диодного ПЗУ

Масочные ПЗУ применяются для хранения информации, имеющей широкий круг потребителей. В частности, масочные ЗУ используют в качестве знакогенераторов кодов для букв различных алфавитов, как таблицы типовых функций и т.п.

Другим видом однократно программируемого ЗУ являются ЗУ типа PROM. Микросхемы PROM программируются удалением или созданием специальных перемычек. Принцип программирования похож на таковой для масочных ЗУ. В структурах с плавкими перемычками при программировании лишние перемычки удаляются путем расплавления импульсом тока. Плавкие перемычки (металлические или поликристаллические) включаются в цепи диодов или транзисторов.

В исходном состоянии запоминающий элемент хранит логическую единицу. После разрушения перемычки запоминающий элемент будет хранить логический нуль.

Схемы с создаваемыми перемычками в качестве исходных имеют непроводящие соединители в виде двух встречно включенных диодов либо тонкого диэлектрического слоя. При программировании импульсом повышенного напряжения в первом случае пробивается один из диодов, а во втором – диэлектрический слой, после чего в месте пробоя возникает проводящая перемычка. Принцип программирования в ЗУ типа PROM можно пояснить рис. 15.8.

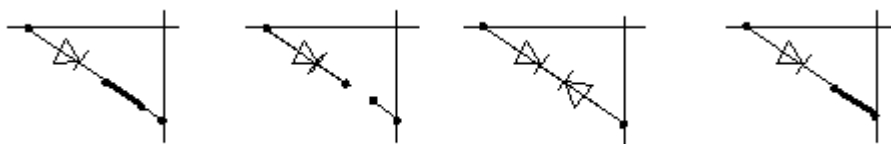


Рис. 15.8. Состояние соединений до и после программирования в структурах с удаляемыми и создаваемыми перемычками

ПЗУ типа ROM(M) и PROM после программирования становятся для потребителя постоянными в буквальном смысле, так как изменить их содержание нельзя. Более широкие возможности предоставляют ПЗУ, содержимое которых может изменять сам пользователь с помощью специального оборудования (программаторов). Различают несколько типов таких ПЗУ: EPROM, EEPROM, FLASH, в которых содержимое может быть изменено путем стирания старой информации и записи новой.

В ЗУ типа EPROM стирание выполняется ультрафиолетовым облучением кристалла в специальных устройствах, поэтому на русском языке такие ПЗУ носят название РПЗУ-УФ. В ЗУ типа EEPROM стирание производится электрическим сигналом, поэтому русское название таких микросхем – РПЗУ-ЭС (репрограммируемое ПЗУ с электрическим стиранием), либо ЭСППЗУ (электрически стираемое программируемое ПЗУ). Запись в EPROM и EEPROM производится электрическим сигналом. Следует заметить, что микросхемы EEPROM позволяют осуществить их программирование, не изымая микросхему из устройства, в котором они используются.

Флэш-память (ЗУ типа FLASH) по основным принципам работы подобна рассмотренным выше ЗУ. Запоминающие элементы памяти FLASH подобны применяемым в EPROM и EEPROM, но ЗУ типа FLASH имеют структурные и технологические особенности, существенно улучшающие общие свойства репрограммируемых ЗУ [20].

В РПЗУ носителем информации (запоминающим элементом) является МОП-транзистор, поэтому используются два вида запоминающих элементов на:

- МОП-транзисторах с плавающим затвором (в РПЗУ-УФ);
- МНОП (МНДП)-транзисторах (в РПЗУ-ЭС).

За счет этого обеспечивается возможность неоднократной записи и считывания информации. РПЗУ способны к многократному (от 25 до 10000 раз) перепрограммированию без потери работоспособности.

Это достигается применением «управляемых перемычек», функции которых выполняют МНОП-транзисторы и транзисторы n -МОП с плавающим затвором с использованием механизма лавинной инжекции заряда (ЛИЗМОП).

Виды структур элементов памяти РПЗУ – структуры транзисторов типа МНОП (МНДП) и ЛИЗМОП представлены на рис. 15.9.

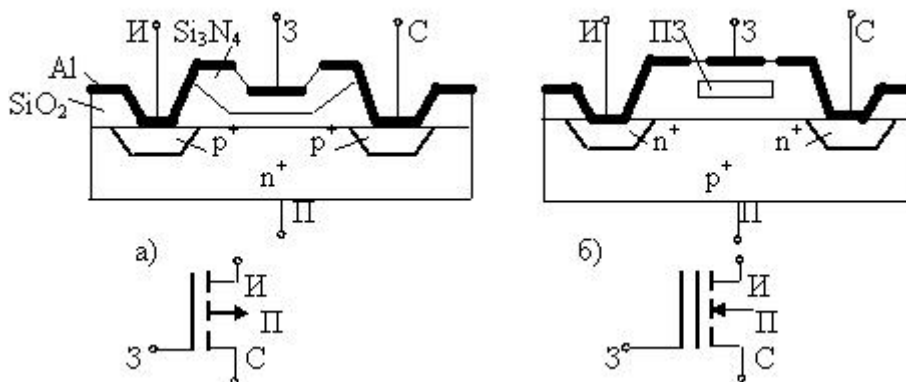


Рис. 15.9. Структура и условные обозначения полевых транзисторов:

а – типа МНОП, *б* – с двумя затворами (плавающим и управляющим)

В рассматриваемых структурах процесс программирования – это занесение заряда под затвор. Для этого, например, в транзисторах типа p -МОП между затвором и подложкой дается импульс напряжения отрицательной полярности с амплитудой 30 – 40 В. При этом под действием сильного электрического поля электроны преодолевают тонкий слой SiO_2 и скапливаются у границы слоя Si_3N_4 . Накопленный заряд снижает пороговое напряжение открытия транзистора, снижая сопротивление канала между истоком и стоком. Наличие заряда под затвором соответствует состоянию логической «1». Логическому «0» соответствует состояние транзистора без заряда в диэлектрике под затвором. Для того, чтобы этого достигнуть подают на затвор импульс положительной полярности с амплитудой (30 – 40) В. Электроны при этом вытесняются в подложку. Передаточная характеристика смещается в область высоких пороговых напряжений. Таким образом, вытеснение заряда из подзатворного диэлектрика – это *режим стирания*.

Режимы программирования и стирания можно осуществить с помощью напряжения одной полярности (отрицательной для p -МНОП, положительной для n -МНОП). В этом случае используется явление лавинной инжекции электронов под затвор, которая происходит, если (для p -МНОП) к истоку и стоку приложить импульс отрицатель-

ного напряжения (30 – 40) В, а затвор и подложку соединить с корпусом. В результате электрического пробоя переходов исток-подложка и сток-подложка происходит лавинное размножение электронов и инжекция некоторых из них, обладающих достаточной энергией, на границу между слоями диэлектрика. В результате происходит «запись единицы», т.е. снижение порогового напряжения открытия транзистора. Для стирания достаточно подать импульс отрицательного напряжения на затвор. При этом электроны вытесняются в подложку, что вызывает увеличение модуля порогового напряжения открытия транзистора (возникает состояние логического «0»).

В режиме считывания на затвор подают напряжение, значение которого лежит между двумя пороговыми уровнями. Если в запоминающий элемент была записана логическая «1», транзистор откроется, если логический «0» – нет.

Вариант элемента памяти (ЭП) по структуре ЛИЗМОП с двойным затвором (рис. 15.9, б) представляет собой *n*-МОП-транзистор, у которого в подзатворной области диэлектрика SiO₂ сформирована область из металла или поликристаллического кремния – «плавающий» затвор (ПЗ).

В режиме программирование на управляющий затвор, исток и сток подают напряжение (21 – 25) В положительной полярности. В обратно смещенных *p-n*-переходах возникает процесс лавинного размножения носителей заряда и часть электронов инжектируется в ПЗ. В результате накопления на ПЗ отрицательного заряда передаточная характеристика транзистора смещается в область высокого порогового напряжения (пороговое напряжение открытия транзистора увеличивается), что соответствует записи логического «0».

В режиме стирание происходит вытеснение заряда из области ПЗ: в РПЗУ-ЭС – электрическим сигналом, в РПЗУ-УФ – с помощью облучения ультрафиолетовыми лучами. В первом случае импульсом положительного напряжения, подаваемым на управляющий затвор, снимают заряд электронов с ПЗ, восстанавливая низкий уровень порогового напряжения, что соответствует состоянию логической «1». В структурах РПЗУ-УФ при облучении электроны рассасываются с ПЗ в подложку вследствие усиления теплового движения за счет энергии, полученной от источника УФ излучения. Режим считывание осуществляется также, как в ЭП на МНОП-структурах.

Режим хранения обеспечивается отсутствием напряжений на электродах ЭП с тем, чтобы исключить рассасывание заряда, имею-

щегося в диэлектрической среде. Время сохранения заряда для некоторых схем составляет от нескольких тысяч часов до нескольких лет. Например, микросхема РПЗУ-УФ типа К573РФ6 имеет гарантийный срок хранения информации без питания пять лет.

15.7. Структурная схема РПЗУ-ЭС (EPROM)

В РПЗУ-ЭС обеспечиваются четыре режима работы: *хранение, считывание, стирание, запись (программирование)*. Для выполнения этих режимов РПЗУ содержит все элементы, необходимые для работы микросхемы в качестве ПЗУ: матрицу элементов памяти (ЭП), дешифраторы кода адреса строк и столбцов, устройство ввода-вывода (УВВ), устройство управления. Кроме этих узлов в схеме имеются функциональные узлы, обеспечивающие работу схемы в режимах стирания и программирования (записи): селектор (блок ключей выбора столбцов), коммутаторы режимов и формирователи импульсов напряжения требуемой амплитуды и длительности из напряжения программирования U_{PR} (рис. 15.10). Сигналы управления имеют следующее назначение:

- PR – разрешение режима записи (программирования);
- RD – разрешение чтения (считывания);
- ER – разрешение стирания;
- CS – выбор микросхемы.

Селектор выбирает из 128-разрядного кода на своем входе восемь разрядов, выдаваемых на выход через УВВ. Селектором управляют четыре младшие разряда адресного кода, которые после дешифрации обеспечивают выборку одного восьмиразрядного слова из 16 слов, содержащихся в выбранной строке.

Многие микросхемы группы ЭС допускают адресное стирание (избирательное построчное стирание по адресу).

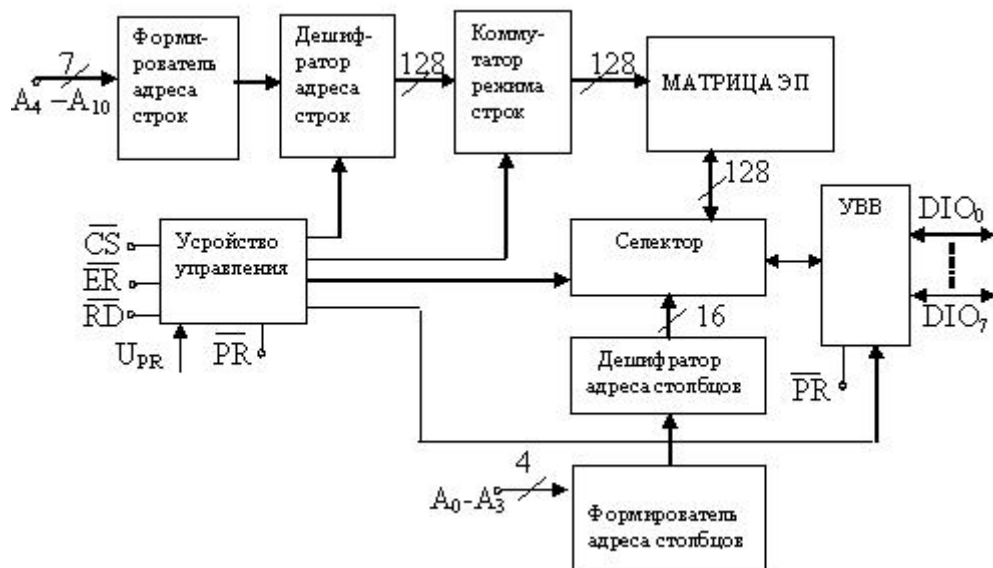


Рис. 15.10. Структурная схема репрограммируемого ПЗУ с электрической записью и стиранием (EEPROM) (микросхема КР1601РР3)

При эксплуатации микросхем РПЗУ необходимо обеспечить требуемый порядок включения и выключения напряжений питания и программирования. Например, для микросхемы КР1601РР3 в режиме программирования при включении вначале подают + 5 В, затем – 12 В и последним – напряжение программирования. При выключении последовательность меняется на противоположную.

15.8. Постоянные запоминающие устройства РПЗУ-УФ

РПЗУ-УФ имеют устройство и режимы работы похожие на рассмотренные выше, однако процесс стирания существенно отличается.

Для стирания микросхему нужно извлечь из контактного устройства, замкнуть все выводы полоской фольги и поместить под источник излучения, обеспечив охлаждение корпуса. Источники ультрафиолетового излучения – ртутные лампы и лампы с парами ртути в кварцевых баллонах: РДТ-220, ДРТ-375, ДБ-8, ДБ-60 и др. Время стирания 30 – 60 минут. Расстояние от корпуса до баллона лампы должно быть 2,5 см. Необходимо обеспечить чистоту стекла корпуса микросхемы, иначе стирание может быть неполным. Режимы работы обеспечивают сигналами управления подобными рассмотренным, однако у некоторых микросхем есть режим контроля записи, который

реализуется вслед за программированием. Группа м/схем РПЗУ-УФ в отечественной комплектации была представлена серией К573РФ [17]. Наиболее сложную структуру имеет микросхема К573РФ3 с организацией (4к · 16). Она имеет встроенные интерфейсные средства для обеспечения режима обмена со стандартной магистралью. Кроме того, у нее есть встроенное программируемое адресное устройство, которое позволяет без дополнительных средств объединять до восьми микросхем в блок ПЗУ.

15.9. Условные обозначения микросхем и сигналов управления запоминающими устройствами (примеры УГО ЗУ)

1. Микросхемы оперативных запоминающих устройств (ОЗУ) представлены на рис. 15.11.

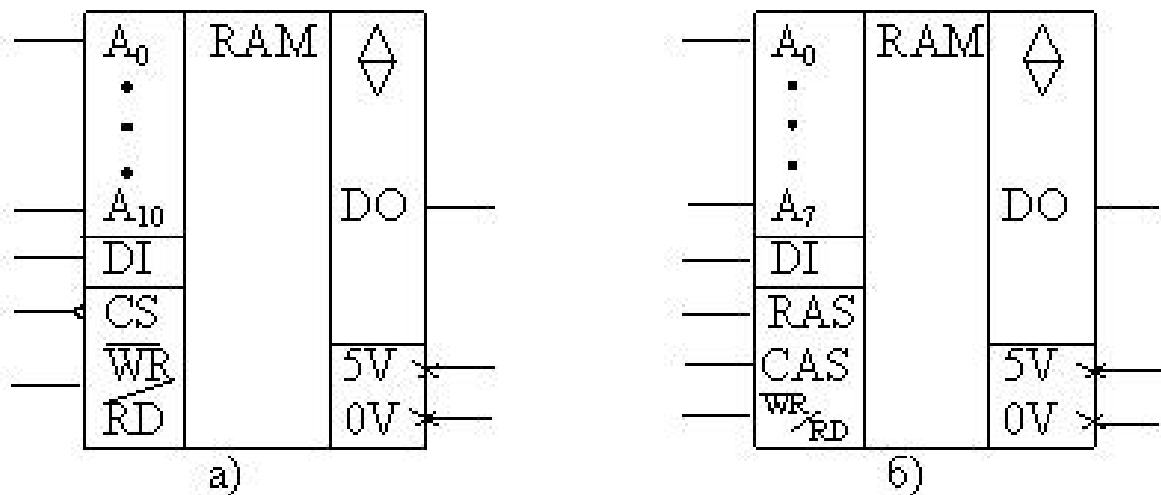


Рис. 15.11. Условные обозначения статического (а) и динамического (б) ОЗУ

2. Микросхемы постоянных запоминающих устройств (ПЗУ) представлены на рис. 15.12.

На рис. 15.11 и 15.12 изображены ЗУ со знаком на выходе микросхем. Этот знак показывает, что выходные цепи ЗУ выполнены по

схеме с третьим состоянием, т.е. на выходе информация появится только тогда, когда на входе CS будет установлен *активный уровень* сигнала.

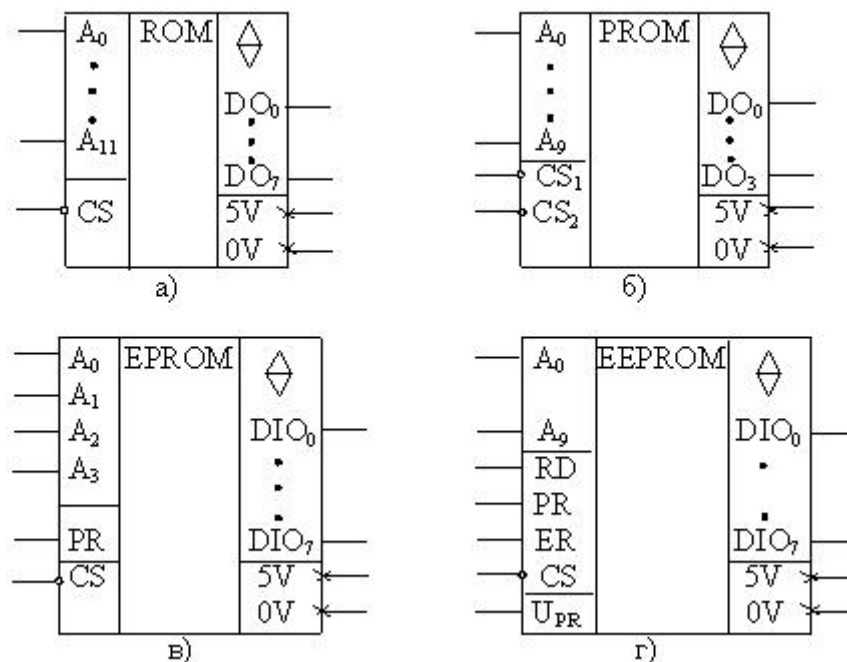





Рис. 15.12. Условные обозначения постоянных запоминающих устройств:
а – масочное ПЗУ; *б* – «прожигаемое» ПЗУ; *в* – репрограммируемое ПЗУ
 со стиранием ультрафиолетовым излучением;
г – ПЗУ с электрическим стиранием

На выходе микросхемы могут быть изображены другие значки, указывающие тип выхода ЗУ:

-  – выход с 3-м состоянием;
-  – выходные цепи имеют открытый коллектор;
-  – выходные цепи имеют открытый эмиттер.

Обозначения сигналов и выводов микросхем ЗУ имеют следующий смысл:

A₀ – A_n – обозначение адресных входов, номер соответствует разряду двоичного кода в адресном кодовом слове;

DI, DO – обозначение выводов входа и выхода данных;

DIO₀ – DIO_n – обозначение выводов, которые могут быть либо входами, либо выходами данных, номер соответствует разряду двоичного кода в выходном кодовом слове;

CS – выбор микросхемы;

WR/RD – сигнал запись (считывание);

RAS – строб адреса строк;

CAS – строб адреса столбцов;

PR – сигнал программирования;
 U_{PR} – напряжение программирования;
 RD – сигнал считывания (чтения);
 ER – сигнал стирания.

15.10. Флэш-память

Флэш-память (Flash-Memory) по принципам работы и типу запоминающих элементов подобна ЗУ типа EEPROM с программированием МОП-транзисторов с плавающим затвором.

В схемах Flash данные стираются электрическими сигналами. За счет упрощения структуры и процедур стирания в схемах Flash достигается высокий уровень интеграции и быстродействия. Запоминание данных осуществляется с помощью зарядов-разрядов плавающих затворов матрицы МОП-транзисторов. Заряд производится с помощью лавинной инжекции электронов в область плавающего затвора, а при стирании используется туннелирование электронов через тонкий слой диэлектрика. При этом в качестве запоминающего элемента используются модифицированные МОП-транзисторы, например, МОП-транзисторы с многоуровневым хранением заряда, либо МОП-транзисторы с зеркальным битом [20].

Технологически проще выполняется структура МОП-транзистора с *зеркальным битом*. Основной структуры флэш-памяти является матрица запоминающих элементов из МОП-транзисторов на основе ячеек ИЛИ-НЕ либо И-НЕ (рис. 15.13).

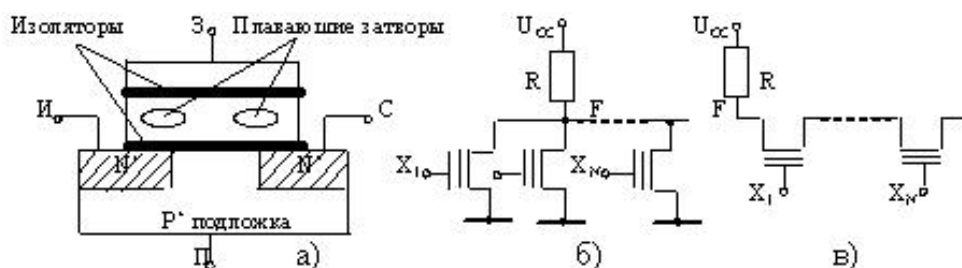


Рис. 15.13. Структура запоминающего элемента с зеркальным битом (а) и схемы ячеек ИЛИ-НЕ (б), И-НЕ (в)

В запоминающем элементе с зеркальным битом области истока и стока идентичны, а запоминающая область выполнена так, что

группы электронов (плавающие затворы) могут длительно храниться независимо друг от друга.

Структура микросхем Flash-памяти содержит матрицу ячеек логических элементов, построенных на запоминающих МНОП-транзисторах (рис. 15.13, б, в). Считается, что ячейки И-НЕ обеспечивают большую компактность, но имеют меньшее быстродействие по сравнению с ячейками ИЛИ-НЕ. Ячейки ИЛИ-НЕ обеспечивают более быстрый доступ к словам при произвольной выборке.

Структура матрицы накопителя Flash-памяти представлена на рис. 15.14.

В накопителе каждый столбец матрицы представляет собой совокупность параллельно соединенных МНОП-транзисторов. На словарные линии выборки (строки) в процессе выборки подают уровень напряжения, при котором транзисторы могут открыться (высокий логический уровень). Транзисторы невыбранных строк будут заперты. В выбранной строке откроются те транзисторы, в плавающих затворах которых отсутствует заряд электронов. Открывшиеся транзисторы передадут высокий логический уровень напряжения на разрядные линии считывания.

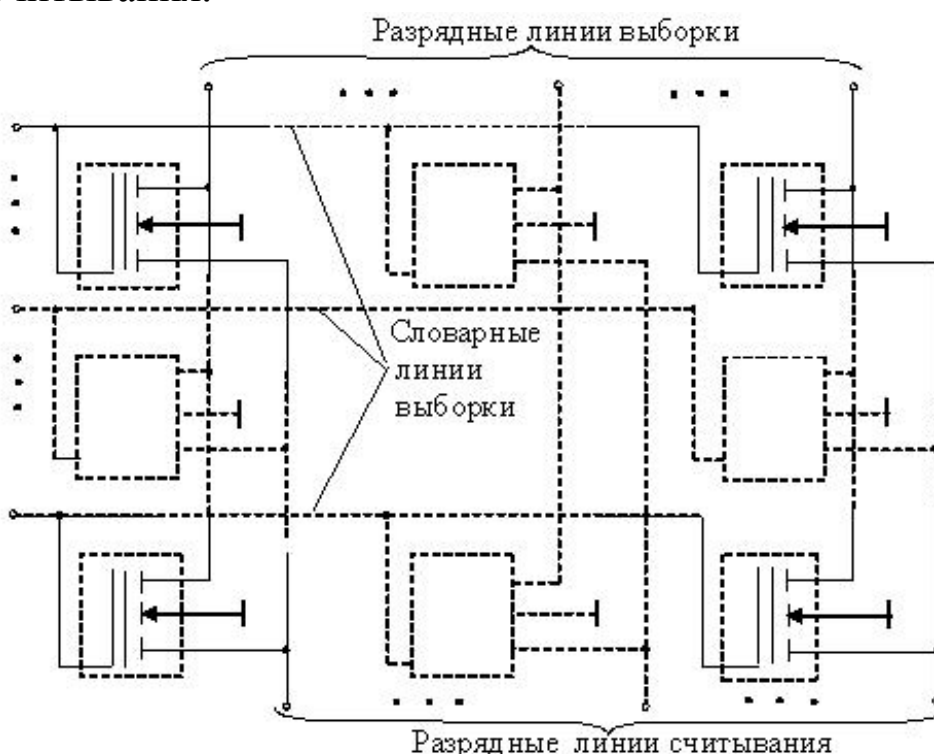


Рис. 15.14. Структура матрицы накопителя Flash-памяти на основе ячеек ИЛИ-НЕ

Управление микросхемами Flash-памяти имеет более сложный характер по сравнению с традиционным способом управления схема-

ми памяти с помощью адресных и управляющих сигналов. Flash-память имеет управление словами-командами, предварительно записанными в специальный внутренний командный регистр. Слова-команды имеют в своём составе команды, обеспечивающие подготовку и выполнение операций стирания, программирования и проверки, чтения и сброса.

Команда сброса является средством устранения действия команд стирания и программирования, что повышает надежность хранения информации.

Флэш-память имеет две разновидности, обусловленные двумя основными направлениями использования. Первая – хранение не очень часто изменяемых данных. Вторая – замена памяти на жёстких магнитных дисках. Микросхемы первого направления имеют блочную несимметричную структуру. В составе этих микросхем имеется так называемый загрузочный блок (Boot-блок), в котором информация надежно защищена аппаратными средствами от случайного стирания.

В Boot-блоке хранятся программы инициализации системы, позволяющие ввести её в работу после подачи питания. Микросхемы второго направления имеют блочную симметричную структуру с идентичными блоками и более развитые средства перезаписи информации. Такую Flash-память называют файловой. Она служит основным средством замены традиционного сочетания жёсткий диск + динамическое ОЗУ на Flash-память + статическое ОЗУ, что особенно эффективно в портативных компьютерах.

Пример условного обозначения (внешняя организация) файловой Flash-памяти показан на рис. 15.15 [20].

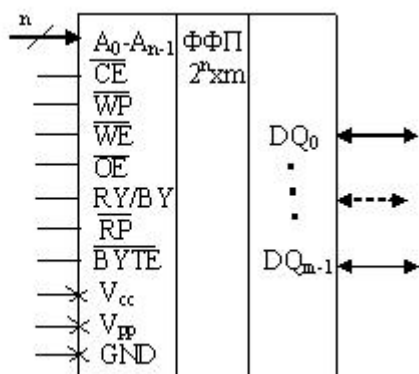


Рис. 15.15. Пример условного обозначения микросхемы файловой флэш-памяти

Обозначения выводов и сигналов, показанных на рис. 15.15, имеют следующий смысл: A_0 – младший бит адреса, A_{n-1} – старший бит адреса, n – число разрядов адреса; DQ_0 – младший бит выходных данных; DQ_{m-1} – старший бит выходных данных на двунаправленной шине данных. Сигнал \overline{CE} – разрешение (выбор) кристалла; OE – перевод (установка) выхода в третье состояние; сигнал WE управляет доступом к внутреннему автомату управления процессами стирания/(записи); сигнал WP – разрешение защиты записи в блоках (каждый блок имеет бит запрещения записи);

сигнал $R\overline{Y}/B\overline{Y}$ – индицирует состояние внутреннего автомата записи; сигнал RP – установка режима малой мощности потребления; сигнал $B\overline{YTE}$ вводит схему либо в байтовый, либо в словарный режим.

Микросхемы файловой флэш-памяти в настоящее время имеют информационную ёмкость несколько Гбит при байтовой разрядности 8/16 бит и напряжении питания от 5 до 1,8 В.

16. НАПРАВЛЕНИЯ И ПЕРСПЕКТИВЫ РАЗВИТИЯ ЭЛЕКТРОНИКИ

Перспективы и направления развития электроники зависят в первую очередь от научных достижений в области физики, химии, математики и техники полупроводников. Электроника, связанная с нарастающими информационными потоками, давно уже перешла в область микроэлектроники, где достигнуты впечатляющие успехи благодаря миниатюризации, снижению потребления энергии, повышению быстродействия, расширению функциональных возможностей электронных средств.

В настоящее время наблюдается переход от микроструктур к наноструктурам, что сулит дальнейшее увеличение степени интеграции полупроводниковых приборов и улучшение энергетических параметров базовых элементов электроники, в первую очередь транзисторов, а на их основе – всех других функциональных узлов электроники. По мнению ведущих ученых наноструктуры будут основной элементной базой в ближайшие 30 – 50 лет [23]. Следует при этом заметить, что технология изготовления наноструктурных электронных чипов существенно сложнее технологии изготовления микроструктурных чипов.

ЛИТЕРАТУРА

1. Якубовский, С.В. Аналоговые и цифровые интегральные схемы / С.В. Якубовский, Н.А. Барканов, Б.П. Кудряшов; под ред. С.В. Якубовского. – М.: Сов. радио, 1979. – 336 с.: ил.

2. Опадчий, Е.Ф. Аналоговая и цифровая электроника: учебник для вузов / Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров; под ред. О.П. Глудкина. – М.: Горячая линия – Телеком, 2002. – 768 с.: ил.

3. Аллен, Ф. Электронные схемы с переключаемыми конденсаторами / Ф. Аллен, Э. Санчес-Синенсио.– М.: Мир, 1989.– 205 с.: ил.

4. Быстров, Ю.А. Электронные приборы для отображения информации / Ю.А. Быстров, И.И. Литвак, Г.М. Персианов. – М.: Радио и связь, 1985. – 240 с.: ил.

5. Будинский, Я. Логические цепи в цифровой технике / К. Юнга; под ред. Б.А. Калабекова; пер. с чешск. – М.: Связь, 1977. – 392 с.: ил.

6. Гутников, В.С. Интегральная электроника в измерительных устройствах учебное пособие/ В.С. Гутников. – Л.: Энергоатомиздат, 1988. – 304 с.: ил.

7. Гусев, В.Г. Электроника: учебное пособие для приборостроительных специальностей вузов / В.Г. Гусев, Ю.М. Гусев. – 2-е изд.– М.: Высш. шк., 1991. – 662 с.: ил.

8. Ефимов, И.Е. Микроэлектроника. Физические и технологические основы, надежность / И.Е. Ефимов, И.Я. Козырь, Ю.И. Горбунов. – М.: Высш. шк., 1986. – 464 с.: ил.

9. Жеребцов, И.П. Основы электроники / И.П. Жеребцов. – Л.: Энергоатомиздат, 1989. – 352 с.: ил.

10. Мулявка, Я. Схемы на операционных усилителях с переключаемыми конденсаторами / Я. Мулявка. – М.: Мир, 1992.–205с.: ил.

11. Основы теории цепей: учебник для вузов / Г.В. Зевеке, П.А. Ионкин, А.В. Нетушил, С.В. Страхов. – М.: Энергия, 1975. – 752 с.: ил.

12. Основы промышленной электроники: учебник для вузов / В.Г. Герасимов, О.М. Князьков, А.Е. Краснопольский, В.В. Сухорук; под ред. В.Г. Герасимова. – М.: Высш. шк., 1978. – 336 с.: ил.

13. Полупроводниковые приборы: диоды, тиристоры, оптоэлектронные приборы: справочник / А.В. Баюков, А.Б. Гитцевич, А.А. Зайцев и др.; под общ. ред. Н.Н. Горюнова. – М.: Энергоатомиздат, 1985. – 744 с.: ил.

14. Прянишников, В.А. Электроника: курс лекций / В.А. Прянишников. – СПб.: Корона принт, 1998. – 400 с.: ил.
15. Полупроводниковые приборы: Транзисторы: справочник / В.Л. Аронов, А.В. Баюков, А.А. Зайцев и др.; под общ. ред. Н.Н. Горюнова. – М.: Энергоатомиздат, 1985. – 904 с.: ил.
16. Проектирование радиоэлектронных устройств на интегральных микросхемах: учебное пособие для вузов / Под ред. С.Я. Шаца. – М.: Сов. радио, 1976. – 312 с.: ил.
17. Полупроводниковые БИС запоминающих устройств: справочник / В.В. Баранов, Н.В. Бекин, А.Ю. Гордонов и др.; под ред. А.Ю. Гордонова и Ю.Н. Дьякова. – М.: Радио и связь, 1987. – 360 с.: ил.
18. Степаненко, И.П. Основы теории транзисторов и транзисторных схем учебник / И.П. Степаненко. – М.: Энергия, 1973. – 608 с.: ил.
19. Токхейм, Р. Основы цифровой электроники / Р. Токхейм; пер. с англ. – М.: Мир, 1988. – 392 с.: ил.
20. Угрюмов, Е.П. Цифровая схемотехника: учебное пособие для вузов/ Е.П. Угрюмов.– СПб.: БХВ-Петербург, 2005. – 800 с.: ил.
21. Цыкин, Г.С. Электронные усилители / Г.С. Цыкин. – М.: Связь, 1965. – 511 с.: ил.
22. Шило, В.Л. Популярные цифровые микросхемы: справочник / В.Л. Шило. – М.: Радио и связь, 1987. – 352 с.: ил.
23. Щука, А.А. Нанoeлектроника /А.А. Щука. – М.: Физматкнига, 2007. – 464 с.: ил.
24. Электротехника: программирование учебное пособие для неэлектротехнических специальностей вузов / В.Г. Герасимов, Х.Э. Зайдель, В.В. Коген-Далин и др.; под ред. В.Г. Герасимова. – М.: Высш. шк., 1983. – 480 с.: ил.
25. Электроника. Энциклопедический словарь / Гл. ред. В.Г. Колесников. – М.: Советская энциклопедия, 1991. – 688 с.: ил.
26. Ялышев, А.У. Многофункциональные аналоговые регулирующие устройства автоматики / А.У. Ялышев, О.И. Разорёнов. – М.: Машиностроение, 1981. – 399 с.: ил.

Учебное издание

Еременко Владимир Тарасович
Рабочий Александр Александрович
Невров Иван Иванович
Фисун Александр Павлович
Тютякин Александр Васильевич
Донцов Венедикт Михайлович
Воронина Оксана Александровна
Георгиевский Александр Евгеньевич

**ЭЛЕКТРОНИКА И СХЕМОТЕХНИКА.
ОСНОВЫ ЭЛЕКТРОНИКИ**

Редактор В.Л. Сверчкова
Технический редактор Н.А. Соловьева

Федеральное государственное бюджетное образовательное
учреждение высшего профессионального образования
«Государственный университет - учебно-научно-
производственный комплекс»

Подписано к печати 22.11.2012 г. Формат 60x90 1/16.

Усл. печ. л. 18,1. Тираж 100 экз.

Заказ № _____

Отпечатано с готового оригинал-макета
на полиграфической базе ФГБОУ ВПО «Госуниверситет - УНПК»,
302030, г. Орел, ул. Московская, 65.